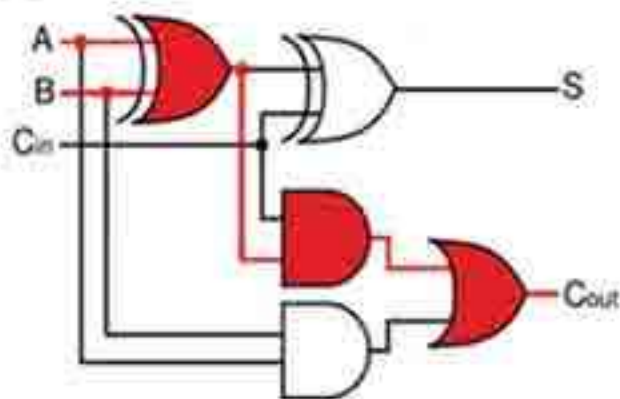
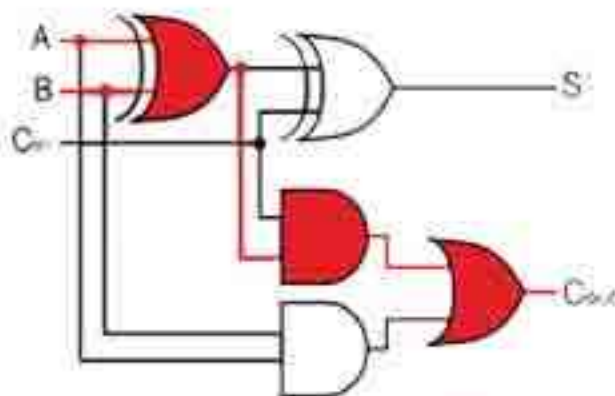




جزوه

مدار منطقی

مراجع:

(۱) طراحی دیجیتال

تألیف : موریس مانو

ترجمه ۱ : دکتر قدرت سپید نام

ترجمه ۲ : دکتر مسن سید رضی

ترجمه ۳ : محمود دیانی

(۲) تحلیل و طراحی مدارهای منطقی دیجیتال

مؤلفین : ویکتور . پی . نلسون

ترجمه : محمود دیانی

اه . تروی . ناگل

انتشارات نص

بیل . دی . کارول

جی . دیوید . ایروین

3) TTL Data Book & Cmos Data Book

The master Ic Cook Book

TTL Cook Book & Cmos Cook Book

Data Sheet Book 2

TTL Pocket & Cmos Pocket (د جلد)

محتوای درس:

فصل ۱ : سیستمهای دودویی (مبناها - مکمل ها - تفریق و ...)

فصل ۲ : جبر بول و روشهای ساده سازی توابع منطقی - جدول کارنو - گیتهای منطقی

فصل ۳ : مدارات ترکیبی (دکودر یا رمزگشا - انکودر یا رمز ساز - مالتی پلکس یا متمرکز کننده - دی مالتی پلکس

مقایسه کننده - مدارات جمعگر و تفریق گر و ...)

فصل ۴ : مدارات ترتیبی (سلول حافظه یا فلیپ فلاپ و انواع آن - شمارنده ها - رجیسترها - مقسم فرکانس و ...)

فصل اول: مبناها

جدول زیر اعداد را در چندین مبنا می دهد:

مبنای ۱۶ (هکزا)	مبنای ۸ (اکتال)	مبنای ۲ (باینری)	مبنای ۱۰ (دسیمال)
0	00	0000	0
1	01	0001	1
2	02	0010	2
3	03	0011	3
4	04	0100	4
5	05	0101	5
6	06	0110	6
7	07	0111	7
8	10	1000	8
9	11	1001	9
A ۱۰	12	1010	10
B ۱۱	13	1011	11
C ۱۲	14	1100	12
D ۱۳	15	1101	13
E ۱۴	16	1110	14
F ۱۵	17	1111	15

0
1
2
3
4
5
6
7
8
9
A
B
C
D
E
F

۱۶
۱۴

(۵)۱۰ (۸)
۸ (۵)۱۰

r^2 r^1 r^0 / r^{-1} r^{-2}



تبدیل مبناها

برای سبب اعشاری عدد مورد نظر را عددی که توان مقادیر آن به صورت کسری می نویسیم و مقادیر آن
مبت تبدیل می شود و هر رقم اعشاری باید را مساوی کسر آن رقم اعشار مثلاً ۰٫۵ قرار می دهیم
۱- در حالت کلی برای تبدیل یک عدد از مبنا r به مبنا ۱۰ باید ضرایب آن عدد را در توان های مختلف r ضرب کنیم.

$$(a_n a_{n-1} a_{n-2} \dots a_2 a_1 a_0 a_{-1} a_{-2} \dots a_{-m})_r =$$

$$(a_n r^n + a_{n-1} r^{n-1} + a_{n-2} r^{n-2} + \dots + a_2 r^2 + a_1 r^1 + a_0 r^0 + a_{-1} r^{-1} + a_{-2} r^{-2} + \dots + a_{-m} r^{-m})_{10}$$

$$\frac{2}{5} = \frac{x}{10} \Rightarrow 5x = 20 \Rightarrow x = \frac{20}{5} = 4$$

$$(4021.2)_5 = 4 \times 5^3 + 0 \times 5^2 + 2 \times 5^1 + 1 \times 5^0 + 2 \times 5^{-1} = (511.4)_{10}$$

مثال:

$$(B65F)_{16} = B \times 16^3 + 6 \times 16^2 + 5 \times 16^1 + F \times 16^0 = (46687)_{10}$$

$$(1010.011)_2 = 1 \times 2^3 + 1 \times 2^1 + 1 \times 2^{-2} + 1 \times 2^{-3} = (10.375)_{10}$$

$$(630.4)_8 = 6 \times 8^2 + 3 \times 8^1 + 0 \times 8^0 + 4 \times 8^{-1} = (408.5)_{10}$$

هر عدد به توان صفر برابر با ۱ می شود.

مثلاً عدد ۵
 $5^0 = 1$
 $5^1 = 5$
 $5^2 = 25$

نکته: « جواب ندارد چون عدد یک را جدا بر از مبنای ۸ $(348/36)_8$ نمی توان حکم کرد. »

نکته: تقسیم ها تا زمانی که خارج قسمت کوچکتر از مبنای خواسته شده باشد اگر آخر خارج قسمت شروع شده و تا اولین باقی مانده پیش می رویم.

نکته: در قسمت اعشاری آن، سمت اعشاری را در مبنای خواسته شده ضرب می کنیم و تا خارج قسمت اعشاری را ضرب می کنیم تا جواب یک عدد صحیح شود. پس، سمت صحیح جواب این ضربها را از اولین ضرب تا آخرین ضرب پیش می رویم.

$$(125/5)_{10} = (234/3)_8$$

$$125 \div 5 = 25 \quad 25 \div 3 = 8 \text{ remainder } 1$$

$$8 \div 3 = 2 \text{ remainder } 2$$

$$2 \div 3 = 0 \text{ remainder } 2$$

$$(742/42)_8 = (482/57)_{10}$$

$$7 \times 8^2 + 4 \times 8^1 + 2 \times 8^0 = 448 + 32 + 2 = 482$$

$$\frac{4}{8} + \frac{5}{64} = \frac{32+5}{64} = \frac{37}{64} = \frac{x}{100} \Rightarrow x = \frac{3700}{64} = 57$$

$$(36/125)_{10} = (100100/501)_8$$

$$125 \times 2 = 250$$

$$250 \times 2 = 500$$

$$500 \times 2 = 1000$$

$$36 \div 125 = 0.288$$

$$0.288 \times 501 = 144.228$$

$$144.228 \div 8 = 18.0285$$

$$18.0285 \div 8 = 2.2535625$$

$$2.2535625 \div 8 = 0.2816953125$$

$$0.2816953125 \div 8 = 0.0352119140625$$

$$0.0352119140625 \div 8 = 0.0044014892578125$$

$$0.0044014892578125 \div 8 = 0.0005501861572265625$$

$$0.0005501861572265625 \div 8 = 6.87732696533203125 \times 10^{-5}$$

۲- در حالت کلی برای تبدیل یک عدد از مبنای ۱۰ به مبنای ۲ از تقسیمات متوالی آن عدد بر مبنای ۲ استفاده نموده و آنقدر تقسیمات را ادامه می دهیم تا خارج قسمت از مبنای ۲ کوچکتر شود.

توجه داشته باشید، تقسیمات متوالی برای قسمت صحیح عدد می باشد و در صورتیکه بخش اعشاری نیز داشته باشیم باید از ضرب های متوالی قسمت اعشاری در مبنای ۲ استفاده نموده و آنقدر ضرب ها را ادامه می دهیم تا تعداد ممیزها، صفر شده یا دقت کافی پیدا نماید. باید توجه داشت که پس از هر ضرب باید قسمت صحیح را جدا و ضرب را برای قسمت اعشاری ادامه دهیم.

مثال:

$$(41.6875)_{10} = (101001.1011)_2 = (51.54)_3$$

$$(41)_{10} = (101001)_2$$

$$0.6875 \times 2 = 1.375$$

$$0.375 \times 2 = 0.75$$

$$0.75 \times 2 = 1.5$$

$$0.5 \times 2 = 1.00$$

$$\Rightarrow (0.6875)_{10} = (0.1011)_2$$

$$\begin{array}{r} 41 \mid 2 \\ 40 \quad 1 \\ \hline 1 \quad 0 \\ 20 \mid 2 \\ 20 \quad 0 \\ \hline 10 \mid 2 \\ 10 \quad 0 \\ \hline 5 \mid 2 \\ 4 \quad 1 \\ \hline 2 \mid 2 \\ 2 \quad 0 \\ \hline 1 \mid 2 \\ 1 \quad 1 \\ \hline 0 \end{array}$$

$$(41)_{10} = (51)_8$$

$$0.6875 \times 8 = 5.5$$

$$0.5 \times 8 = 4.00$$

$$\Rightarrow (0.6875)_{10} = (0.54)_3$$

$$\begin{array}{r} 41 \mid 8 \\ 40 \quad 1 \\ \hline 1 \end{array}$$

$$(250.5)_{10} = (3322.2)_4 = (505.3333)_7$$

$$(250)_{10} = (3322)_4$$

$$0.5 \times 4 = 2.00 \Rightarrow (0.5)_{10} = (0.2)_4$$

$$(250)_{10} = (505)_7$$

$$0.5 \times 7 = 3.5$$

$$0.5 \times 7 = 3.5$$

$$0.5 \times 7 = 3.5$$

$$\Rightarrow (0.5)_{10} = (0.333...)_{7}$$

$$\begin{array}{r} 250 \mid 4 \\ 248 \quad 2 \\ \hline 2 \quad 2 \\ 62 \mid 4 \\ 60 \quad 2 \\ \hline 2 \quad 2 \\ 15 \mid 4 \\ 12 \quad 3 \\ \hline 3 \end{array}$$

$$\begin{array}{r} 250 \mid 7 \\ 245 \quad 5 \\ \hline 5 \quad 5 \\ 35 \mid 7 \\ 35 \quad 0 \\ \hline 0 \end{array}$$

مثال:

مدار منطقه

$$\left(\overset{2}{1} \overset{2^1}{0} \overset{2^1}{0} \overset{2^1}{0} / \overset{2^1}{1} \overset{2^1}{0} \overset{2^1}{0} \right)_2 = \left(\right)_4$$

$$221/230$$

$$\overset{4}{0} \overset{4}{0} \overset{4}{1} \overset{4}{0} / \overset{4}{1} \overset{4}{0} \overset{4}{1} \overset{4}{0} \overset{4}{0} \overset{4}{0}$$

$$(29/B)_{16} = (29/B)$$

8421

$$(A13/23B)_{16} = (\quad)_8$$

در سیستم دیجیتال

ابتدا هر کدام از اعداد منهای ۱۶ را در

منهای ۲ می بینیم نو سیستم

سیس البته ۴ بیسی

$$(2) \left(\overset{4}{1} \overset{4}{0} \overset{4}{1} \overset{4}{0} / \overset{4}{0} \overset{4}{0} \overset{4}{1} \overset{4}{0} \right)_2$$

421

$$(5023/1073)_8$$

سیس هر کدام را ۳ تا بیسی دوباره منهای ۸

حداکثر کنیم و در منهای ۱ می بینیم

$$\overset{2^1}{2} \overset{2^1}{2} \overset{2^1}{3} / \overset{2^1}{2} \overset{2^1}{3} \overset{2^1}{1})_4 = (\quad)_{16}$$

8421

$$\left(\overset{4}{1} \overset{4}{0} \overset{4}{1} \overset{4}{0} / \overset{4}{1} \overset{4}{0} \overset{4}{1} \overset{4}{0} \right)_2$$

$$(AD/B4)_{16}$$

2-8

$$\begin{array}{r} (A7C)_{16} \\ \begin{array}{r} 9 \\ A \end{array} \begin{array}{r} 7 \\ V \end{array} \begin{array}{r} C \\ C \end{array} \\ \hline \begin{array}{r} 9 \\ 9 \end{array} \begin{array}{r} 1 \\ 1 \end{array} \end{array}$$

$$\begin{array}{c} (3201)_8 \\ \downarrow \downarrow \downarrow \downarrow \\ \dots (011010000001)_2 \\ (9A1)_{16} \end{array}$$

8421

10 11 12 13 14 15
A B C D E F

$$(3FB)_{16}$$

نکته ۱: یک راه حل ساده برای تبدیل اعداد از مبنای ۱۰ به مبنای ۲ این است که تعدادی از توانهای ۲ را به ترتیب از راست به چپ می نویسیم. حال به جای آن توانهایی که اگر با هم جمع کنیم حاصل عدد مورد نظر می شود، یک (۱) و به جای بقیه صفر (۰) قرار می دهیم. حاصل عدد در مبنای ۲ خواهد بود.

توجه داشته باشید که این روش برای قسمت صحیح عدد می باشد و برای قسمت اعشاری کماکان باید از ضرب های متوالی استفاده نمود.

نکته ۲: از آنجائیکه $2^2=4$ و $2^3=8$ و $2^4=16$ می باشد، پس هر رقم در مبنای ۴ معادل دو رقم در مبنای ۲ و هر رقم در مبنای ۸ معادل سه رقم در مبنای ۲ و هر رقم در مبنای ۱۶ معادل چهار رقم در مبنای ۲ می باشد و بالعکس.

$$(41.6875)_{10} = (101001.1011)_2 = (51.54)_8 = (221.23)_4 = (29.B)_{16}$$

صفرهای بی اثر جهت های جداسازی

$$(101\ 001.101\ 100)_2 = (51.54)_8$$

حزب ۱ حزب ۵ حزب ۴ حزب ۳

$$(10\ 10\ 01.10\ 11)_2 = (221.23)_4$$

صفرهای بی اثر

$$(0010\ 1001.1011)_2 = (29.B)_{16}$$

صفرهای بی اثر

۲ ۹ B

$$(A7C)_{16} - (3201)_8 = (?)_{16}$$

$$(011\ 010\ 000\ 001)_2 = (681)_{16}$$

$$(A7C)_{16} - (681)_{16} = (3FB)_{16}$$

$$\begin{array}{r} 23 \\ 3\ 7\ 16 \\ A\ 7\ C\ - \\ 6\ 8\ 1 \\ \hline (3\ F\ B)_{16} \end{array}$$

مثال ۴:

مثال ۱:

مثال ۲:

مثال ۳:

مکمل (متمم) یا قرینه سازی: ☒

مکمل ها به منظور آسان تر نمودن عملیات منطقی، ریاضی و به خصوص تفریق مورد استفاده قرار می گیرند.

برای هر عدد در مبنای r دو نوع مکمل وجود دارد:

۱- مکمل مبنای یا مکمل حقیقی یا مکمل r

۲- مکمل مبنای کاهش یافته یا غیر حقیقی یا مکمل $r-1$

ی در میان ۵۳

اگر راست ؟ چپ حرکت کرده اوس غیر صفر را از میان ۲ کم کرده و بقیه را

از ۱-۲ کم می کنیم.

$$N_r = (25.409)_{10}$$

$$25.409$$

$$\bar{N}_r = (74.391)_1$$

$$10^2$$

$$- 100/000$$

$$00/409$$

$$0/409$$

$$\bar{N} \quad 0/391$$

عدد مبنای ۱۰، از راست به چپ حرکت کرده، اولین عدد

مدار ملطقی / فصل اول

غیر صفر رسیده، آن را از ۱ کم می‌کنیم و مانده را از ۹ کم می‌کنیم.

۱- بررسی مکمل r :

فرض کنید N یک عدد مثبت در مبنای r با n رقم صحیح باشد در این صورت مکمل r آن به صورت زیر تعریف

مکمل r

$$Nr = r^n - Nr$$

می‌گردد:

از راست به چپ حرکت می‌کنیم، به اولین غیر صفر

مثال:

$$Nr = (52520)_{10}$$

$$\overline{Nr} = 10^5 - (52520)_{10} = (47480)_{10}$$

$$\begin{array}{r} 9876543210 \\ 00000 \end{array} \begin{array}{r} 52520 \\ 00000 \end{array}$$

$$Nr = (0.3267)_{10}$$

$$\overline{Nr} = 10^0 - (0.3267)_{10} = (0.6733)_{10}$$

مثال:

$$Nr = (25.639)_{10}$$

$$\overline{Nr} = 10^2 - (25.639)_{10} = (74.361)_{10}$$

$$\begin{array}{r} 25.639 \\ 44 \\ \hline 74.361 \end{array}$$

مثال:

$$Nr = (101100)_2$$

$$\overline{Nr} = (2^6 = 64)_{10} - (101100)_2 = (1000000)_2 - (101100)_2 = (010100)_2 = (10100)_2$$

مثال:

$$Nr = (0.0110)_2$$

$$\overline{Nr} = (2^0 = 1)_{10} - (0.0110)_2 = (1)_2 - (0.0110)_2 = (0.1010)_2$$

حول مبنای ۲ بود از آخر صفر به اندازه مبنای ۲

مثال:

$$\begin{array}{r} 101100 \\ 101100 \\ \hline 000000 \end{array}$$

$$\begin{array}{r} 101100 \\ 101100 \\ \hline 000000 \end{array}$$

$$\begin{array}{r} 101100 \\ 101100 \\ \hline 000000 \end{array}$$

اگر در مبنای ۱۰ باشد مکمل r آن را مکمل ۱۰ و اگر عدد در مبنای ۲ باشد مکمل r آن را مکمل ۲ نیز گویند.

۲- بررسی مکمل $r-1$:

فرض کنید N یک عدد مثبت در مبنای r با n رقم صحیح و m رقم اعشاری باشد در این صورت مکمل $r-1$ آن به صورت زیر تعریف می‌گردد:

$$Nr = r^n - r^{-m} - Nr = (r^n - Nr) - r^{-m} = \overline{Nr} - r^{-m}$$

$$\Rightarrow \overline{Nr} = \overline{Nr} - 1 \quad \text{اگر } m=0 \text{ یا ممیز را در نظر نگیریم}$$

مثال:

$$Nr = (52520)_{10}$$

$$\overline{Nr} = [10^5 - (52520)_{10}] - 10^0 = (47480)_{10} - 1 = (47479)_{10}$$

مثال:

$$Nr = (0.3267)_{10}$$

$$\overline{Nr} = [10^0 - (0.3267)_{10}] - 10^{-4} = (0.6733)_{10} - (0.0001)_{10} = (0.6732)_{10}$$

مثال:

$$Nr = (25.639)_{10}$$

$$\overline{Nr} = [10^2 - (25.639)_{10}] - 10^{-3} = (74.361)_{10} - (0.001)_{10} = (74.360)_{10}$$

مثال:

$$Nr = (101100)_2$$

$$\overline{Nr} = [(2^6 = 64)_{10} + (101100)_2] - 2^0 = (010100)_2 - 1 = (010011)_2$$

مثال:

$$Nr = (0.0110)_2$$

$$\overline{Nr} = [(2^0 = 1)_{10} - (0.0110)_2] - 2^{-4} = (0.1010)_2 - (0.0001)_2 = (0.1001)_2$$

اگر در مبنای ۱۰ باشد مکمل $r-1$ آن را مکمل ۹ و اگر عدد در مبنای ۲ باشد مکمل $r-1$ آن را مکمل ۱ نیز گویند.

نتایج:

۱- اگر عدد در مبنای ۲ باشد برای بدست آوردن مکمل r یا مکمل ۲ آن دو راه حل وجود دارد:

الف - از سمت راست به چپ حرکت نموده به اولین بیت غیر صفر که رسیدیم باید بیت های باقیمانده را NOT کنیم.

ب - تمام بیت ها را NOT کرده و حاصل را با یک جمع می کنیم.

۲- اگر عدد در مبنای ۲ باشد برای به دست آوردن مکمل $r-1$ یا مکمل یک آن باید تمام بیت ها را NOT کنیم.

۳- اگر عدد در مبنای ۱۰ باشد برای بدست آوردن مکمل r یا مکمل ۱۰ آن، از سمت راست به چپ حرکت نموده به

اولین رقم غیر صفر که رسیدیم آن را از ۱۰ و ارقام باقیمانده را از ۹ کم می کنیم.

۴- اگر عدد در مبنای ۱۰ باشد برای بدست آوردن مکمل $r-1$ یا مکمل ۹ آن باید تمام ارقام آن را از ۹ کم کنیم.

۵- برای عدد در مبنای ۲ باشد برای بدست آوردن مکمل $r-1$ آن باید تمام بیت ها را NOT کنیم.

$$M \quad 62530$$

$$N \quad 03250$$

$$N_r = 03250$$

$$\bar{N}_r = 96750 \quad (1)$$

$$(2) \quad \overset{1}{6}2530$$

$$96750$$

$$\times 59280$$

$$- \text{جواب: } (59280)$$

$$M \quad 03250$$

$$N \quad 62530$$

$$(1) N_r = 62530$$

$$\bar{N}_r = 37470$$

$$03250$$

$$+ 37470 \quad (2)$$

$$40720$$

$$\xrightarrow{\text{دو بار ۹۰ درجه}}$$

$$N_r = 40720 \quad (3)$$

$$\bar{N}_r = 59280$$

$$\downarrow \ominus$$

$$- \text{جواب: } (-59280)$$

$$M - N = M + (-N) = ?$$

تفریق به کمک مکمل ها :



۱- ابتدا مکمل

تفریق به کمک مکمل ۲ :

نکته: ابتدا برابر سازی اعداد را انجام دهیم و قبل از هر کاری باید با سطر به مقدار

۱- ابتدا مکمل ۲ عدد N را به دست آورده و با M جمع می کنیم. رقم کمتر صفر به انتهای عدد اضافه می کنیم.

۲- اگر کری (Carry) یا انتقال به مرحله بالاتر رخ داد آن را حذف می کنیم آنچه باقی ماند جواب خواهد بود.

۳- اگر کری رخ نداد، حاصل را مجدداً مکمل ۲ کرده و با یک علامت منفی می نویسیم که جواب خواهد بود.

مثال ۱ :

تعداد ارقام باید یکی باشد (ماکزیمم باشد)

$$\begin{array}{r} M \Rightarrow 72532 \\ N \Rightarrow 3250 \\ \hline 69282 \end{array}$$

$$\begin{array}{l} Nr = (03250)_{10} \\ \overline{Nr} = (96750)_{10} \end{array}$$

$$\begin{array}{r} 72532 + \\ 96750 \\ \hline 169282 \end{array}$$

کری رخ داد که آن را حذف می کنیم

جواب : $(69282)_{10}$

مثال ۲ :

$$\begin{array}{r} M \Rightarrow 3250 \\ N \Rightarrow 72532 \\ \hline -69282 \end{array}$$

$$\begin{array}{l} Nr = (72532)_{10} \\ \overline{Nr} = (27468)_{10} \end{array}$$

$$\begin{array}{r} 3250 + \\ 27468 \\ \hline 30718 \end{array}$$

کری رخ نداد پس حاصل را مجدداً مکمل ۲ کرده و با یک علامت منفی می نویسیم

$$\begin{array}{l} Nr = (30718)_{10} \\ \overline{Nr} = (69282)_{10} \end{array}$$

جواب : $(-69282)_{10}$

مثال ۳ :

$$\begin{array}{r} M \Rightarrow 1010100 \\ N \Rightarrow 1000100 \\ \hline 0010000 \end{array}$$

$$\begin{array}{l} Nr = (1000100)_2 \\ \overline{Nr} = (0111100)_2 \end{array}$$

$$\begin{array}{r} 1010100 + \\ 0111100 \\ \hline 10010000 \end{array}$$

کری رخ داد که آن را حذف می کنیم

جواب : $(10000)_2$

مثال ۴ :

$$\begin{array}{r} M \Rightarrow 1000100 \\ N \Rightarrow 1010100 \\ \hline -10000 \end{array}$$

$$\begin{array}{l} Nr = (1010100)_2 \\ \overline{Nr} = (0101100)_2 \end{array}$$

$$\begin{array}{r} 1000100 + \\ 0101100 \\ \hline 1110000 \end{array}$$

کری رخ نداد پس حاصل را مجدداً مکمل ۲ کرده و با یک علامت منفی می نویسیم

$$\begin{array}{l} Nr = (1110000)_2 \\ \overline{Nr} = (0010000)_2 \end{array}$$

جواب : $(-10000)_2$

62530

03250

03250

$\overline{N}_r$ 96749

$r-1$

(1)

(2)

62530

96749

* 59279

+ → 1

59280

(59280) جواب

نقطہ کری ہوئے (1) سی سور

03250

62530

62530

$\overline{N}_r$ 37469

(1)

کری رخ نوا

03250

+ 37469 (2)

40719

59280

$r-1$

(3)

(4)

جواب: (-59280)

تفریق به کمک مکمل $r-1$:

- ۱- ابتدا مکمل $r-1$ عدد N را به دست آورده و با M جمع می کنیم.
- ۲- اگر کری یا انتقال به مرتبه بالاتر رخ داد آن را حذف و با حاصل جمع، جمع می کنیم که جواب خواهد بود.
- ۳- اگر کری رخ نداد، حاصل را مجدداً مکمل $r-1$ کرده با یک علامت منفی می نویسیم که جواب خواهد بود.

مثال ۱:

تعداد ارقام باید یکی باشد (ماکزیمم باشد)

$$M \Rightarrow 72532 -$$

$$N \Rightarrow \begin{array}{r} 3250 \\ \hline 69282 \end{array}$$

$$Nr = (03250)_1$$

$$\overline{Nr} = (96749)_1$$

$$\begin{array}{r} 72532 + \\ 96749 \\ \hline 169281 \\ \hline 1 \\ \hline (69282)_1 \end{array}$$

کری رخ داد که آن را حذف و با حاصل جمع، جمع می کنیم.

جواب : $(69282)_1$

مثال ۲:

$$M \Rightarrow 3250 -$$

$$N \Rightarrow \begin{array}{r} 72532 \\ \hline -69282 \end{array}$$

$$Nr = (72532)_1$$

$$\overline{Nr} = (27467)_1$$

$$\begin{array}{r} 3250 + \\ 27467 \\ \hline 30717 \end{array}$$

کری رخ نداد پس حاصل را مجدداً مکمل $r-1$ کرده و با یک علامت منفی می نویسیم

$$Nr = (30717)_1$$

$$\overline{Nr} = (69282)_1$$

جواب : $(-69282)_1$

مثال ۳:

$$M \Rightarrow 1010100 -$$

$$N \Rightarrow \begin{array}{r} 1000100 \\ \hline 0010000 \end{array}$$

$$Nr = (1000100)_2$$

$$\overline{Nr} = (0111011)_2$$

$$\begin{array}{r} 1010100 + \\ 0111011 \\ \hline 10001111 \\ \hline 1 \\ \hline (10000)_2 \end{array}$$

کری رخ داد که آن را حذف و با حاصل جمع، جمع می کنیم.

جواب : $(10000)_2$

مثال ۴:

$$M \Rightarrow 1000100 -$$

$$N \Rightarrow \begin{array}{r} 1010100 \\ \hline -10000 \end{array}$$

$$Nr = (1010100)_2$$

$$\overline{Nr} = (0101011)_2$$

$$\begin{array}{r} 1000100 + \\ 0101011 \\ \hline 1101111 \end{array}$$

کری رخ نداد پس حاصل را مجدداً مکمل $r-1$ کرده و با یک علامت منفی می نویسیم

$$Nr = (1101111)_2$$

$$\overline{Nr} = (0010000)_2$$

جواب : $(-10000)_2$

☒ معرفی چند کد: حرف

کد باینری 8 4 2 1 DCBA		کد گری (آینه ای) 8 4 2 1 DCBA		کد BCD 8 4 2 1 DCBA		کد سه افزا 8 4 2 1 DCBA		کد آیکن 2 4 2 1 DCBA			8 4 -2 -1 DCBA		
0	0000	0	0000	0	0000	3	0011	0	0	0000	0	0	0000
1	0001	1	0001	1	0001	4	0100	1	1	0001	1	7	0111
2	0010	3	0011	2	0010	5	0101	2	2	0010	2	6	0110
3	0011	2	0010	3	0011	6	0110	3	3	0011	3	5	0101
4	0100	6	0110	4	0100	7	0111	4	4	0100	4	4	0100
5	0101	7	0111	5	0101	8	1000	5	11	1011	5	11	1011
6	0110	5	0101	6	0110	9	1001	6	12	1100	6	10	1010
7	0111	4	0100	7	0111	10	1010	7	13	1101	7	9	1001
8	1000	12	1100	8	1000	11	1011	8	14	1110	8	8	1000
9	1001	13	1101	9	1001	12	1100	9	15	1111	9	15	1111
10	1010	15	1111	$A = 2^0 = 1$ $B = 2^1 = 2$ $C = 2^2 = 4$ $D = 2^3 = 8$ $E = 2^4 = 16$						شماره های معادل کد باینری	شماره های معادل کد باینری		
11	1011	14	1110										
12	1100	10	1010										
13	1101	11	1011										
14	1110	9	1001										
15	1111	8	1000										

— در مبنای ۲ ارزش ارقام به صورت 2^n از راست به چپ افزایش می یابد.

— با n متغیر 2^n حالت می توان نوشت:

— در کد باینری تمام 2^n حالت به ترتیب تعریف شده است پس دنت کر ندارد.

— ملاحظه می شود از ۱۶ حالتی که در جدول مربوط به کد باینری ۴ متغیره رخ می دهد تنها ۱۰ ترکیب اولیه یعنی

ترکیبات (0-9) در کد BCD تعریف شده اند و ۶ ترکیب باقی مانده یعنی ترکیبات (10-15) هرگز در کد BCD

تعریف نمی شوند و اگر رخ دهند خطا خواهد بود. در صورتی که مطمئن باشیم ترکیبات (10-15) هرگز رخ نمی دهند

می توان از آنها به عنوان دنت کر یا ترکیبات بی اثر در ساده سازی توابع منطقی در جدول کارنو استفاده نمود.

— دنت کرهای کد سه افزا در جدول کارنو کد باینری عبارتند از (1,2,3,13,14,15) که هرگز رخ نمی دهند.

— چون جدول کارنو براساس کد باینری طرح ریزی شده است پس اگر چه کد آیکن در جدول کارنو اختصاصی خودش

دنت کر ندارد ولی در جدول کارنو مربوط به کد باینری دنت کر دارد و این دنت کرها ترکیبات (5-10) هستند.

— دنت کرهای کد 8,4,-2,-1 در جدول کارنو کد باینری عبارتند از (1,2,3,12,13,14).

OR +

AND ×

جل دوم: جبر بول و روش های ساده سازی توابع منطقی

قضایای جبر بول: ☒

$$1) \begin{cases} A + 0 = A \\ A \times 1 = A \end{cases}$$

$$2) \begin{cases} A + \bar{A} = 1 \\ A \times \bar{A} = 0 \end{cases}$$

$$3) \begin{cases} A + A = A \\ A \times A = A \end{cases}$$

$$4) \begin{cases} A + 1 = 1 \\ A \times 0 = 0 \end{cases}$$

$$5) \begin{cases} A + B = B + A \\ A \times B = B \times A \end{cases}$$

خاصیت جابجایی

$$6) \begin{cases} A + (B + C) = (A + B) + C \\ A(B \times C) = (A \times B) \times C \end{cases}$$

خاصیت

شرکت پذیری

$$7) \begin{cases} A + BC = (A + B)(A + C) \\ A(B + C) = AB + AC \end{cases}$$

خاصیت بخشی (توزیع پذیری)

$$\text{اثبات: } (A + B)(A + C) = \overbrace{AA}^A + AB + AC + BC = A(1 + B + C) + BC = A + BC$$

قضیه شانون (حالت کلی قانون دمورگان) ☒

$$f(x_1, x_2, \dots, x_n, \bar{x}_1, \bar{x}_2, \dots, \bar{x}_n, \dots, +, \times) \Rightarrow \bar{f}(\bar{x}_1, \bar{x}_2, \dots, \bar{x}_n, x_1, x_2, \dots, x_n, \dots, +, \times)$$

Note

$$\text{قانون دمورگان} \begin{cases} \overline{A + B} = \bar{A} \bar{B} \\ \overline{AB} = \bar{A} + \bar{B} \end{cases}$$

فرم های نرمال ☒

برای یک تابع بولی (منطقی) دو نوع فرم نرمال وجود دارد:

۱- فرم نرمال مجموع حاصل ضرب ها یا مجموع مین ترم ها (متغیرها یا ترم ها) m

۲- فرم نرمال حاصل ضرب مجموع ها یا حاصل ضرب ماکس ترم ها (متغیرها یا ترم ها) M

نکته ۱: با n متغیر 2^n حالت یعنی 2^n مین ترم یا 2^n ماکس ترم نوشت.

نکته ۲: مین ترم ها به فرم ضرب می باشند و در نوشتن آنها هر جا متغیر رخ دهد (یعنی یک باشد) خود متغیر و اگر رخ

$$\bar{D} \bar{C} B A = \bar{D} + \bar{C} + \bar{B} + \bar{A} = D + C + A$$

ندهد (یعنی صفر باشد) NOT متغیر را می نویسیم.

$$\begin{matrix} D & C & B & A \\ 0 & 0 & 1 & 1 \end{matrix}$$

$$\begin{matrix} D & C & B & A \\ 1 & 0 & 1 & 1 \end{matrix}$$

$$m_3 = ABC\bar{D}$$

$$m_{11} = ABC\bar{D}$$

ساده شده عبارت زیر را بدست آورید

$$(x + yz)[y(x + y)] + x\bar{y}$$

$$[y(x + y)] \stackrel{\text{موزون}}{=} xy + \underbrace{yy}_y = xy + y \stackrel{\text{تکثیر}}{=} y(x + 1) = y$$

$$(x + yz)\bar{y} + x\bar{y} \stackrel{\text{موزون}}{=} x\bar{y} + yz\bar{y} + x\bar{y} = x\bar{y} + x\bar{y} = x\bar{y}$$

$$(A(\overline{AB}))(\overline{B(\overline{AB})})$$

$$\overline{(A(\overline{AB})) + (B(\overline{AB}))} \stackrel{\text{خبر سه not و not}}{=} \overline{(A(\overline{AB}))} \cdot \overline{(B(\overline{AB}))} = (A(\overline{A+B}))(\overline{B(\overline{A+B})}) =$$

$$A\bar{A} + A\bar{B} + B\bar{A} + B\bar{B} = A\bar{B} + B\bar{A}$$

تمام not ها یکی با بزرگ حذف شوند

فقط توان که عبارت در نظر گرفته و در آخر هیچ not یکی و بزرگتری نباید باقی بماند

$$A + (\overline{A+B}) + B + (\overline{A+B}) =$$

$$\overline{A + (\overline{A+B})} \cdot \overline{B + (\overline{A+B})} = \overline{(A + (\overline{A+B}))} \cdot \overline{(B + (\overline{A+B}))} = (\overline{A + (\overline{A+B})}) \cdot (\overline{B + (\overline{A+B})}) =$$

$$(A + \bar{A})(A + \bar{B})(B + \bar{A})(B + \bar{B}) = (\overline{A + \bar{B}})(\overline{B + \bar{A}}) = AB + A\bar{A} + \bar{B}B + \bar{B}\bar{A} =$$

$$AB + \bar{A}\bar{B}$$

نکته ۳: ماکسترم ها به فرم جمع می باشند و در نوشتن آنها هر جا متغیر رخ دهد (یعنی یک باشد) NOT متغیر و اگر رخ ندهد (یعنی صفر باشد) خود متغیر را می نویسیم.

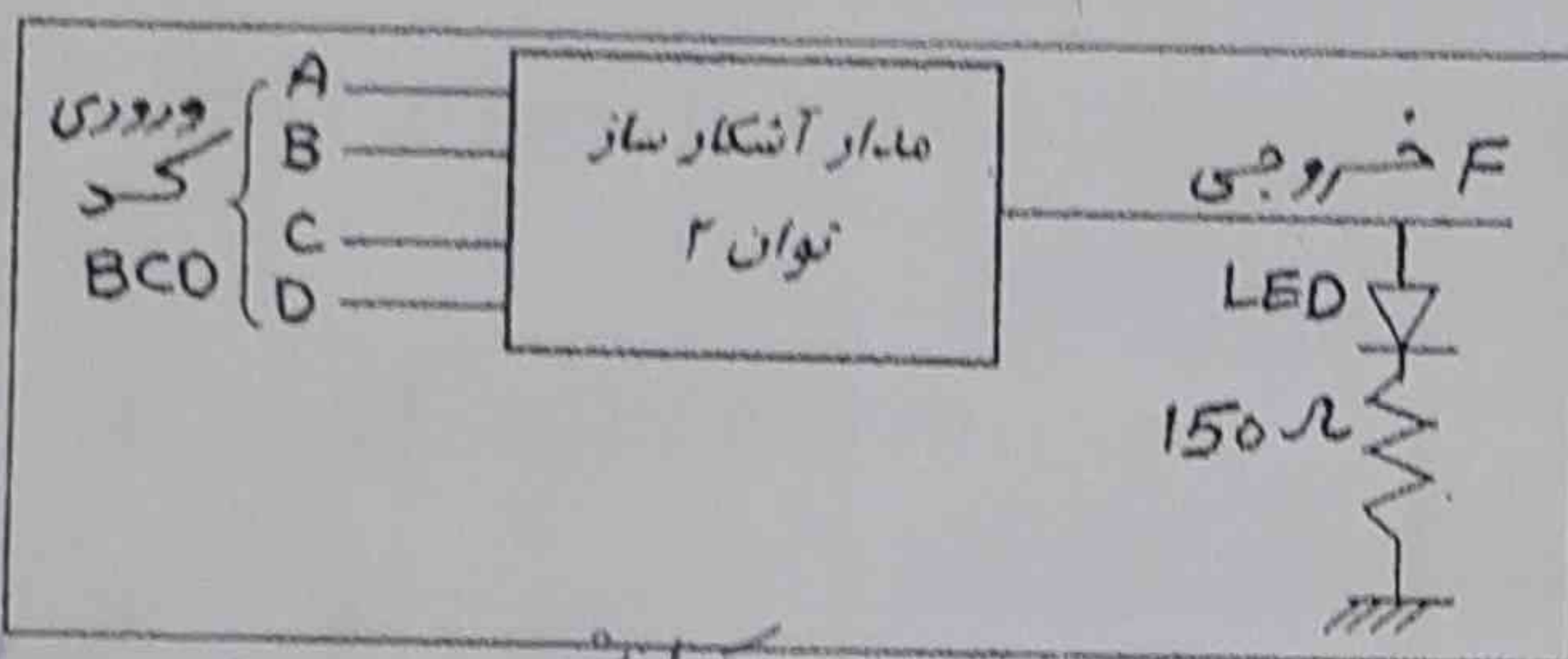
$$\begin{cases} DCBA \\ 0011 \\ M_3 = \bar{A} + \bar{B} + C + D \end{cases} \quad \begin{cases} DCBA \\ 1011 \\ M_{11} = \bar{A} + \bar{B} + C + \bar{D} \end{cases}$$

نکته ۴: جملات متناظر مین ترم و ماکسترم، مکمل هم (NOT) می باشند.

نکته ۵: تابع بولی (تابع منطقی) خروجی را می توان به فرم مجموع مین ترم ها برای خروجی های یک (خروجی های مطلوب) و یا به فرم حاصل ضرب ماکسترم ها برای خروجی های صفر (خروجی های نامطلوب) نوشت.

صفر ۵

مثال: یک ریزش، فرسوده، صفر ۵، ۷، ۹ است
مثال: مطلوبست طرح مدار آشکار ساز توان ۲ در کد BCD .



$$\begin{matrix} 2^4 & 2^3 & 2^2 & 2^1 & 2^0 \\ 0 & 1 & 2 & 4 & 8 \end{matrix}$$

	DCBA	مین ترم ها	ماکسترم ها	تابع خروجی F
0	0000	$\bar{A}\bar{B}\bar{C}\bar{D}$	$A+B+C+D$	1
1	0001	$A\bar{B}\bar{C}\bar{D}$	$\bar{A}+\bar{B}+\bar{C}+\bar{D}$	1
2	0010	$\bar{A}B\bar{C}\bar{D}$	$A+\bar{B}+C+D$	1
3	0011	$AB\bar{C}\bar{D}$	$\bar{A}+\bar{B}+C+D$	0
4	0100	$\bar{A}\bar{B}C\bar{D}$	$A+B+\bar{C}+D$	1
5	0101	$A\bar{B}C\bar{D}$	$\bar{A}+B+\bar{C}+D$	0
6	0110	$\bar{A}BC\bar{D}$	$A+\bar{B}+\bar{C}+D$	0
7	0111	$ABCD$	$\bar{A}+\bar{B}+\bar{C}+D$	0
8	1000	$\bar{A}\bar{B}\bar{C}D$	$A+B+C+\bar{D}$	1
9	1001	$A\bar{B}\bar{C}D$	$\bar{A}+B+C+\bar{D}$	0

خروجی یک شدن، صفر ۵، ۷، ۹ شدن

آنهایی که توان ۲ هستند / یک می بینم

نکته: اگر به فرم مین ترم ها باشند / خروجی ۱ شده و ۲

سن ترم

$$F_1(A, B, C, D) = \sum (0, 1, 2, 4, 8) = \bar{A}\bar{B}\bar{C}\bar{D} + A\bar{B}\bar{C}\bar{D} + \bar{A}B\bar{C}\bar{D} + \bar{A}\bar{B}C\bar{D} + \bar{A}\bar{B}\bar{C}D$$

مکسترم

$$F_2(A, B, C, D) = \prod (3, 5, 6, 7, 9) =$$

$$(\bar{A} + \bar{B} + C + D)(\bar{A} + B + \bar{C} + D)(A + \bar{B} + \bar{C} + D)(\bar{A} + \bar{B} + \bar{C} + D)(\bar{A} + B + C + \bar{D})$$

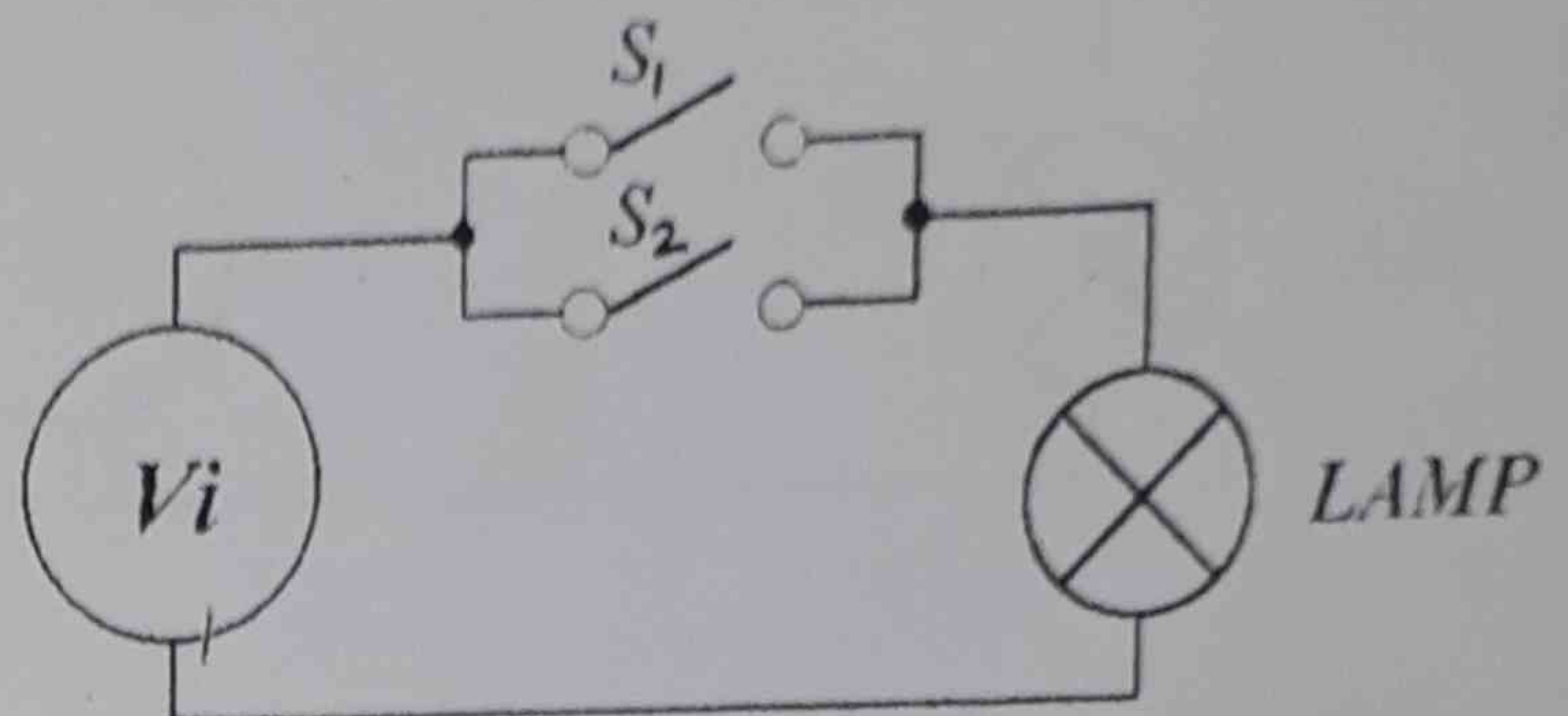
(ثابت کنید): با توجه به موارد فوق می توان نتیجه گرفت که: $F_1 = F_2$

بررسی گیت های منطقی

۱- بررسی گیت OR

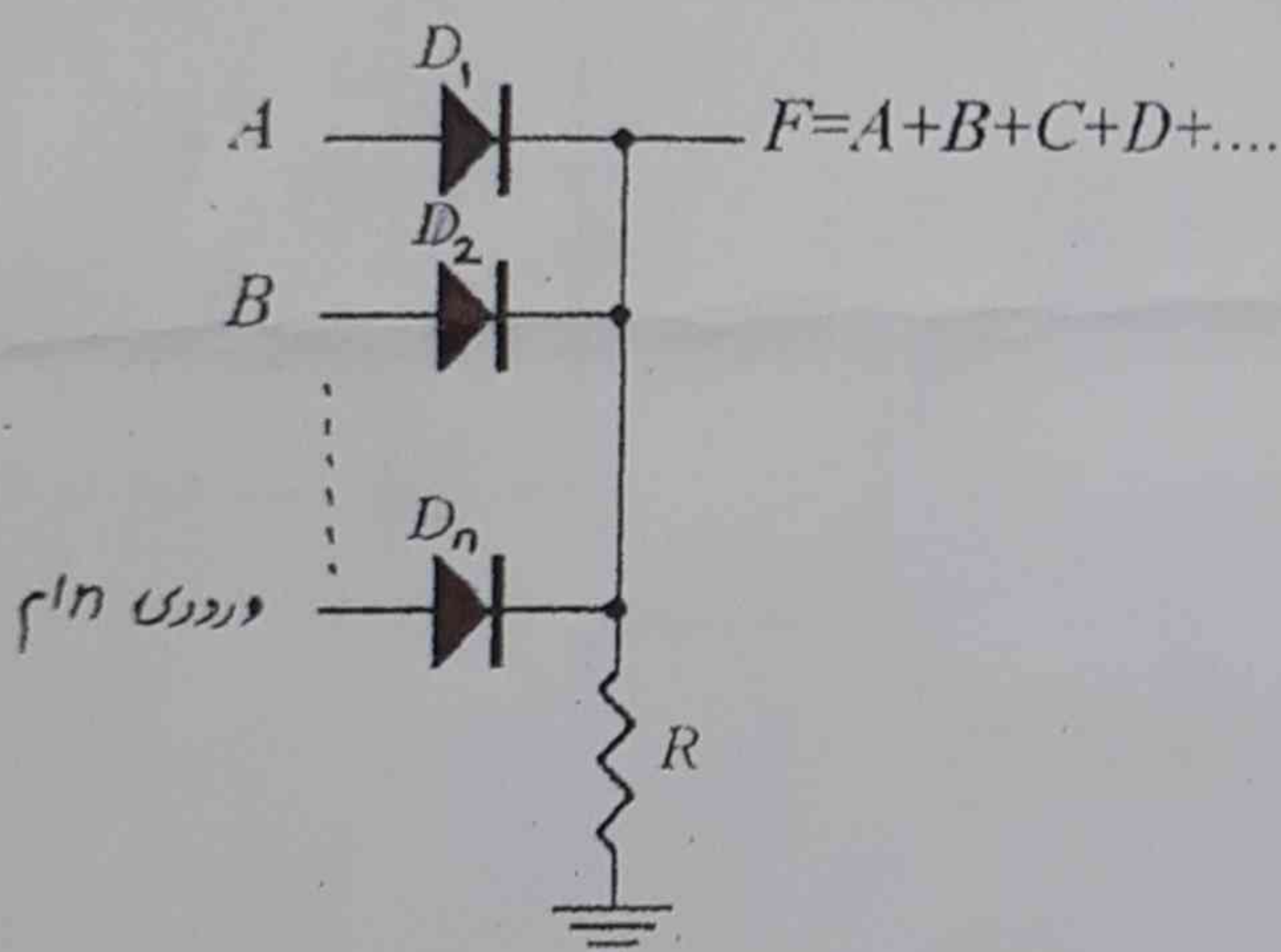
B	A	$F=A+B$
0	0	0
0	1	1
1	0	1
1	1	1

جدول صحت گیت OR دو ورودی



لامپ زمانی روشن می شود که حداقل یکی از سوئیچ ها بسته باشد.

$$F(A, B) = A\bar{B} + \bar{A}B + AB = A\bar{B} + B(\bar{A} + A) = (A + B)(\bar{B} + B) = A + B$$

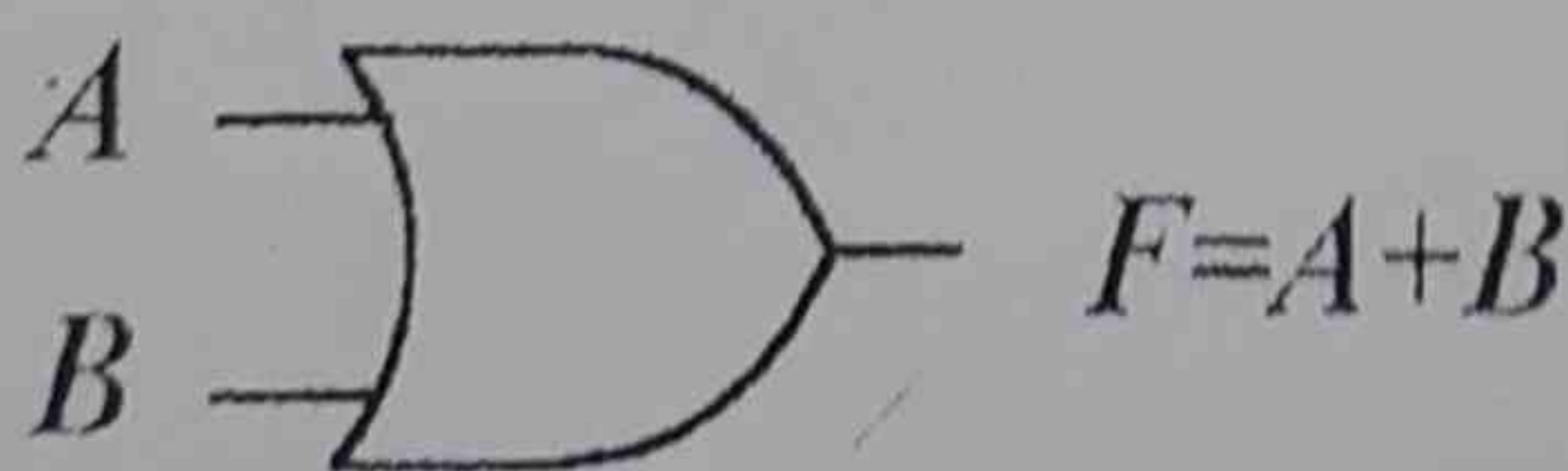


مدار داخلی گیت OR

B	A	وضعیت دیود D_2	وضعیت دیود D_1	$F=A+B$
0	0	OFF - O.C	OFF - O.C	0
0	1	OFF - O.C	ON - S.C	1
1	0	ON - S.C	OFF - O.C	1
1	1	ON - S.C	ON - S.C	1

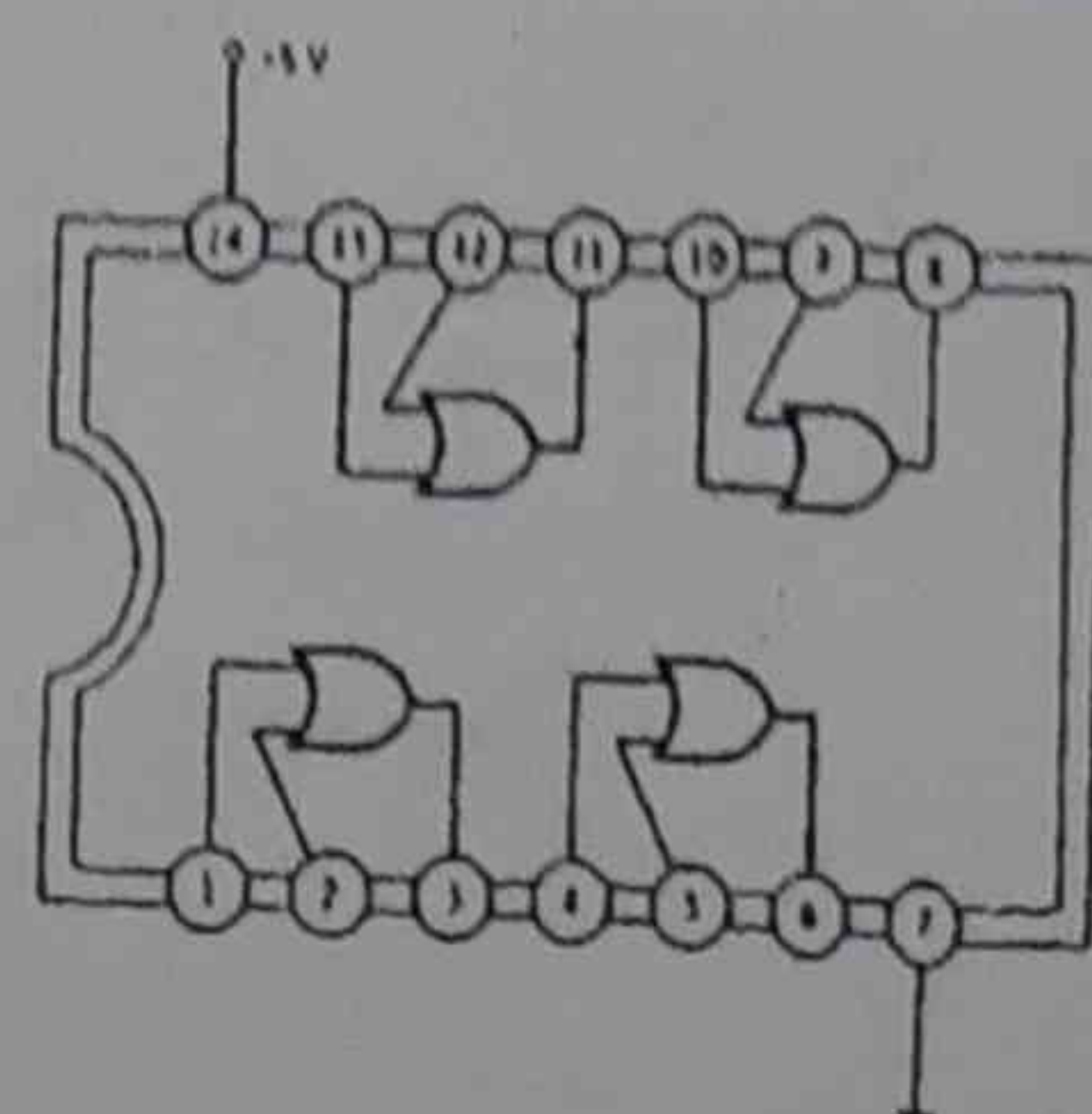
- ملاحظه می شود خروجی گیت OR زمانی یک می شود که حداقل یکی از ورودی های آن یک باشد.

- نمای شماتیک گیت OR دو ورودی مطابق شکل زیر می باشد:



آی سی TTL شماره 7432 مطابق شکل، شامل ۴ عدد گیت OR دو ورودی می باشد.

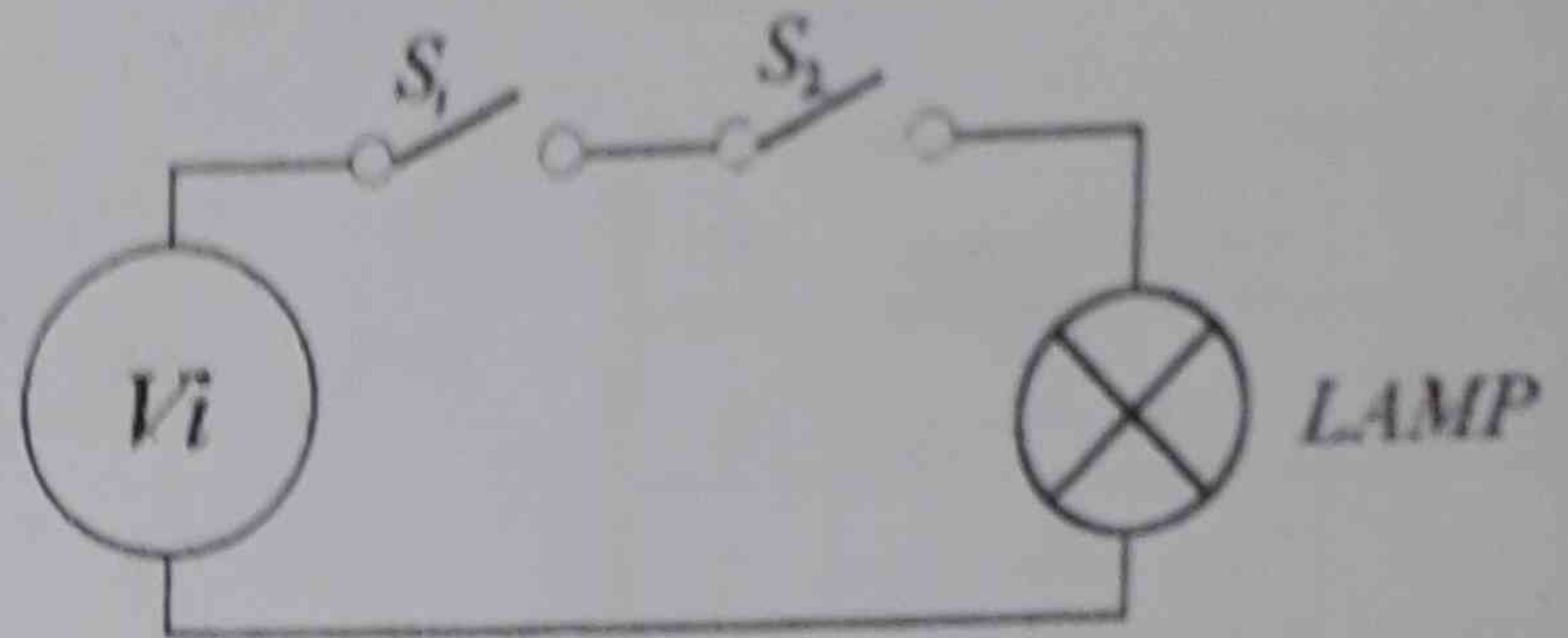
QUAD 2-INPUT OR GATE



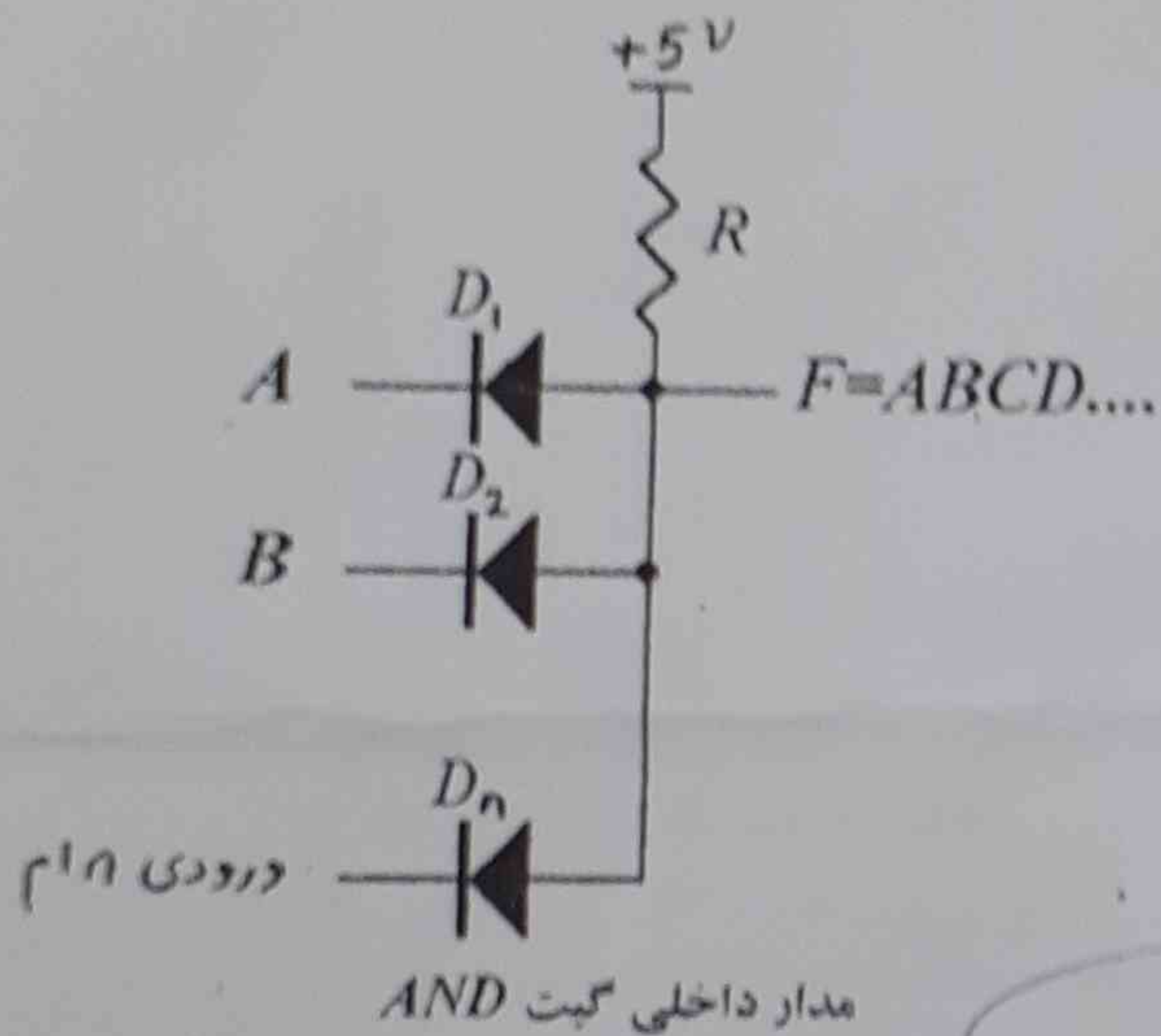
۲ - بررسی گیت AND

B	A	$F=AB$
0	0	0
0	1	0
1	0	0
1	1	1

جدول صحت گیت AND دو ورودی



لامپ زمانی روشن می شود که هر دو سوئیچ بسته باشد.

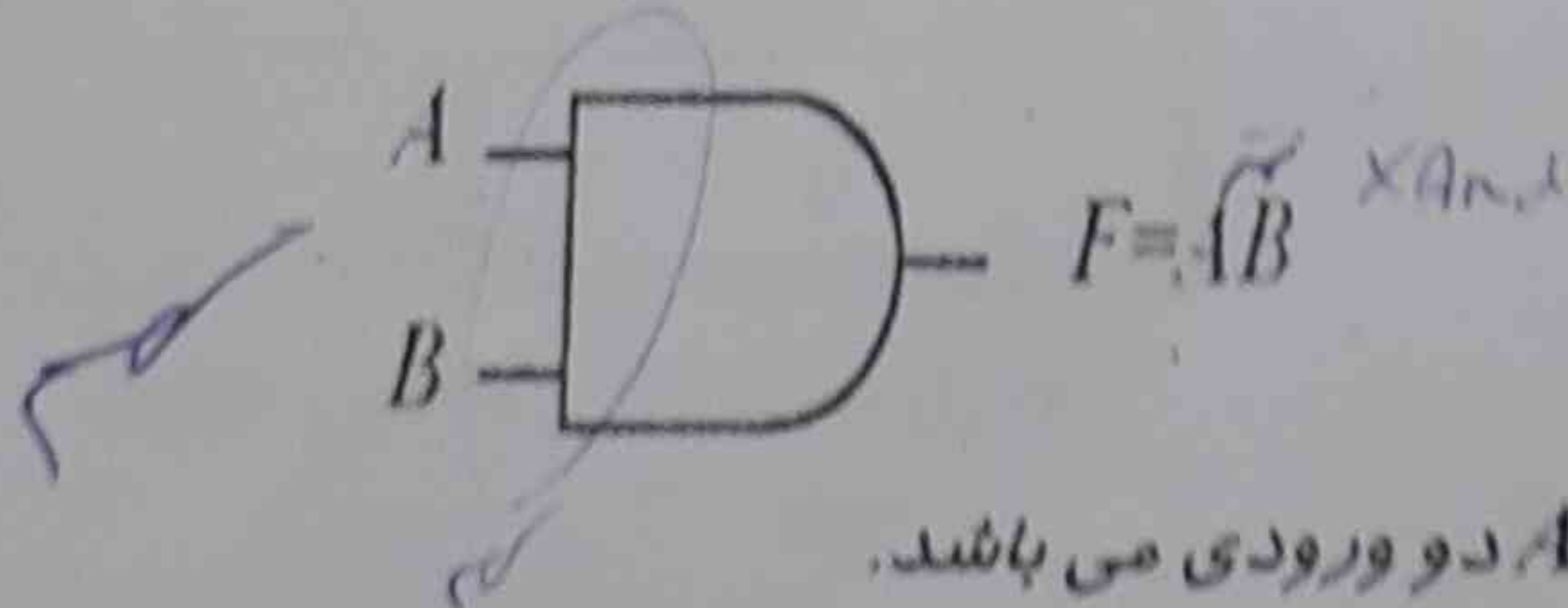


مدار داخلی گیت AND

B	A	وضعیت دیود D_2	وضعیت دیود D_1	$F=AB$
0	0	ON - S.C	ON - S.C	0
0	1	ON - S.C	OFF - O.C	0
1	0	OFF - O.C	ON - S.C	0
1	1	OFF - O.C	OFF - O.C	1

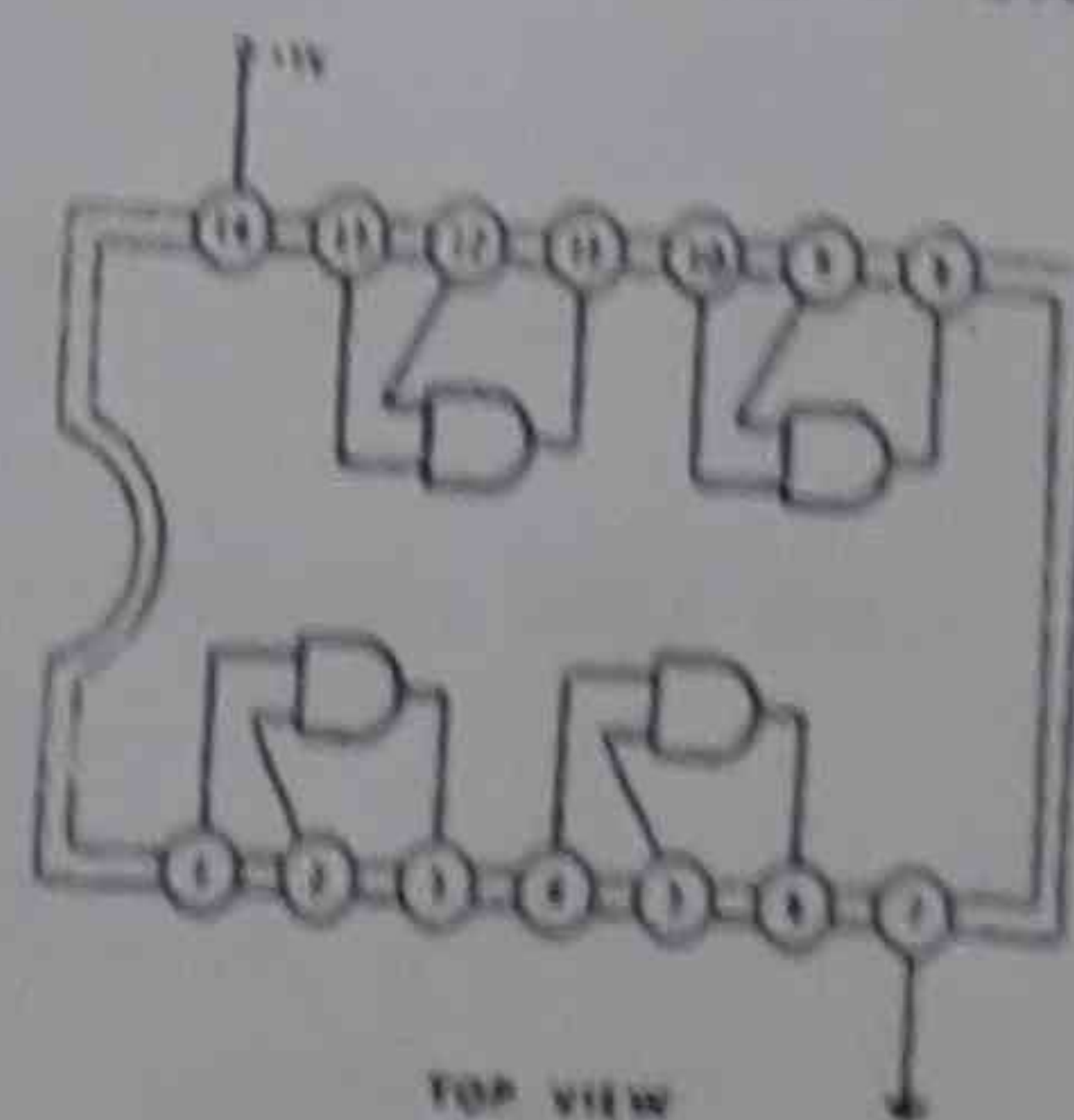
ملاحظه می شود خروجی گیت AND زمانی یک می شود که هر دو ورودی آن یک باشد.

- نمای شماتیک گیت AND دو ورودی مطابق شکل زیر می باشد:



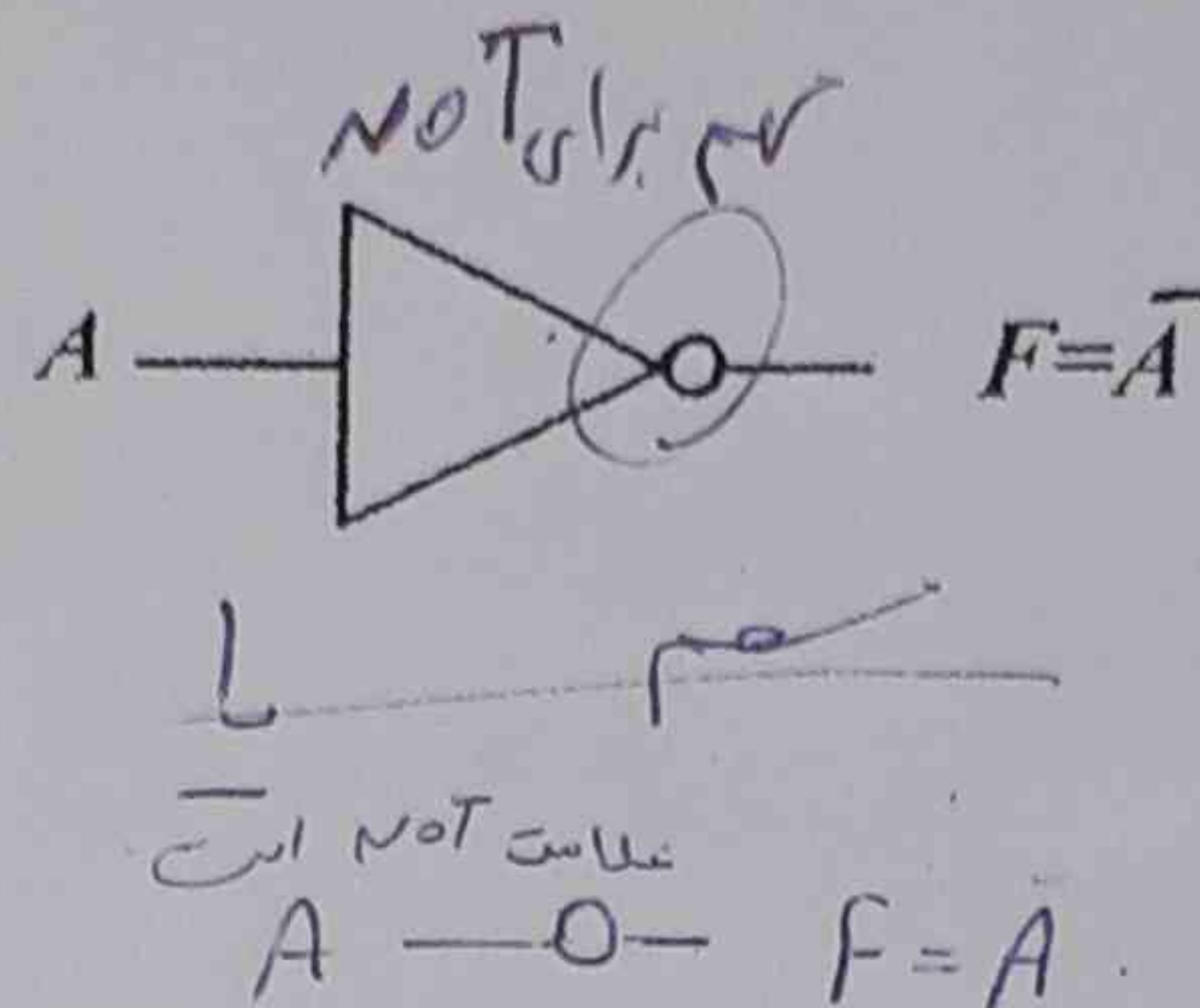
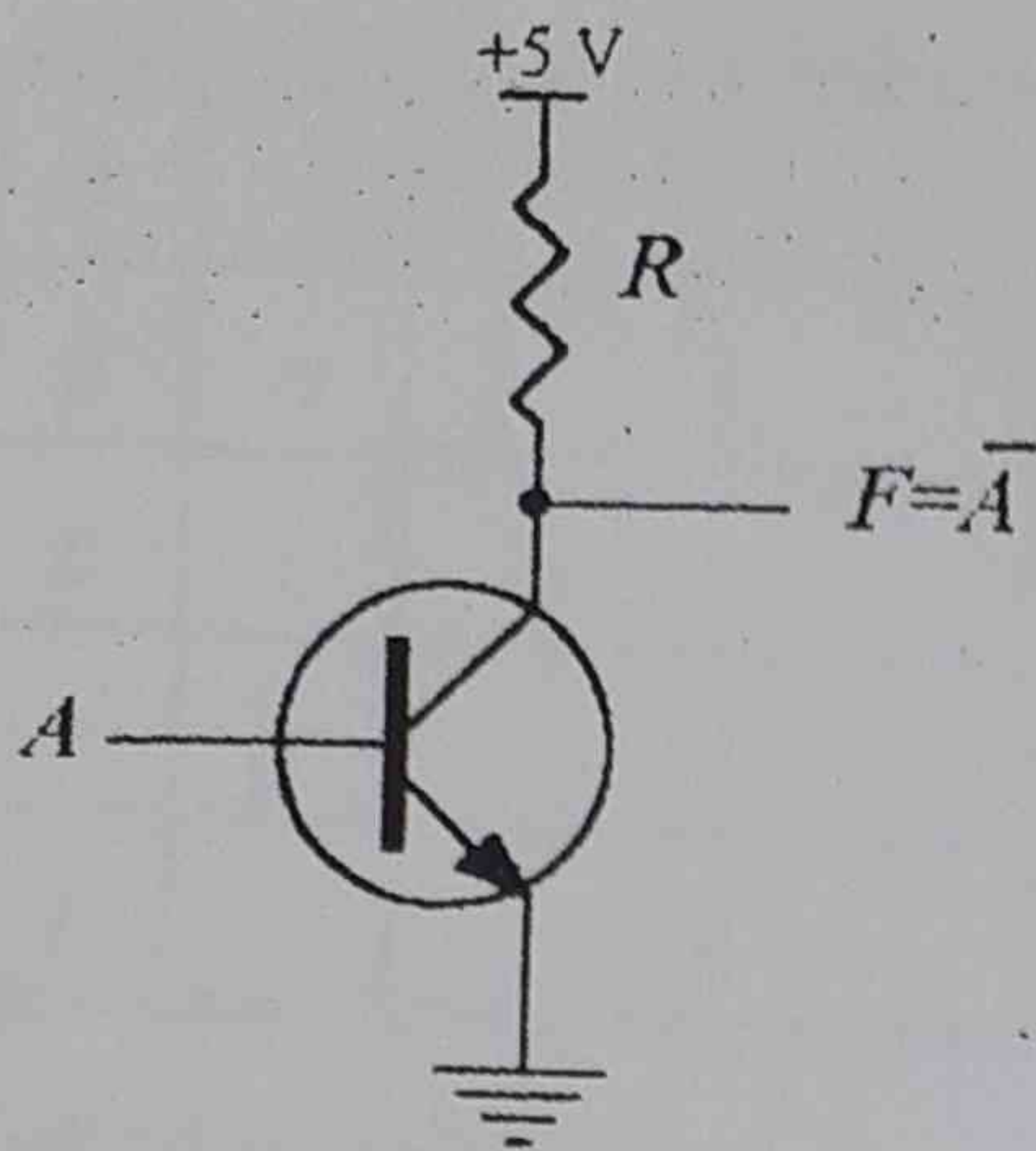
آی سی TTL شماره 7408 مطابق شکل، شامل ۴ عدد گیت AND دو ورودی می باشد.

QUAD 2-INPUT AND GATE



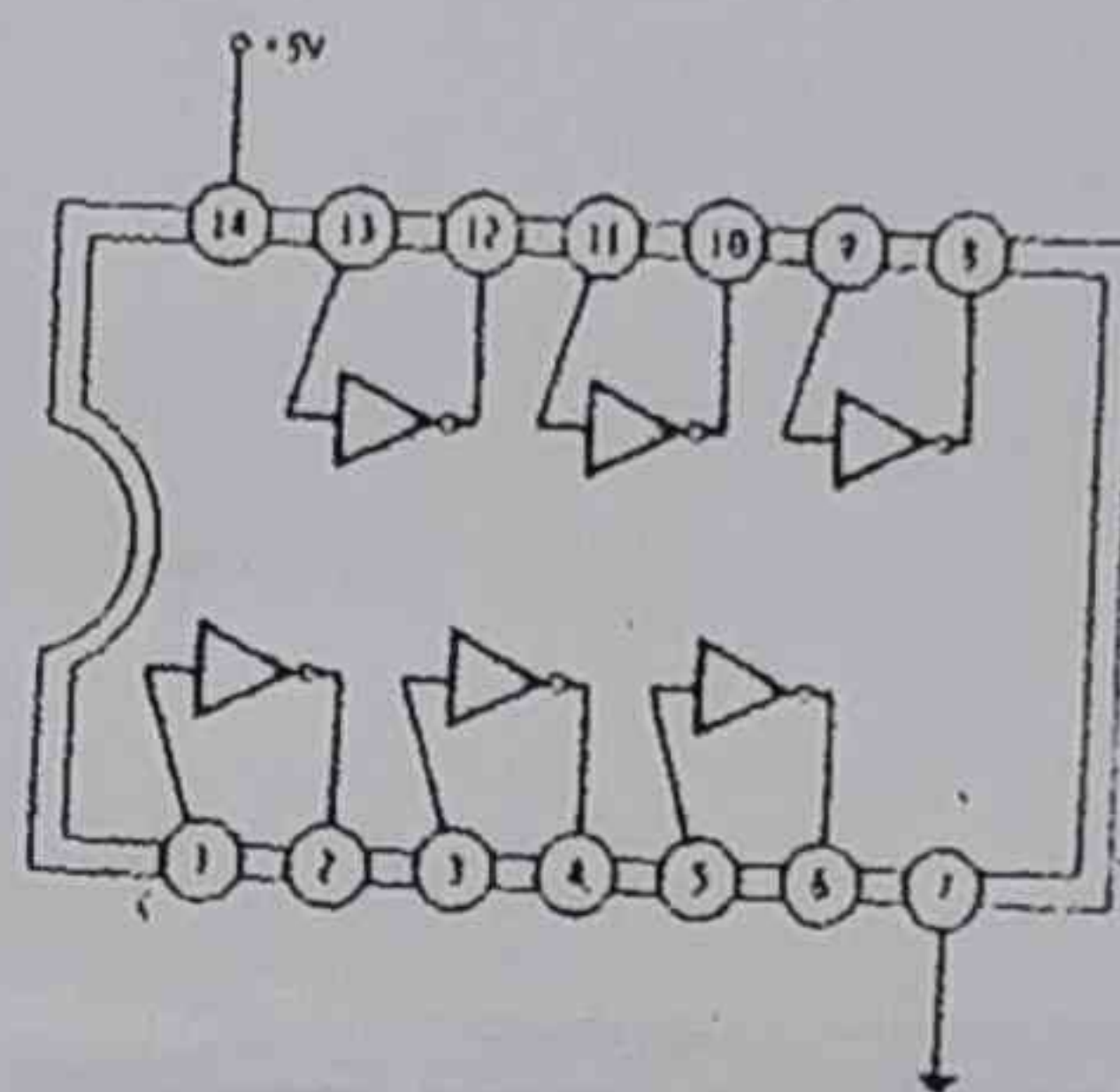


۳ - بررسی گیت NOT یا معکوس کننده :



A	وضعیت ترانزیستور	$F = \bar{A}$
0	O.C - قطع	1
1	S.C - اشباع	0

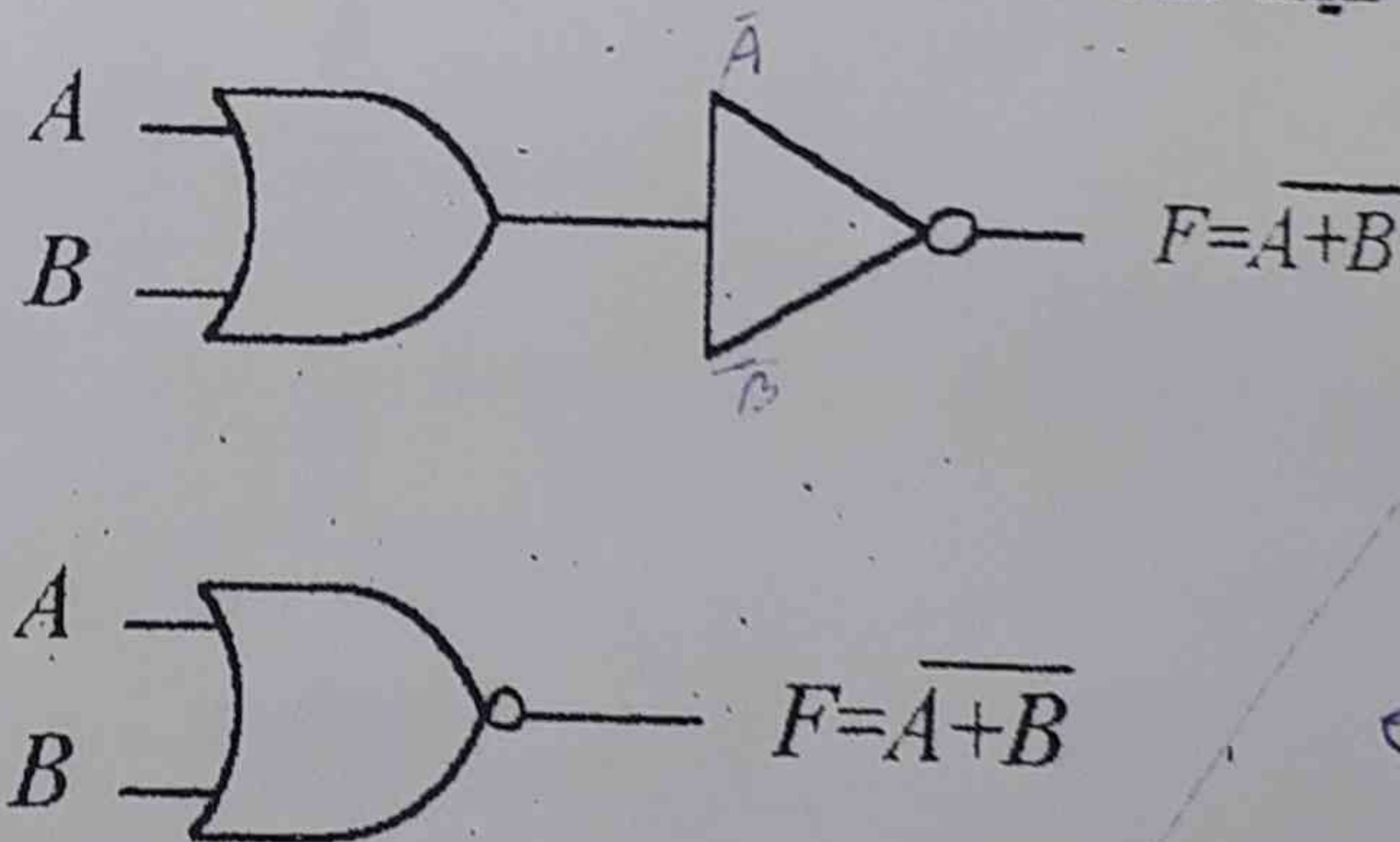
آی سی TTL شماره 7404 مطابق شکل، شامل ۶ عدد گیت NOT می باشد.



۴ - بررسی گیت NOR :

B	A	$F = A + B = \overline{\bar{A} \bar{B}}$
0	0	1
0	1	0
1	0	0
1	1	0

جدول صحت گیت NOR دو ورودی

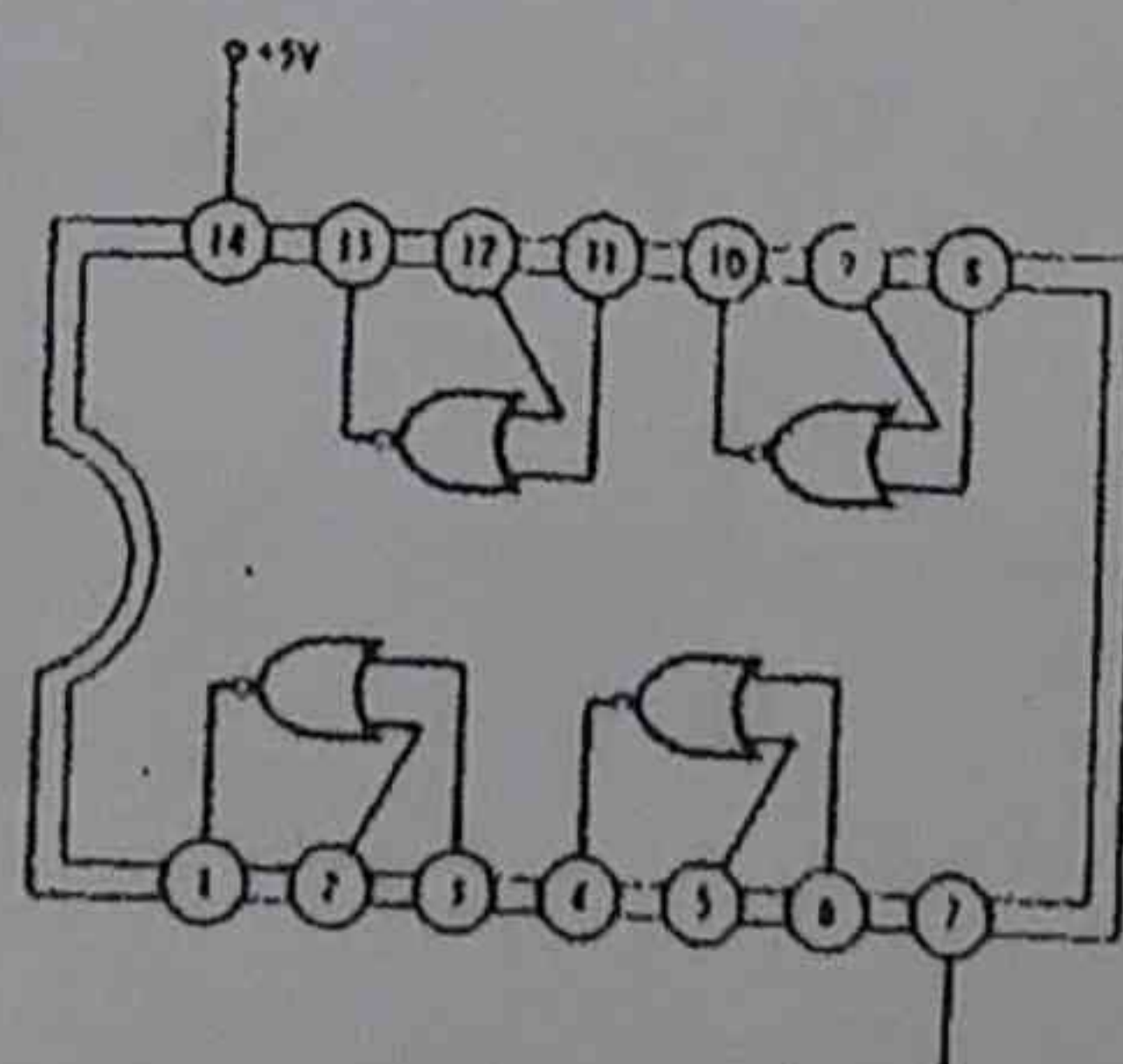


ملاحظه می شود خروجی گیت NOR زمانی صفر می شود که حد اقل یکی از ورودی های آن یک باشد. در حقیقت گیت

NOR معکوس یا NOT گیت OR می باشد.

آی سی TTL شماره 7402 مطابق شکل، شامل ۴ عدد گیت NOR دو ورودی می باشد.

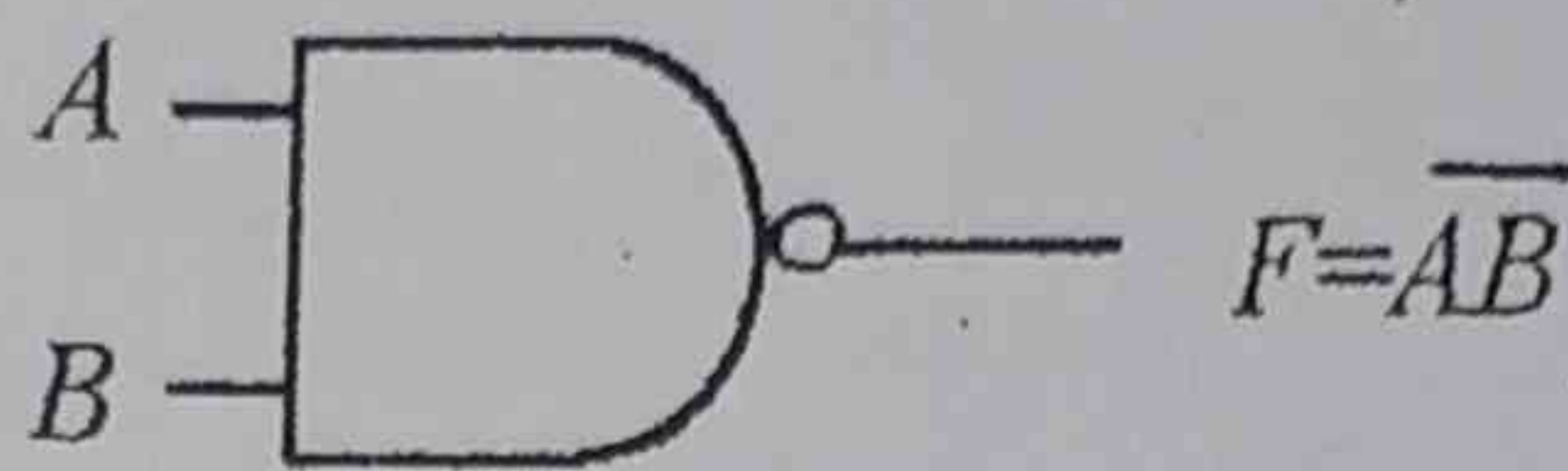
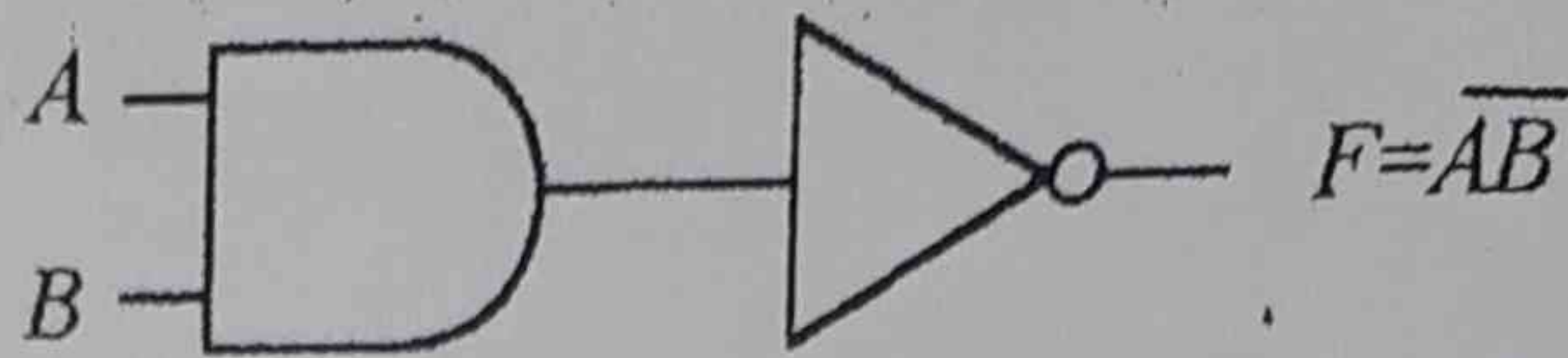
QUAD 2-INPUT NOR GATE



۵ - بررسی گیت NAND

B	A	$F = \overline{AB} = \overline{A} + \overline{B}$
0	0	1
0	1	1
1	0	1
1	1	0

جدول صحت گیت NAND دو ورودی

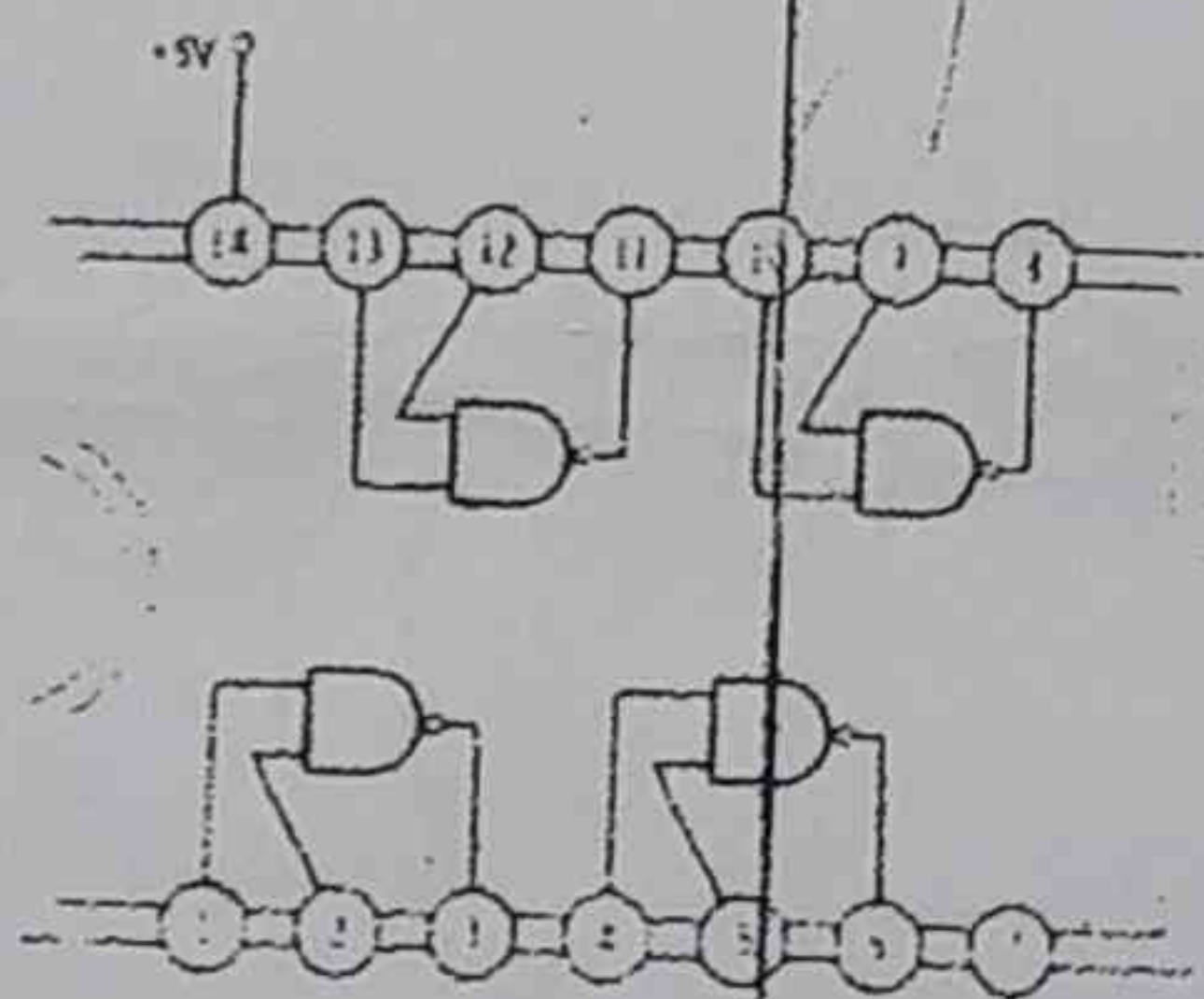


- ملاحظه می شود خروجی گیت NAND زمانی یک می شود که حد اقل یکی از ورودی های آن صفر باشد. در حقیقت گیت

NAND معکوس یا NOT گیت AND می باشد.

آی سی 7400 شماره 7400 مطابق شکل، شامل ۴ عدد گیت NAND دو ورودی می باشد.

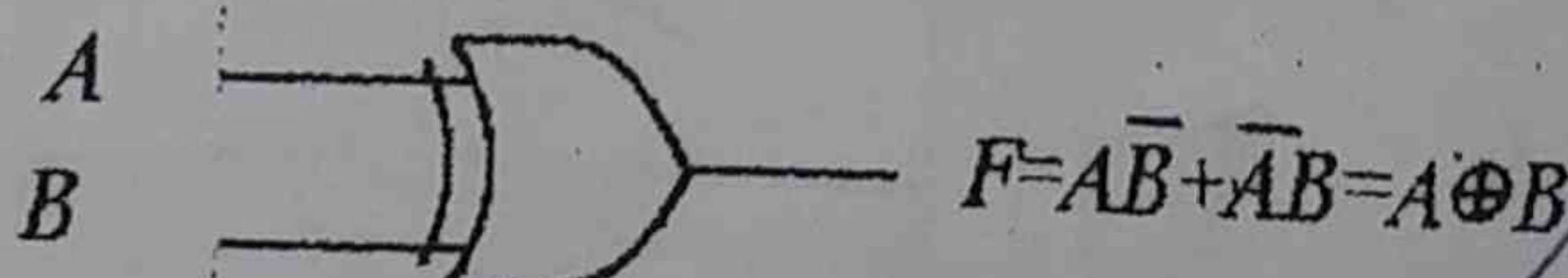
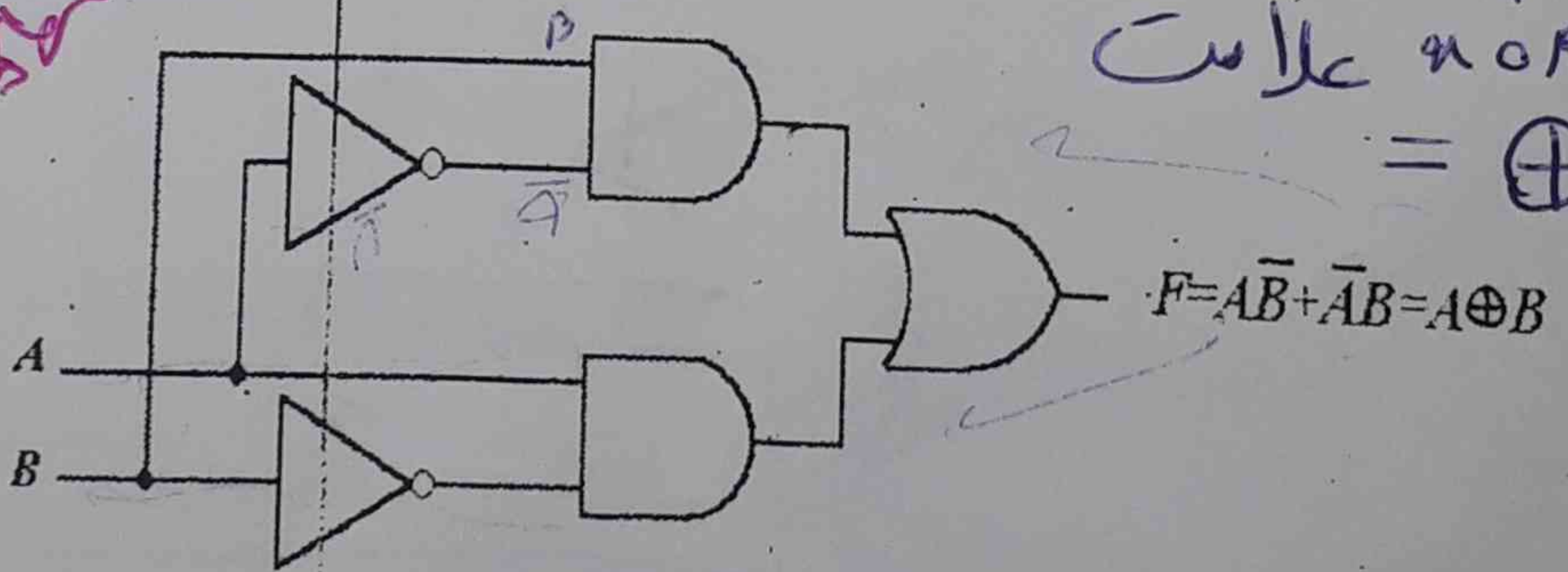
QUAD 2-INPUT NAND GATE



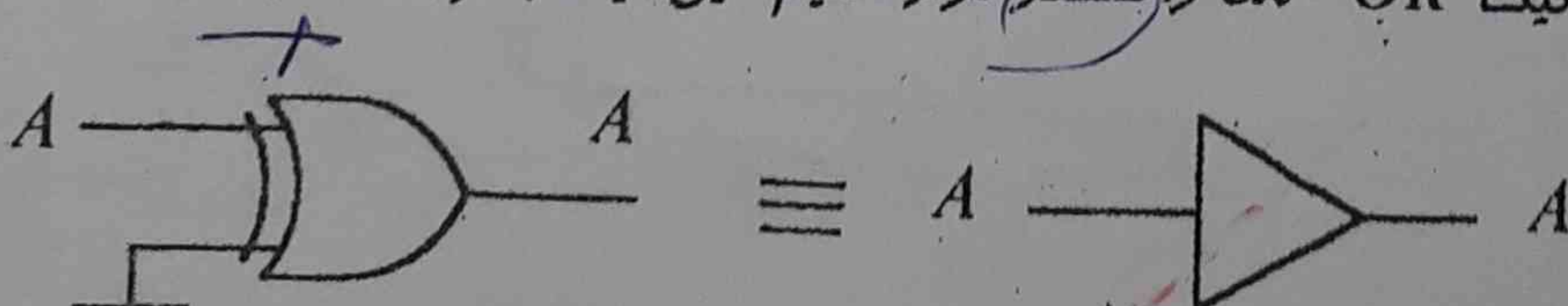
حسی ۶ - بررسی گیت ex - OR یا آشکار ساز نابرابری (exclusive - OR) اگر ورودی ها نابرابر باشند، خروجی می شود

B	A	$F = A\overline{B} + \overline{A}B = A \oplus B$
0	0	0
0	1	1
1	0	1
1	1	0

جدول صحت گیت ex - OR دو ورودی



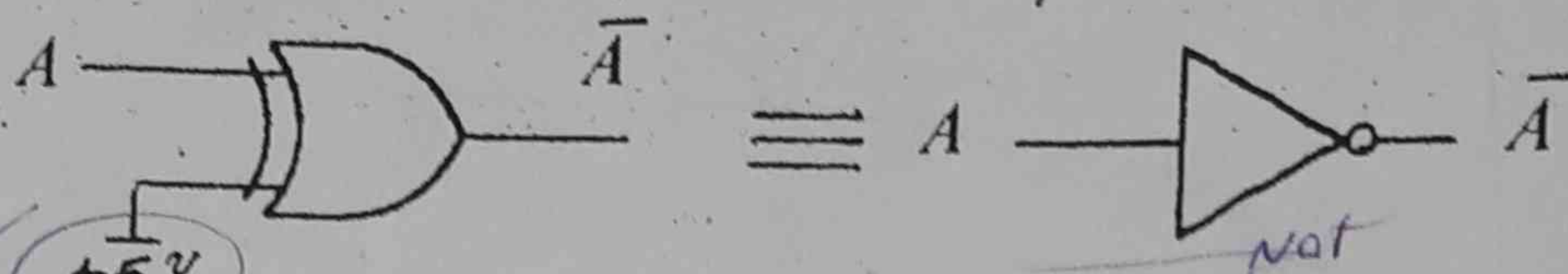
نکته ۱: هرگاه یکی از ورودیهای گیت ex - OR را صفر قرار دهیم، این گیت بصورت بافر عمل می کند.



بافر

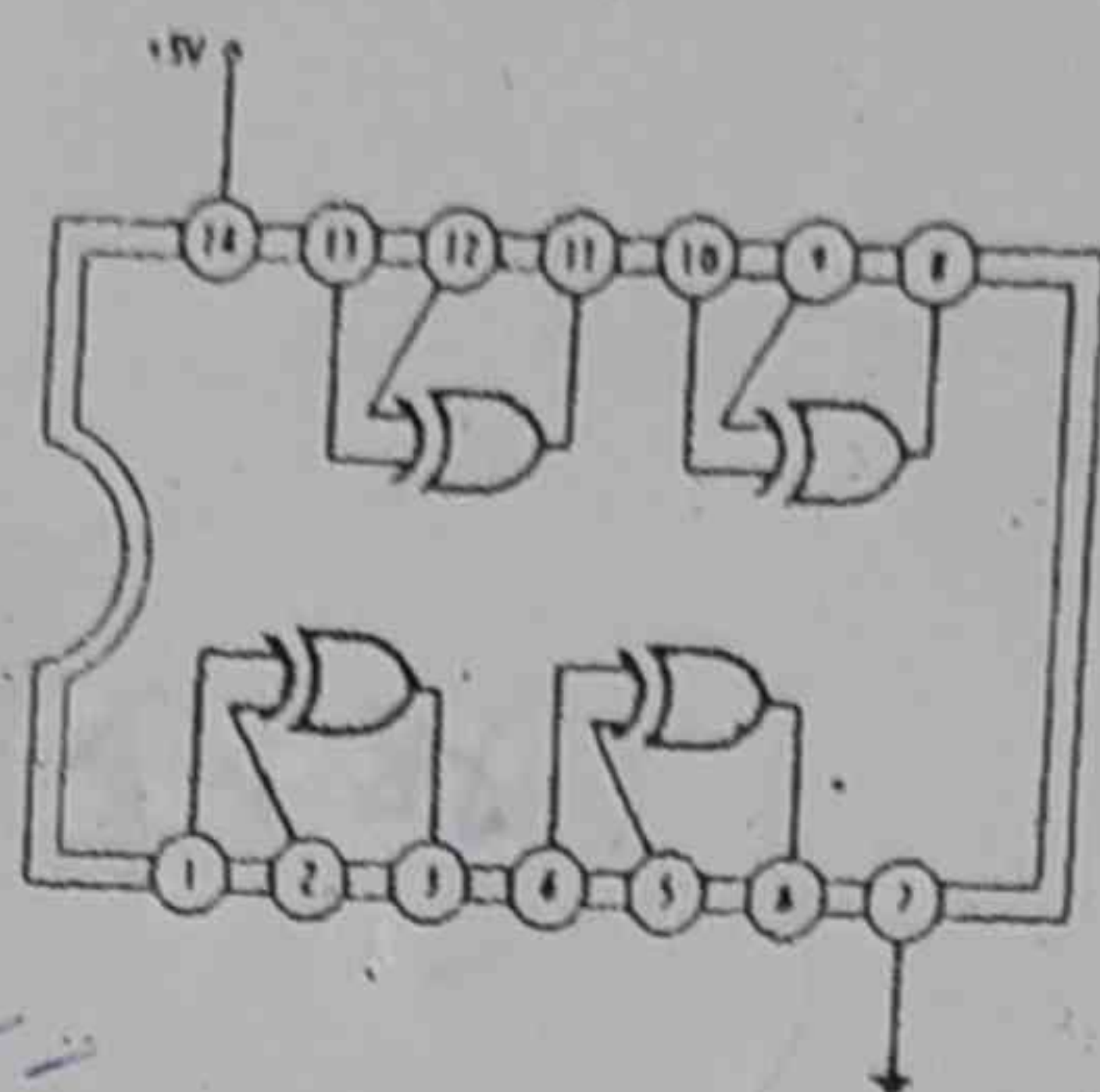
علامت صفر است

نکته ۲: هرگاه یک از ورودیهای گیت $ex - OR$ را یک قرار دهیم، گیت بصورت گیت NOT عمل می کند.



کمی سنی (۱) یا ولت +5v

آی سی TTL شماره 7486 مطابق شکل، شامل ۴ عدد گیت $ex - OR$ دو ورودی می باشد.

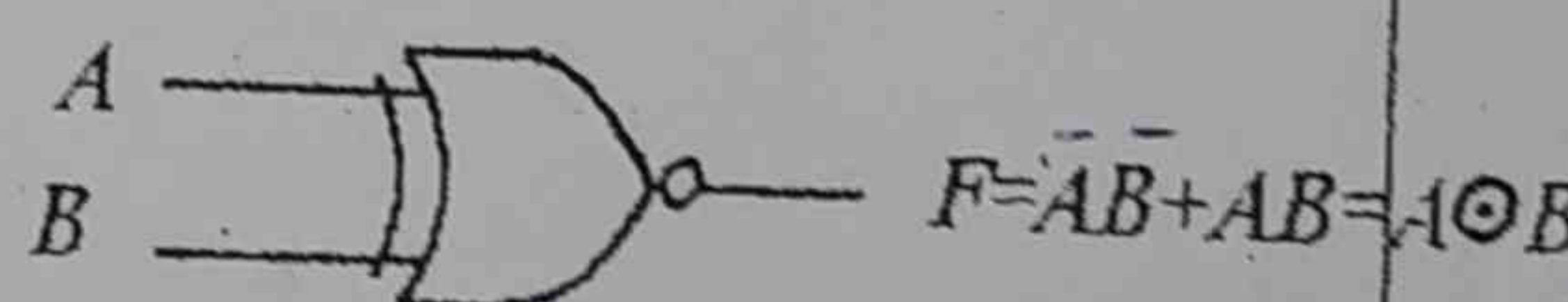
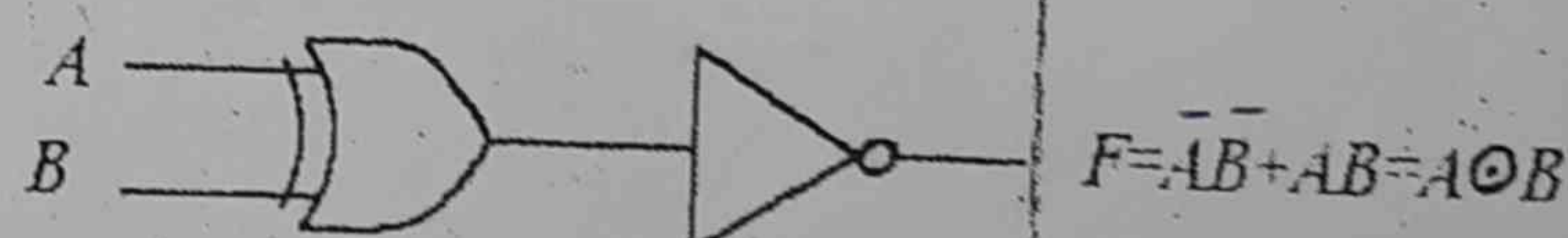
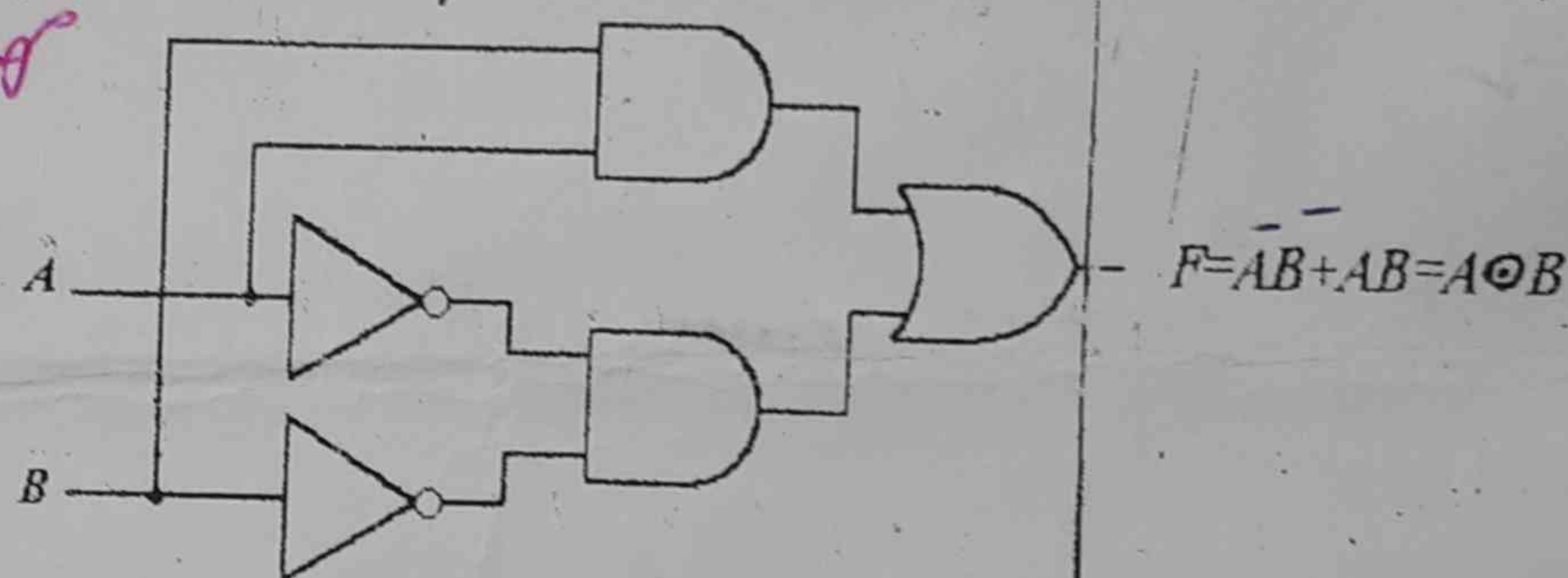


ex-NOR
A ⊙ B

۷ - بررسی گیت $ex - NOR$ یا آشکار ساز برابری: (exclusive - NOR)

B	A	$F = \bar{A}\bar{B} + AB = A \odot B$
0	0	1
0	1	0
1	0	0
1	1	1

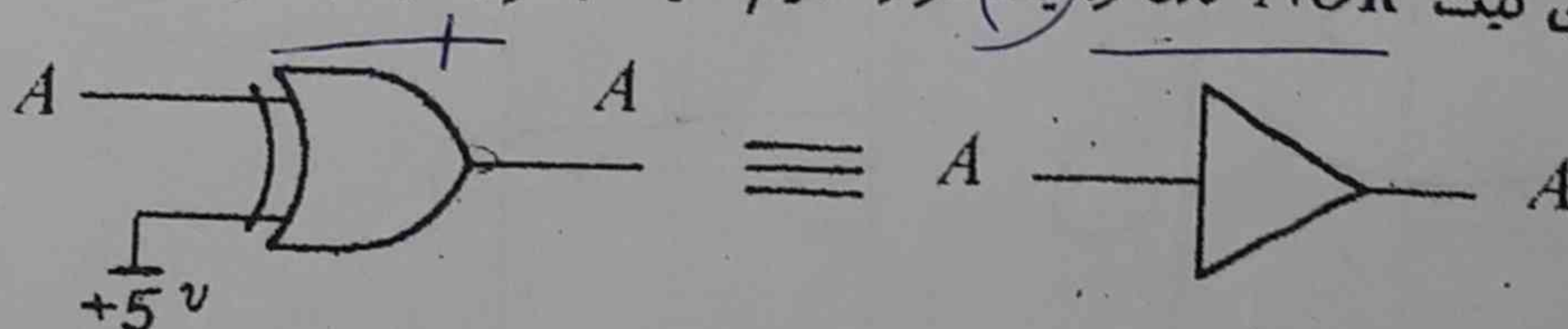
جدول صحت گیت $ex - NOR$ دو ورودی



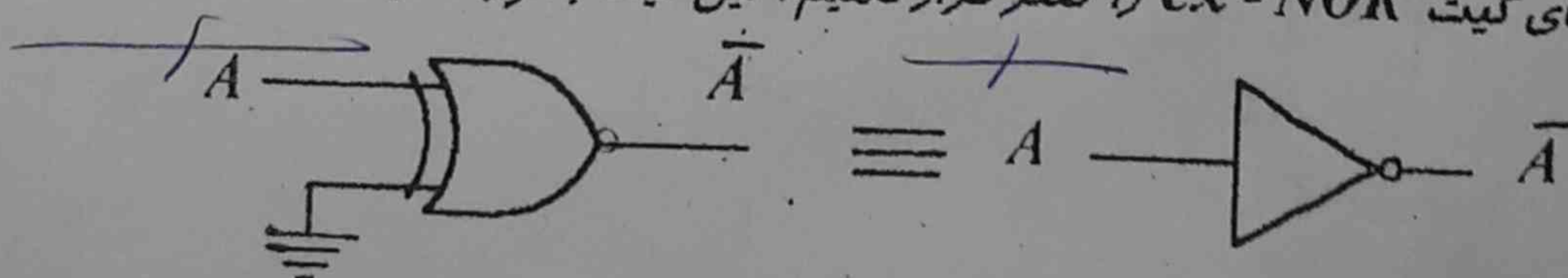
$$F(A, B) = \overline{A \oplus B} = \overline{A\bar{B} + \bar{A}B} = (\overline{A\bar{B}})(\overline{\bar{A}B}) = (\bar{A} + B)(A + \bar{B}) = \bar{A}\bar{A} + \bar{A}\bar{B} + AB + \bar{B}\bar{B} = A \odot B$$

ملاحظه می شود گیتهای $ex - OR$ و $ex - NOR$ معکوس یا NOT یکدیگرند.

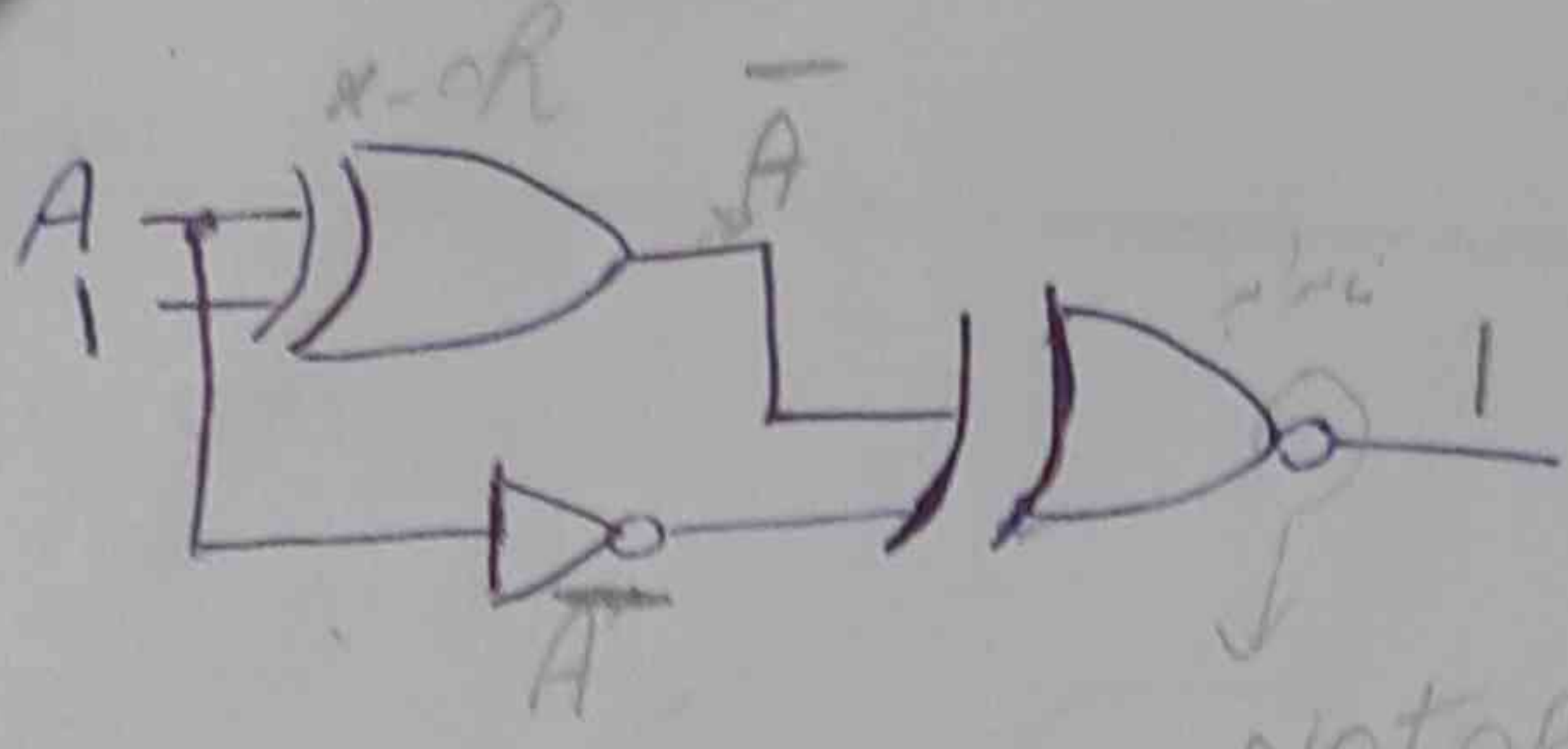
نکته ۱: هرگاه یک از ورودیهای گیت $ex - NOR$ را یک قرار دهیم، گیت بصورت بافر عمل می کند.



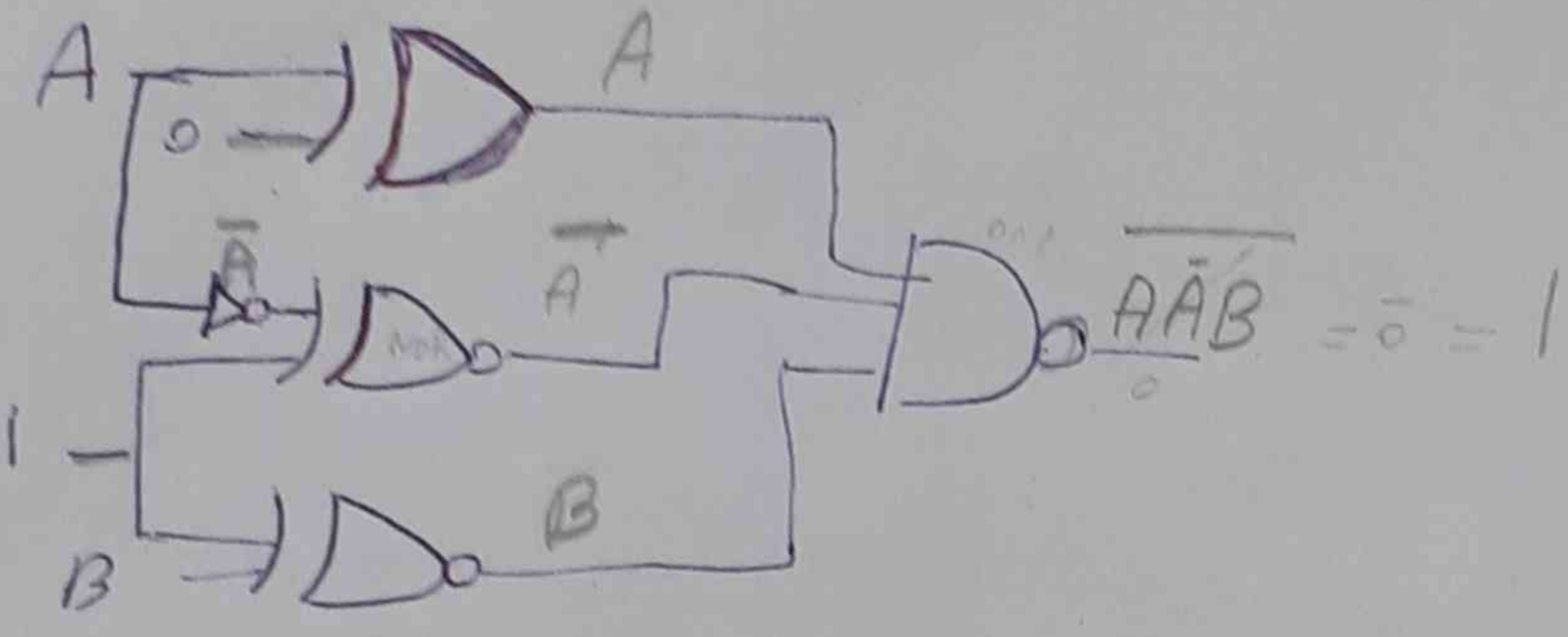
نکته ۲: هرگاه یک از ورودیهای گیت $ex - NOR$ را صفر قرار دهیم، این گیت بصورت گیت NOT عمل می کند.



مثال: خروجی توابع زیر را به ساده ترین حالت ممکن در آورید



NOT OR = X-AND

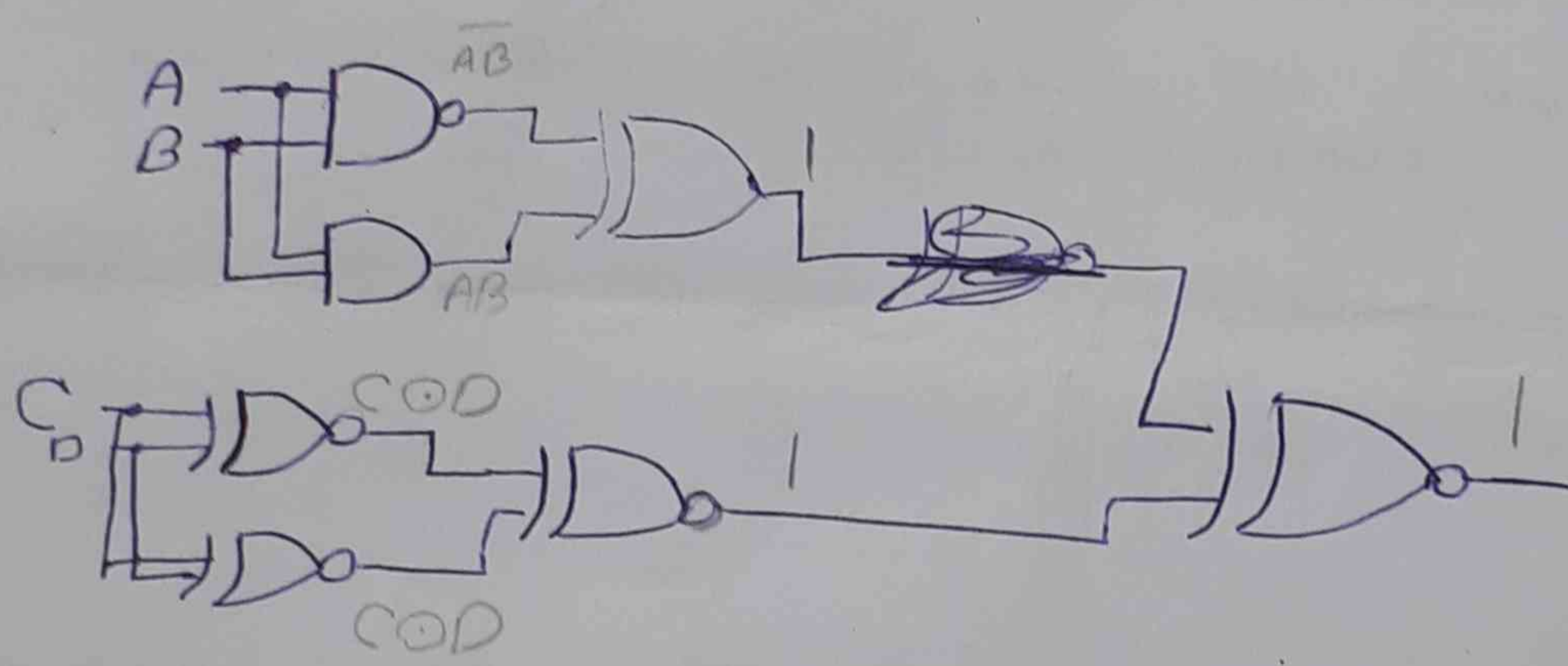


NOT کی صفر بافر

NOT کی 1 باشد

AND کی صفر باشد NOT

AND کی 1 باشد بافر

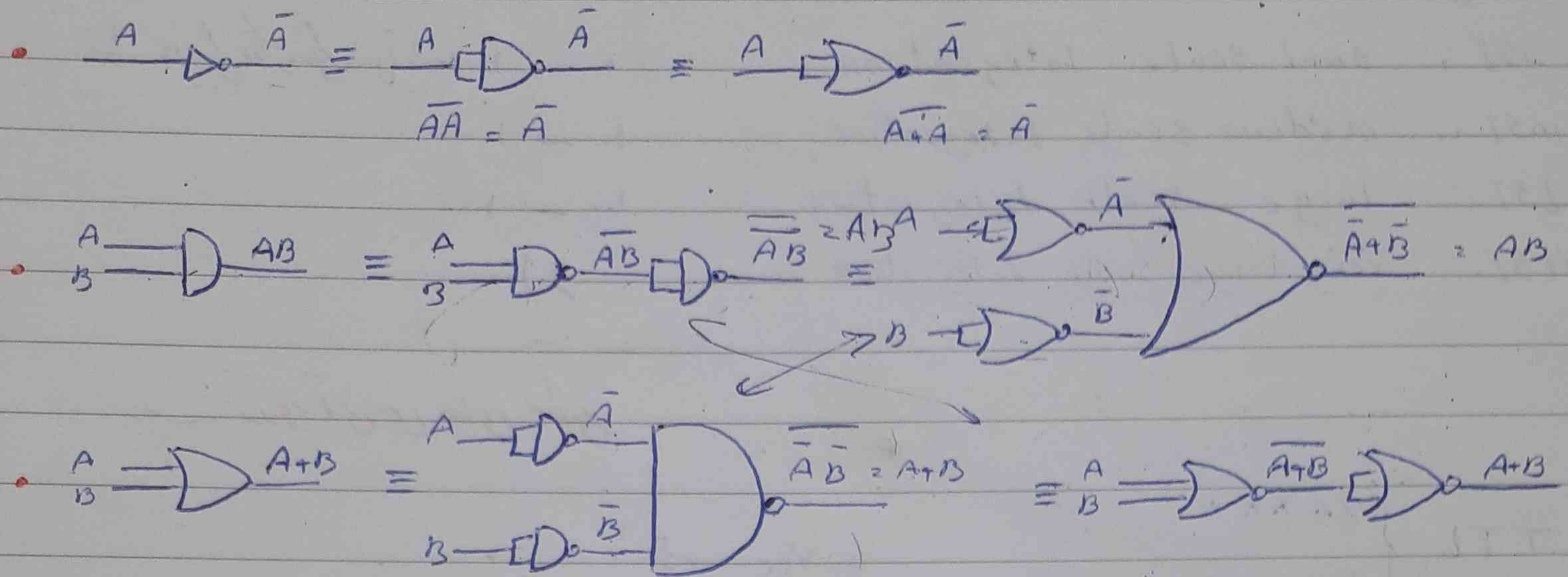


	A			
	0	1	2	3
	0	1	2	3
	0	1	2	3
	B			
	0	1	2	3
	0	1	2	3
	0	1	2	3
	C			
	0	1	2	3
	0	1	2	3
	0	1	2	3

1 2 3 4 5 6 7 8 9 10 11 12 13 14 15 16

1 2 3 4 5 6 7 8 9 10 11 12 13 14 15 16

اجرای گیت های $\{ \text{AND, OR, Not} \}$ توسط گیت های NAND و NOR

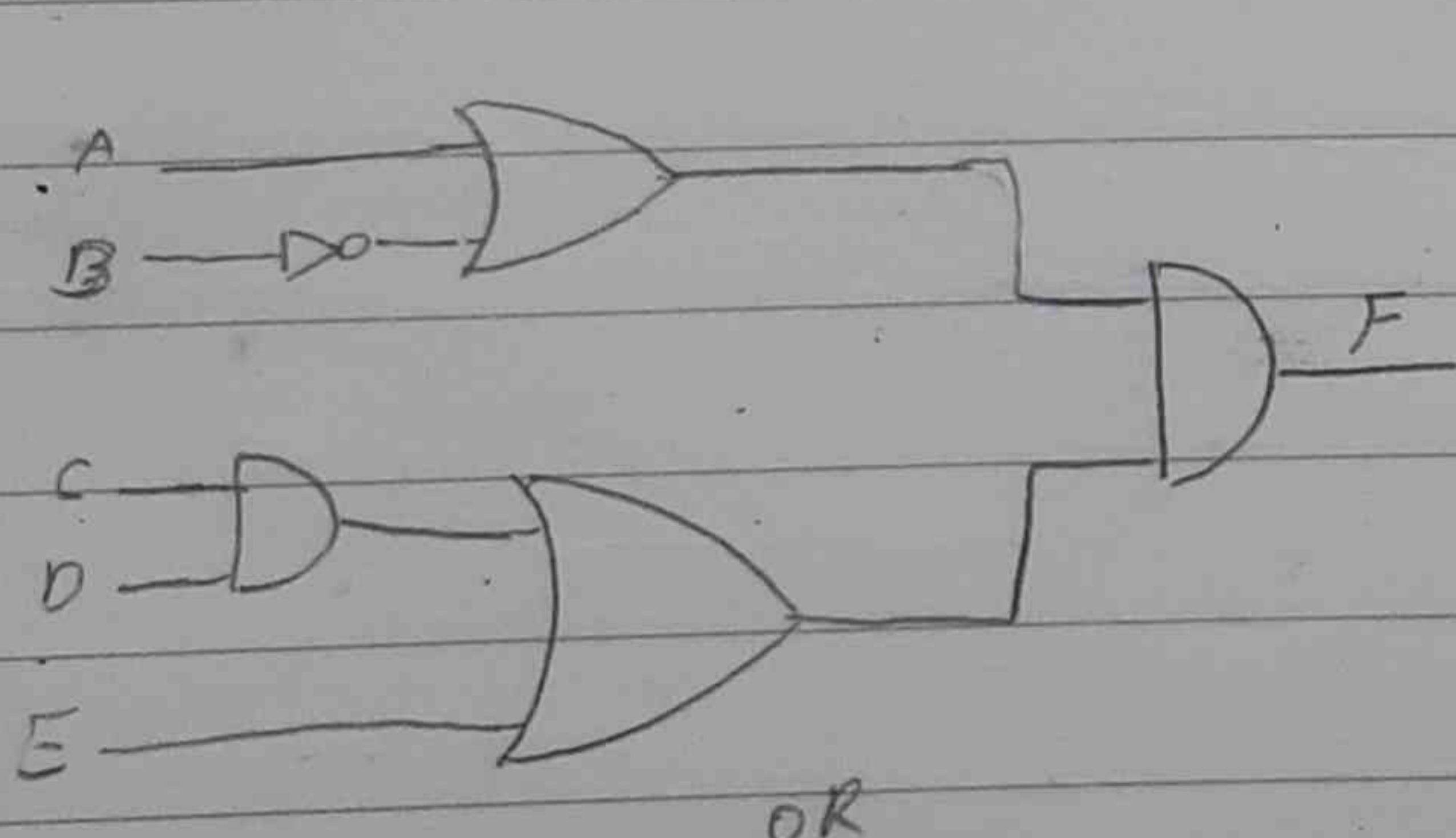


اجرای توابع منطقی توسط گیت های NAND و NOR

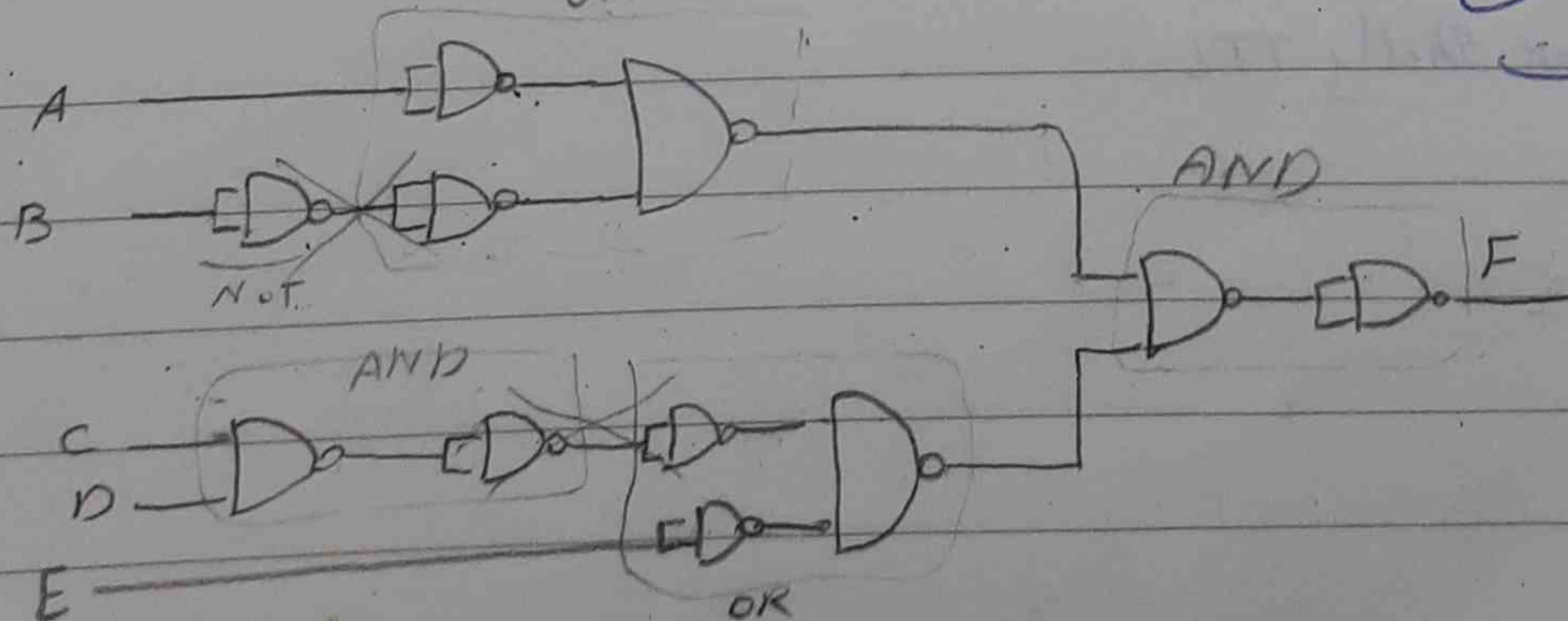
۱. انتخاب معادل گیت های AND ، OR ، NOT اجرای گیت
۲. سپس معادل NAND یا NOR گیت های AND ، OR ، NOT با جایگزینی می باشد
۳. اگر دو عدد NOT پشت سر هم بیاید آنها را حذف می کنیم

مثال: تابع زیر را فقط با گیت NAND اجرا کنید

$$F(A, B, C, D, E) = (A + \bar{B})(C\bar{D} + E)$$



توابع آی سی ۱: ۲ نوع
تعداد آی سی ۱: ۵

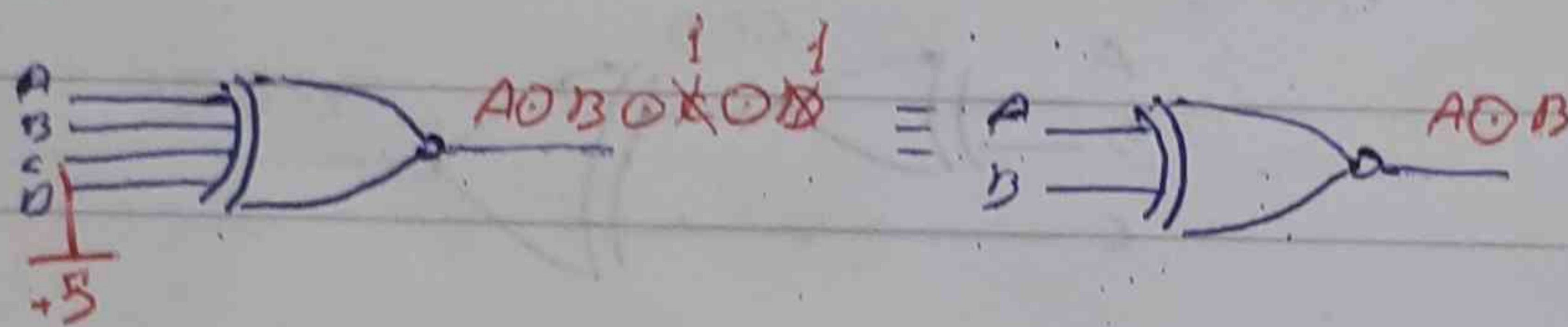
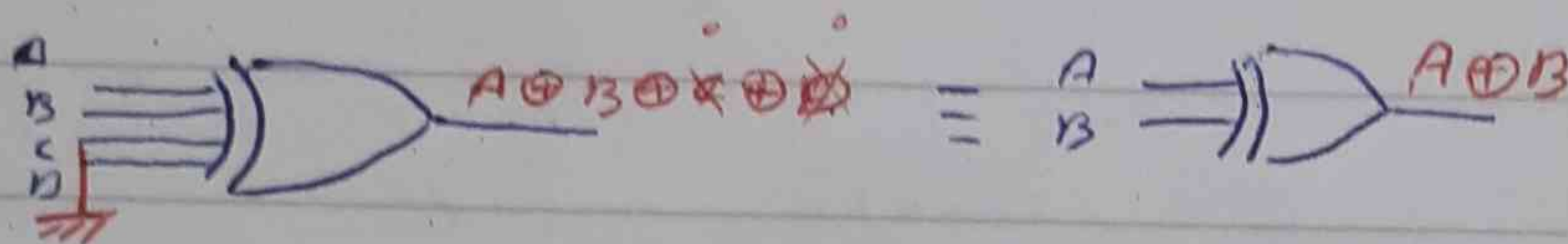
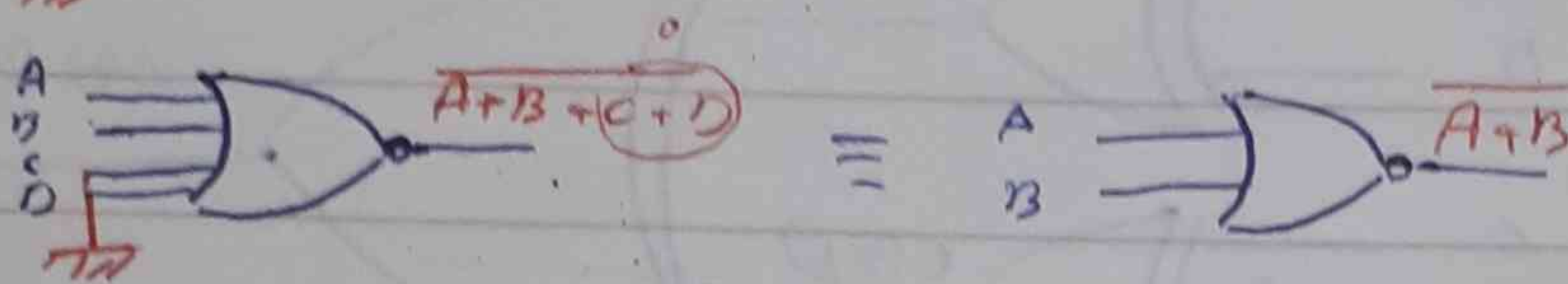
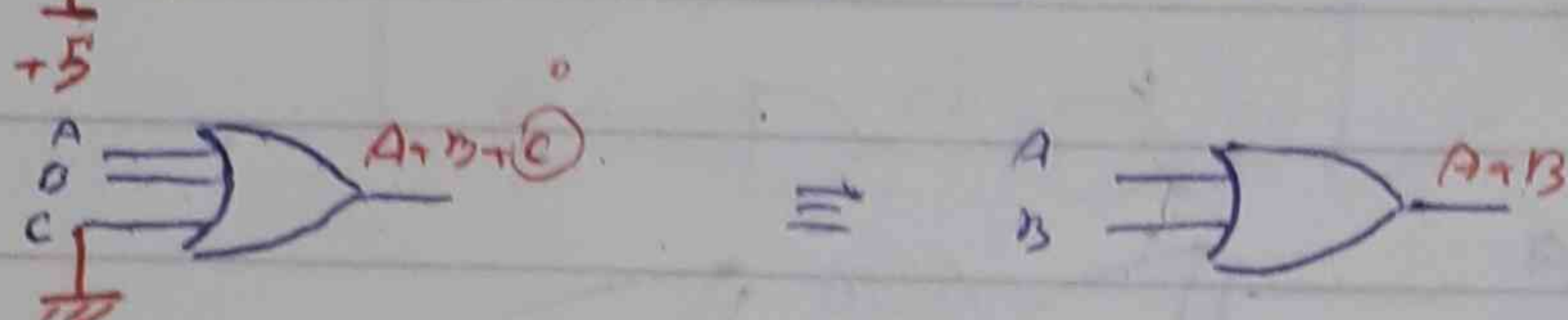
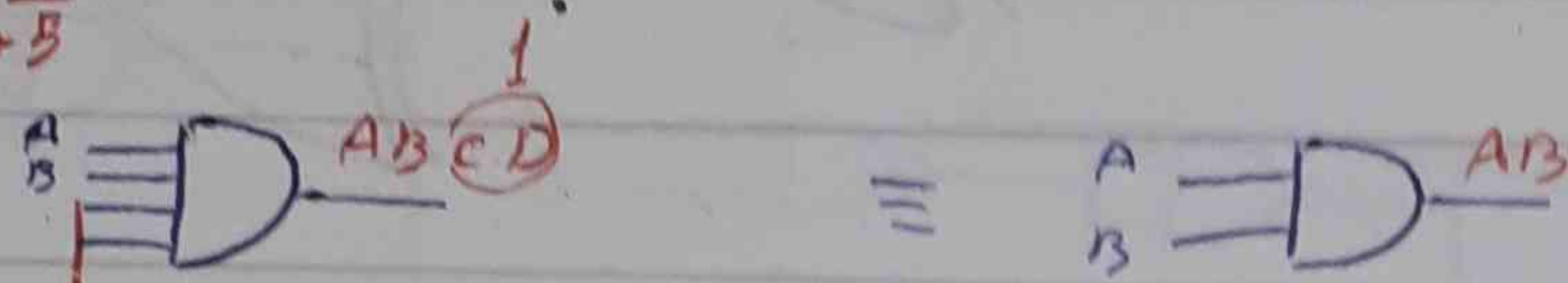
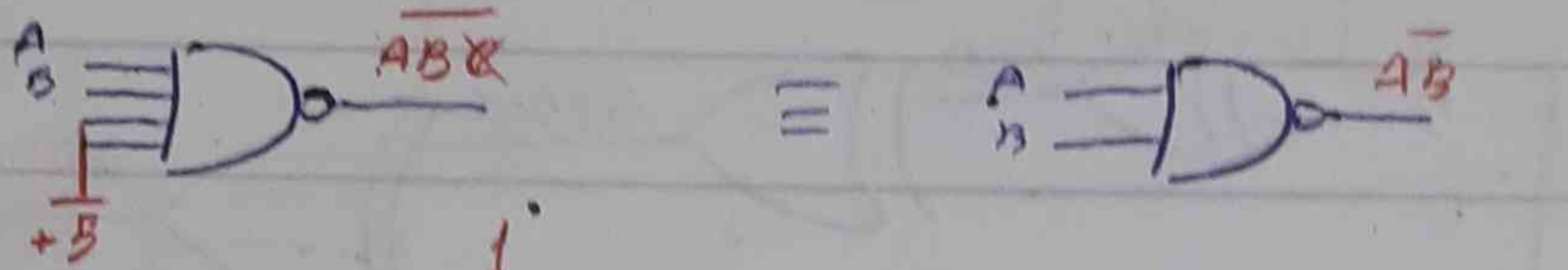


ملاحظه می شود که حتی گیت های درجه دوم و انواع IC ، تعداد IC و در نتیجه اندازه بر اقتصاد ایجاد شده است

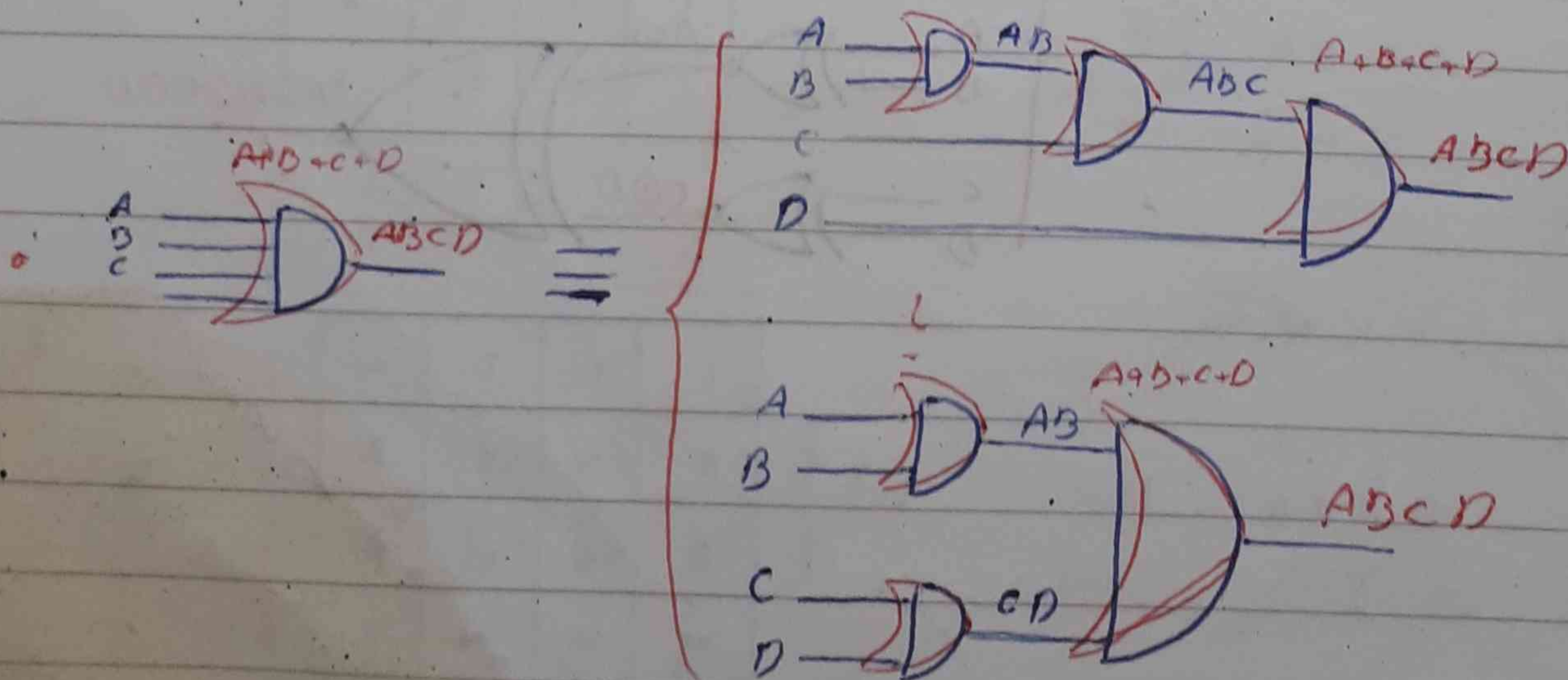
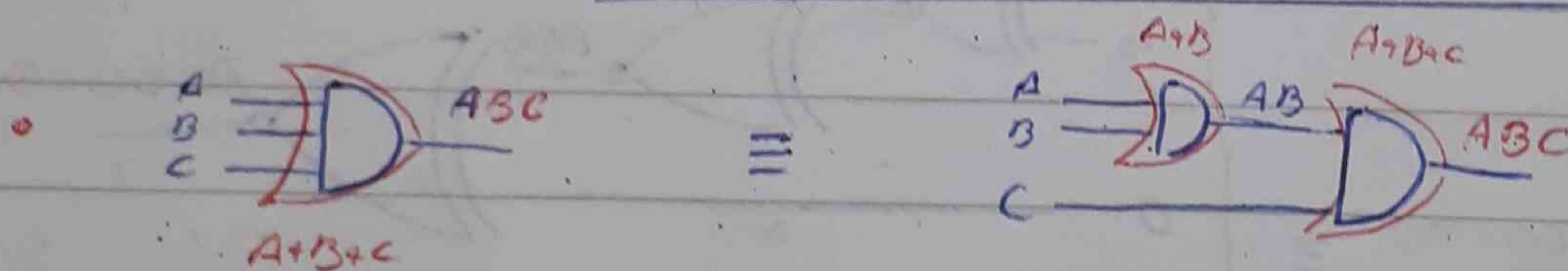
توابع آی سی ۱: انواع ۴
تعداد آی سی ۱: ۲

افزایش ظرفیت گیت های منطقی

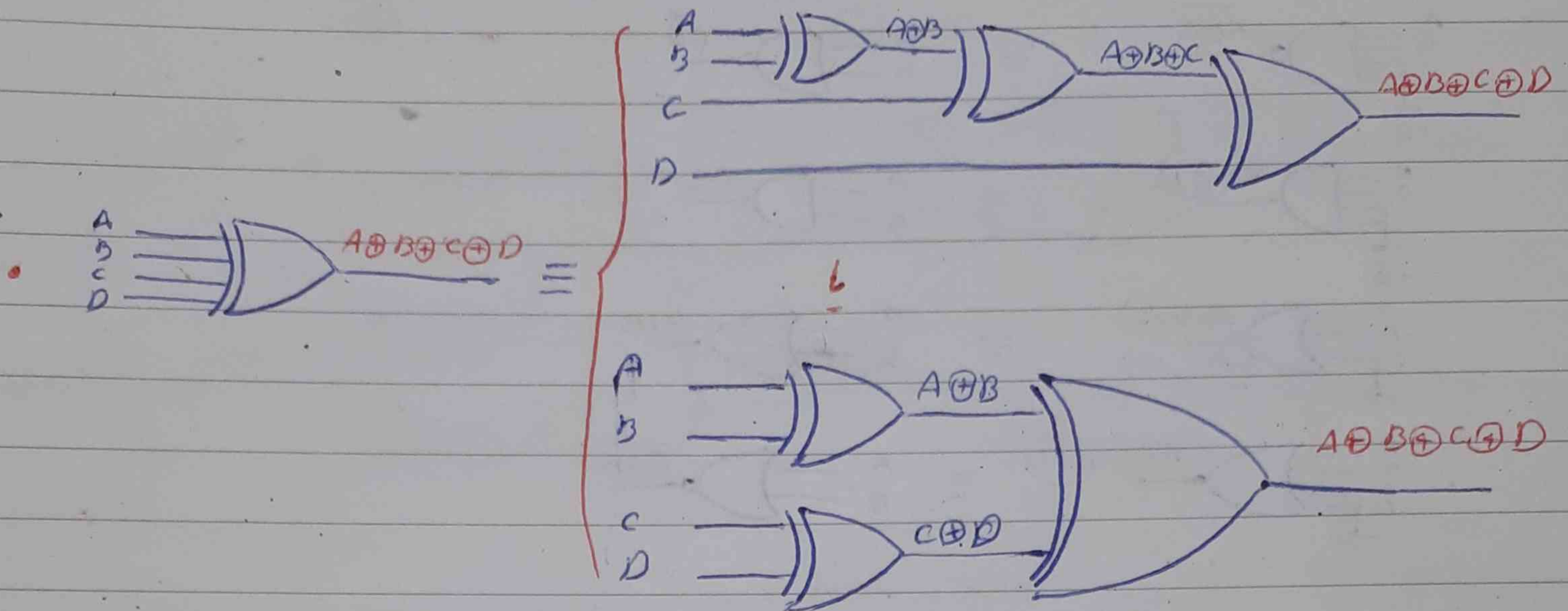
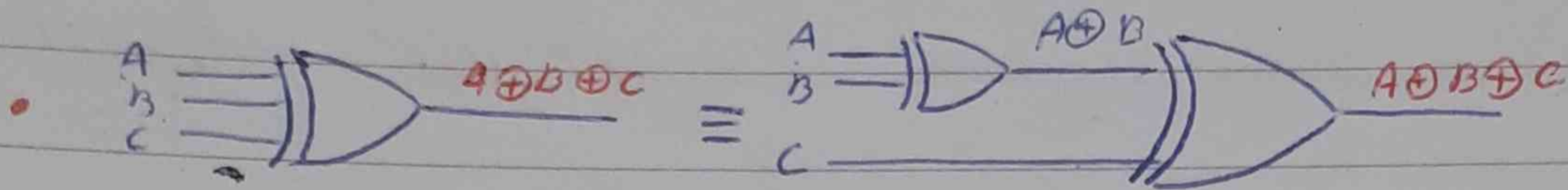
• برای کاهش ظرفیت گیت های منطقی باید پایه های ورودی اضافی را حتی با حذف کنیم



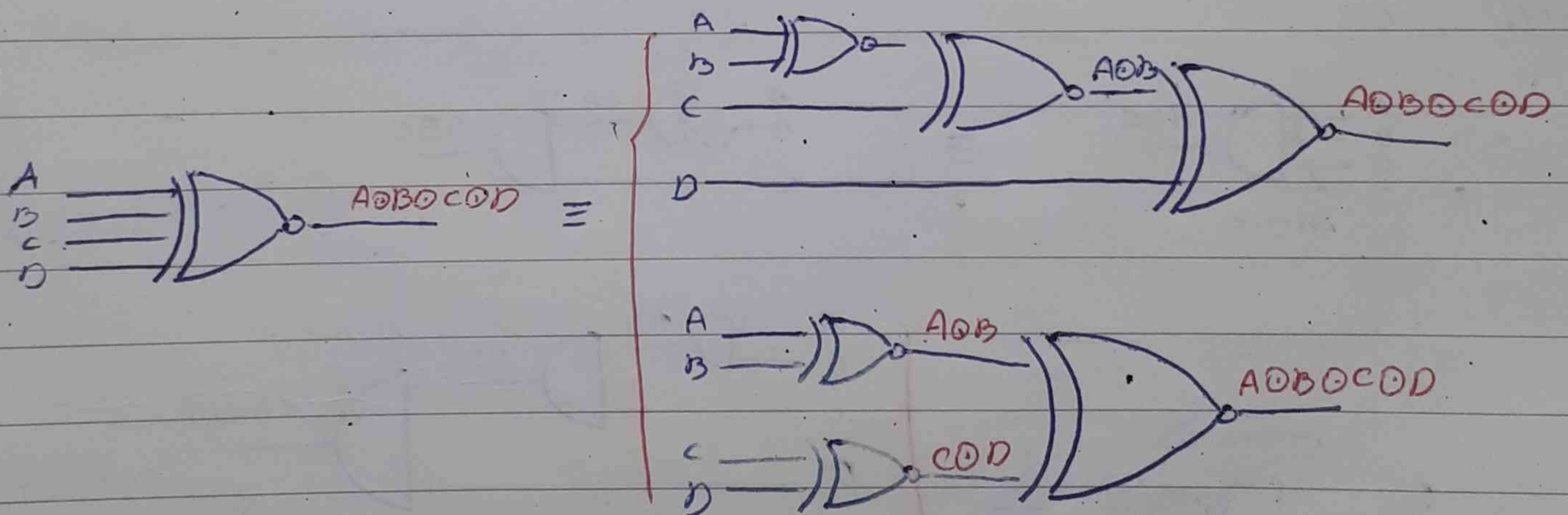
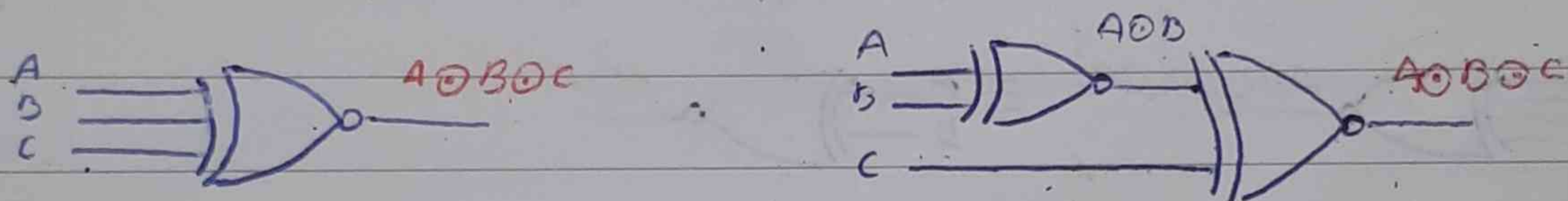
AND , OR



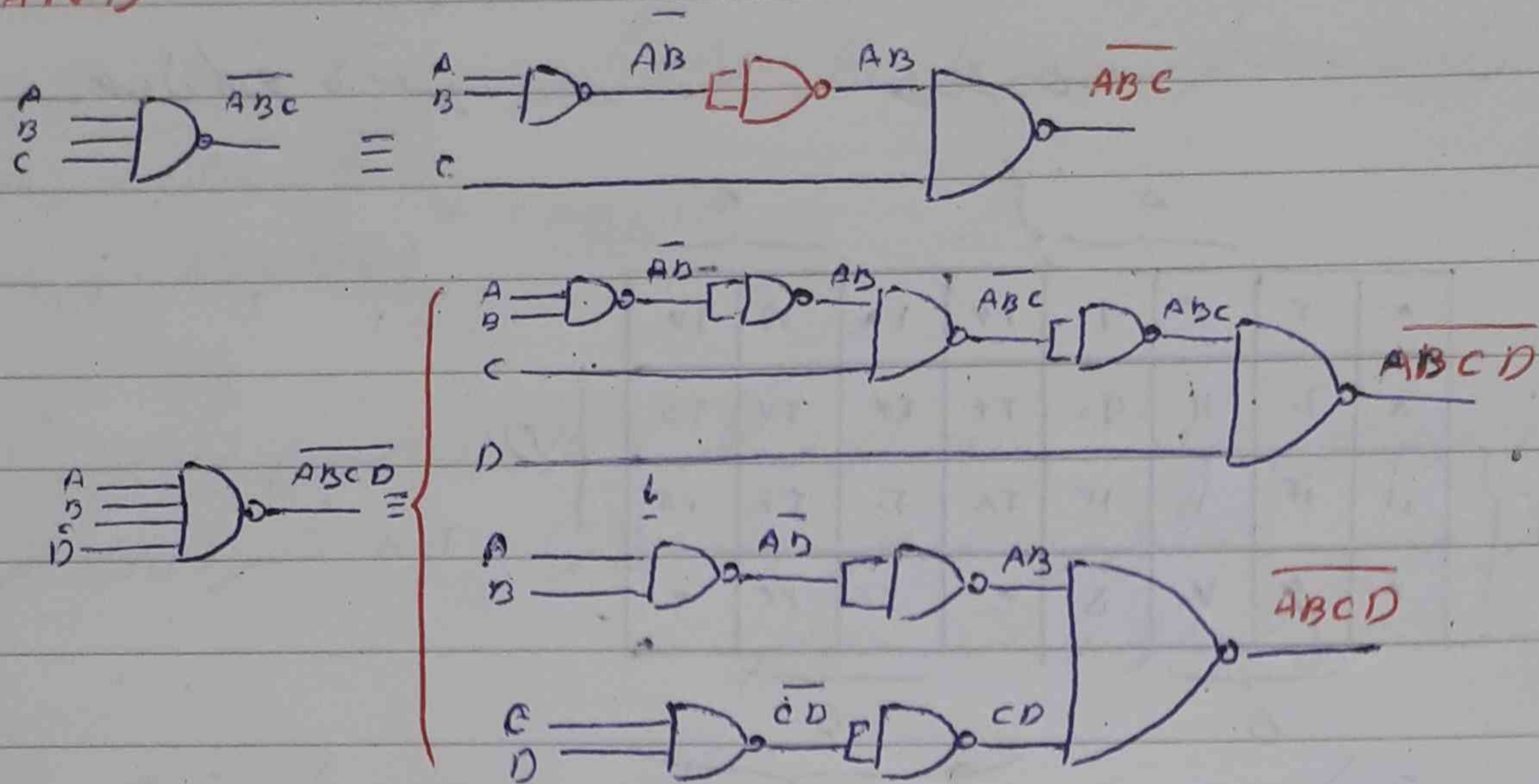
ex - OR



ex - NOR



NAND



روشهای ساده سازی توابع منطقی
در تیربول

$$(x + yz) [\overline{y(x+y)}] + \bar{x}y$$

$$xy + yy$$

$$\bar{x}y + y \rightarrow y(\bar{x} + 1) = y$$

$$(x + yz)y' + \bar{x}y$$

$$xy' + yy'z + \bar{x}y \rightarrow x \oplus y$$

۲. جدول کارنو

جدول کارنو به تفصیل

۳. جدول کارنو

$$5 = A \bar{B} C$$

$$2 = \bar{A} B \bar{C}$$

جدول کارنو به تفصیل

۴. جدول کارنو

$$11 = A B \bar{C} D$$

جدول کارنو + تغییر شیب یک گروه استوانه است

جدول کارنو ۵ متغیره

مقتضای نیازها

$$2^5 = 32$$

	0	1	2	3	14	15	16
C	8	9	10	11	24	25	26
	12	13	14	15	28	29	30
	4	5	6	7	20	21	22

- در جدول کارنو ابتدا ورودی‌ها و اشیاء و ترکیبات 2^n تا 2^n را استخراج می‌کنیم
- در هر ترکیب 2^n تا 2^n مقدار ۱ متغیر حذف می‌گردد. پس هرچه ترکیبات 2^n تا 2^n بزرگتری در نظر بگیریم متغیر بیشتری حذف شده و تابع ساده‌تر می‌گردد.

سول‌های دور به من ترکیب‌هایی که فقط یک متغیر اختلاف داشته باشند سول‌های دور گفته می‌شود

$$m_9 = A \bar{B} \bar{C} D$$

$$m_{11} = A B \bar{C} D$$

$$+ = \bar{C} D$$

$$m_{10} = \bar{A} \bar{B} \bar{C} D$$

$$m_{14} = \bar{A} B \bar{C} D$$

$$+ = \bar{A} \bar{C} D$$

$$m_{12} = A \bar{B} C D$$

$$m_{13} = A B C D$$

$$+ = A C D$$

$$m_1 = \bar{A} \bar{B} C D$$

$$m_9 = A \bar{B} C D$$

$$+ = B C D$$

- در جدول کارنو ۵ متغیر ترکیبات شناخته شده - خط تا خط سلفی می‌آورند

$$m_{11} = ABCDE$$

$$m_{17} = ABCDE + = ABCD$$

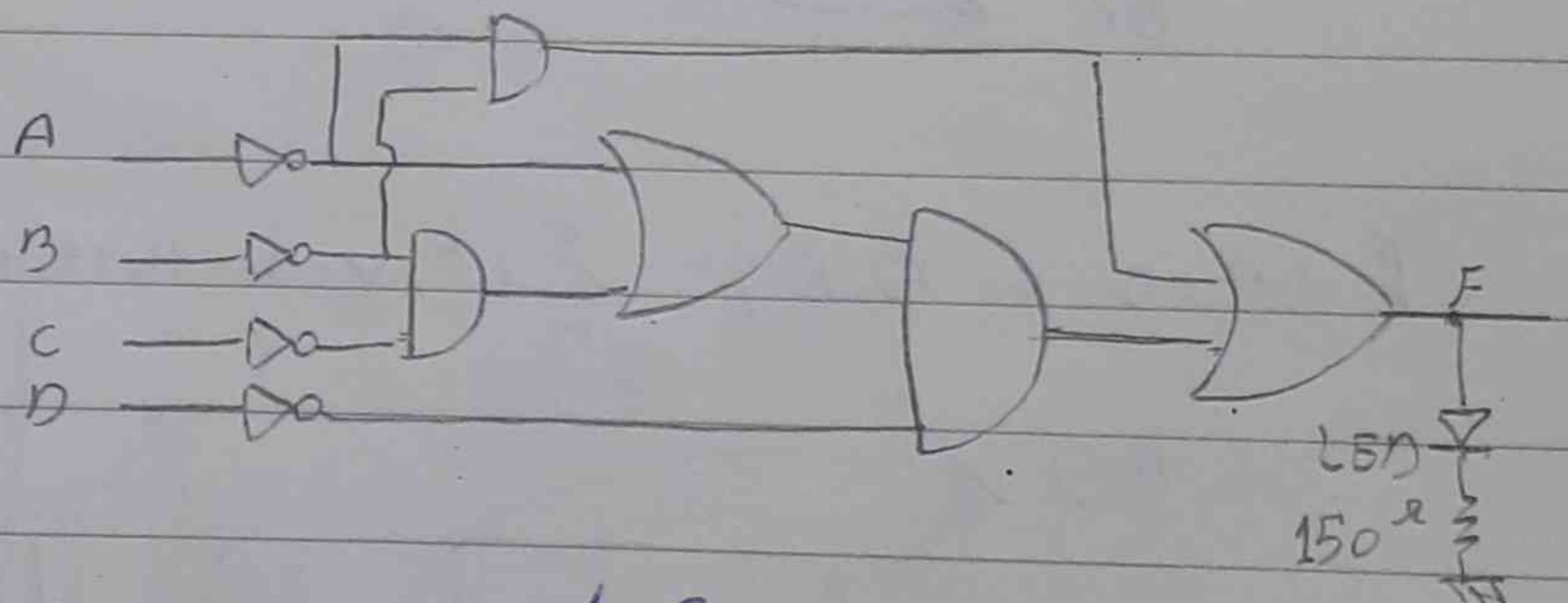
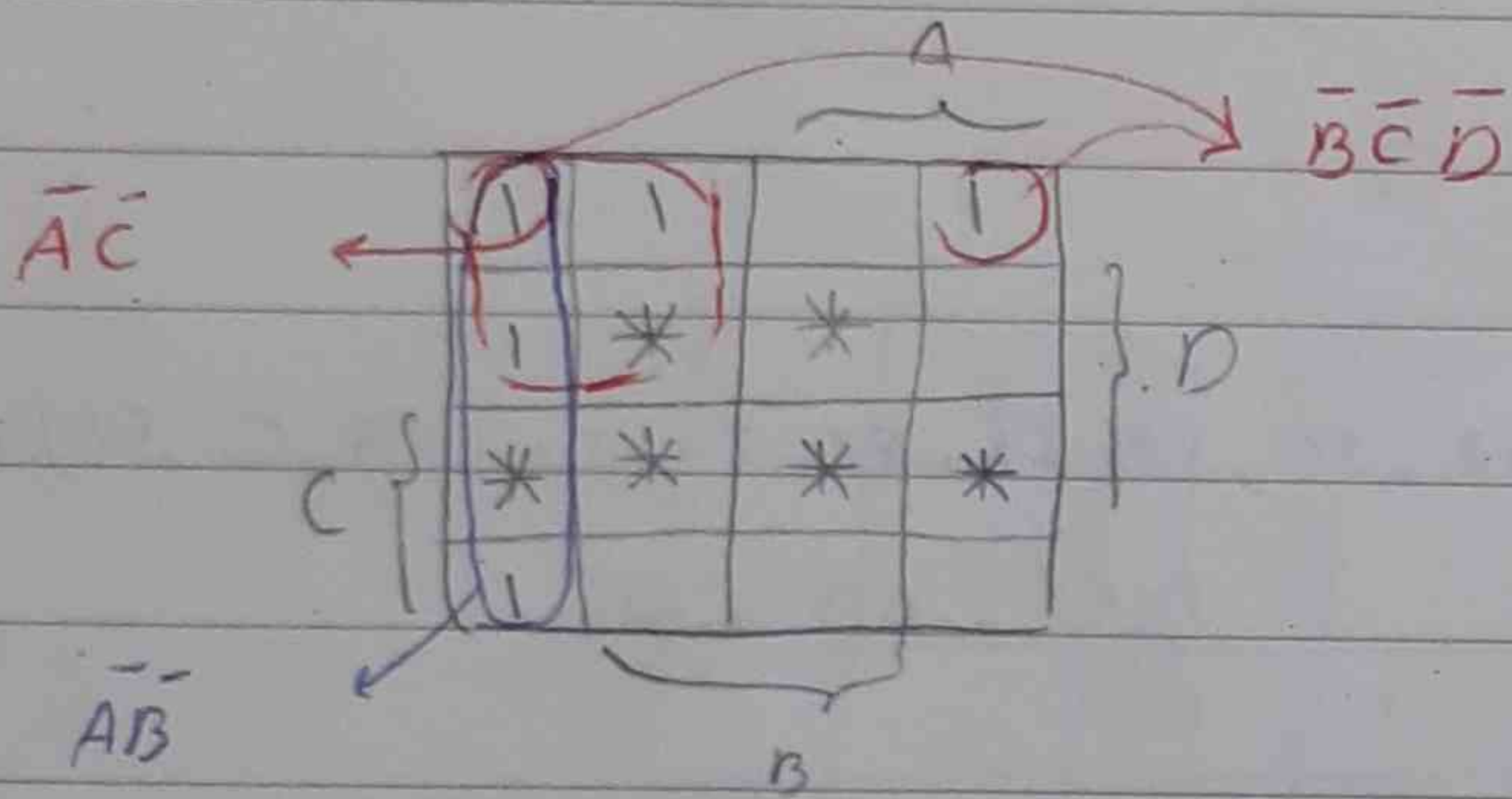
• در ساده سازی اگر تابع به فرم Σ باشد در خانه های مورد نظر ۱ قرار داد پس ترکیبات "۱" های را استخراج می کنیم اگر متغیر ترکیب را شامل می شود، خود متغیر را نگه می داریم و اگر شامل نمی شود، Not متغیر را می نویسیم و اگر متغیر تنها بخشی از ترکیب را شامل می شود آن را حذف می کنیم

• در ساده سازی اگر تابع به فرم حاصل نرم باشد باید در خانه های مورد نظر ۰ قرار داد و ترکیبات "۰" های را استخراج کنیم حال اگر متغیر ترکیب را شامل می شود، Not متغیر را نگه می داریم و اگر شامل نمی شود خود متغیر را می نویسیم و اگر متغیر تنها بخشی از ترکیب را شامل می شود آن را حذف می کنیم

مثال: مطلوب است خروج مدار آشکارساز توان ۲ در که BCD

$$f(A, B, C, D) = \sum_m (1, 2, 4, 8) + dc(10, 11, 12, 13) = \bar{A}\bar{C} + \bar{A}\bar{B} + \bar{B}\bar{C}\bar{D}$$

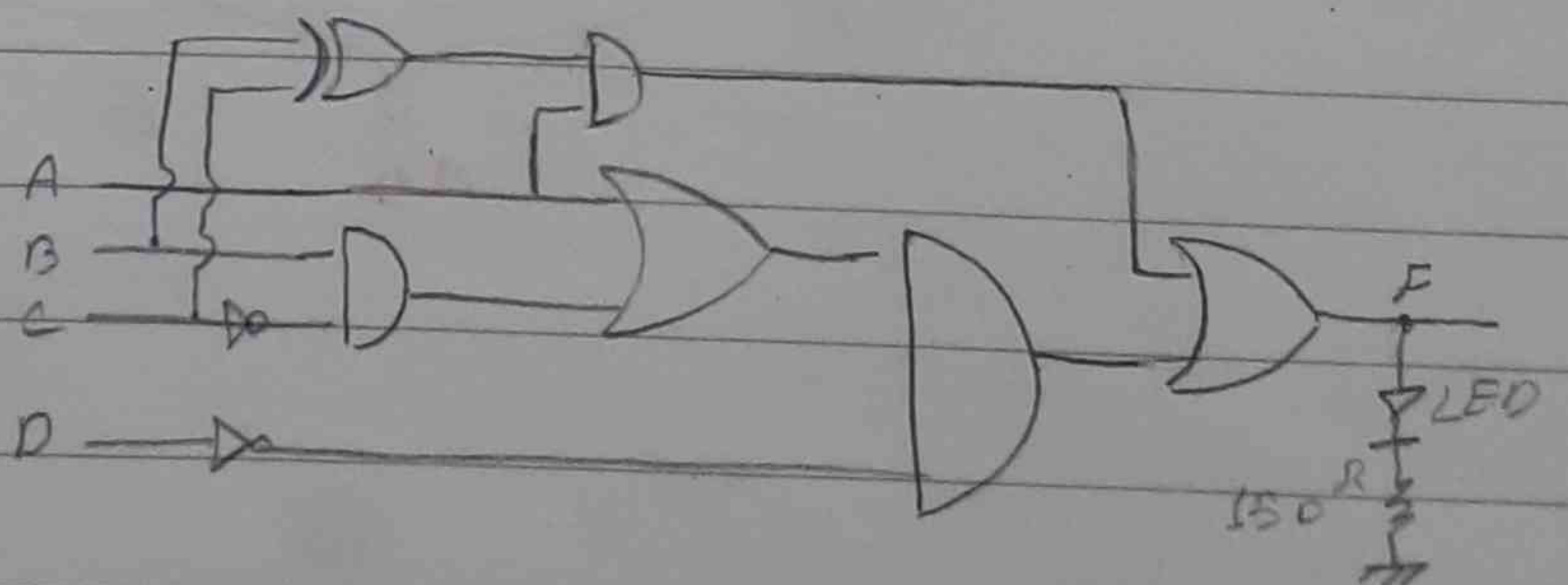
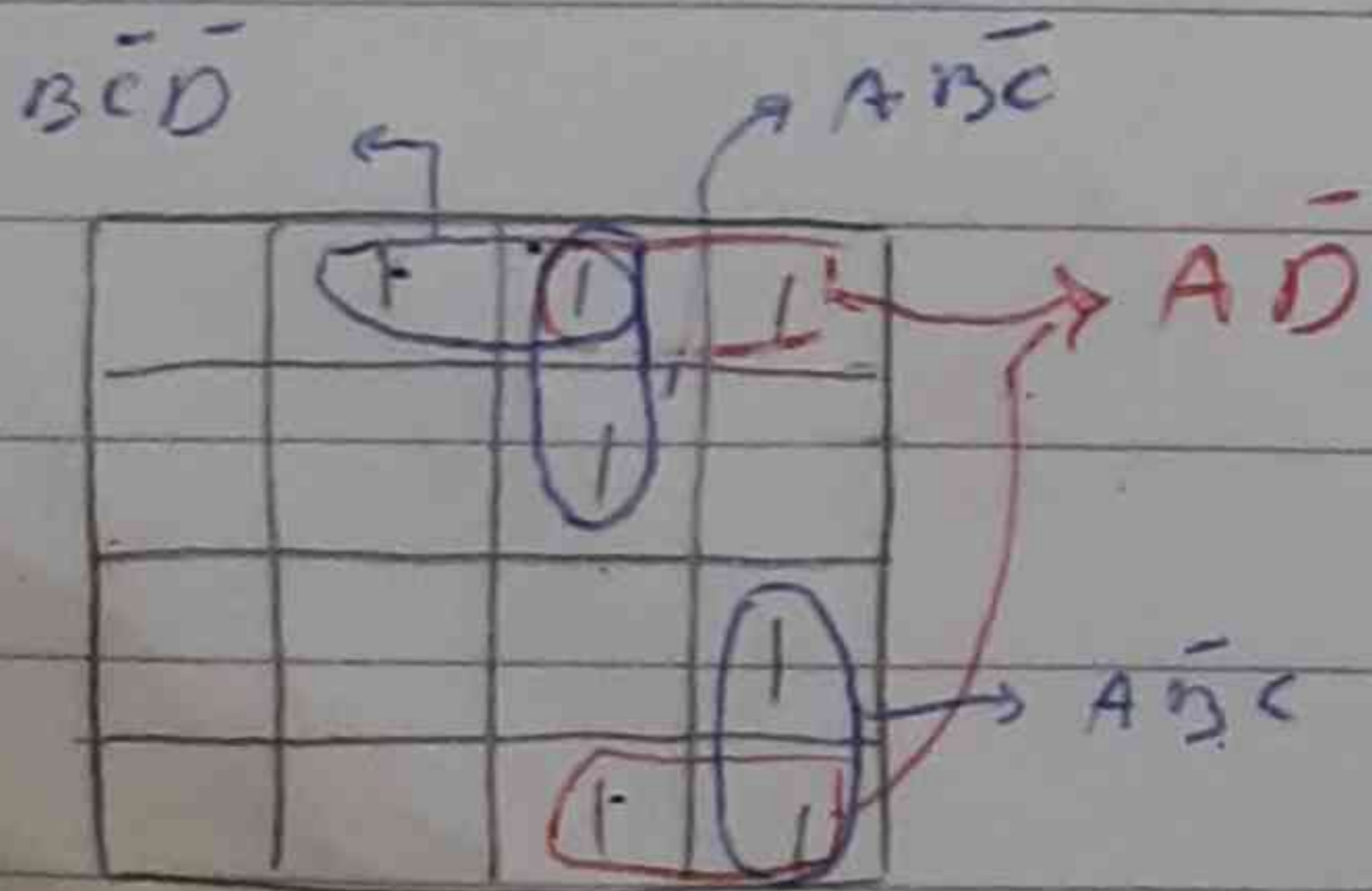
$$= \bar{A}\bar{C} + \bar{B}(\bar{A} + \bar{C}\bar{D})$$



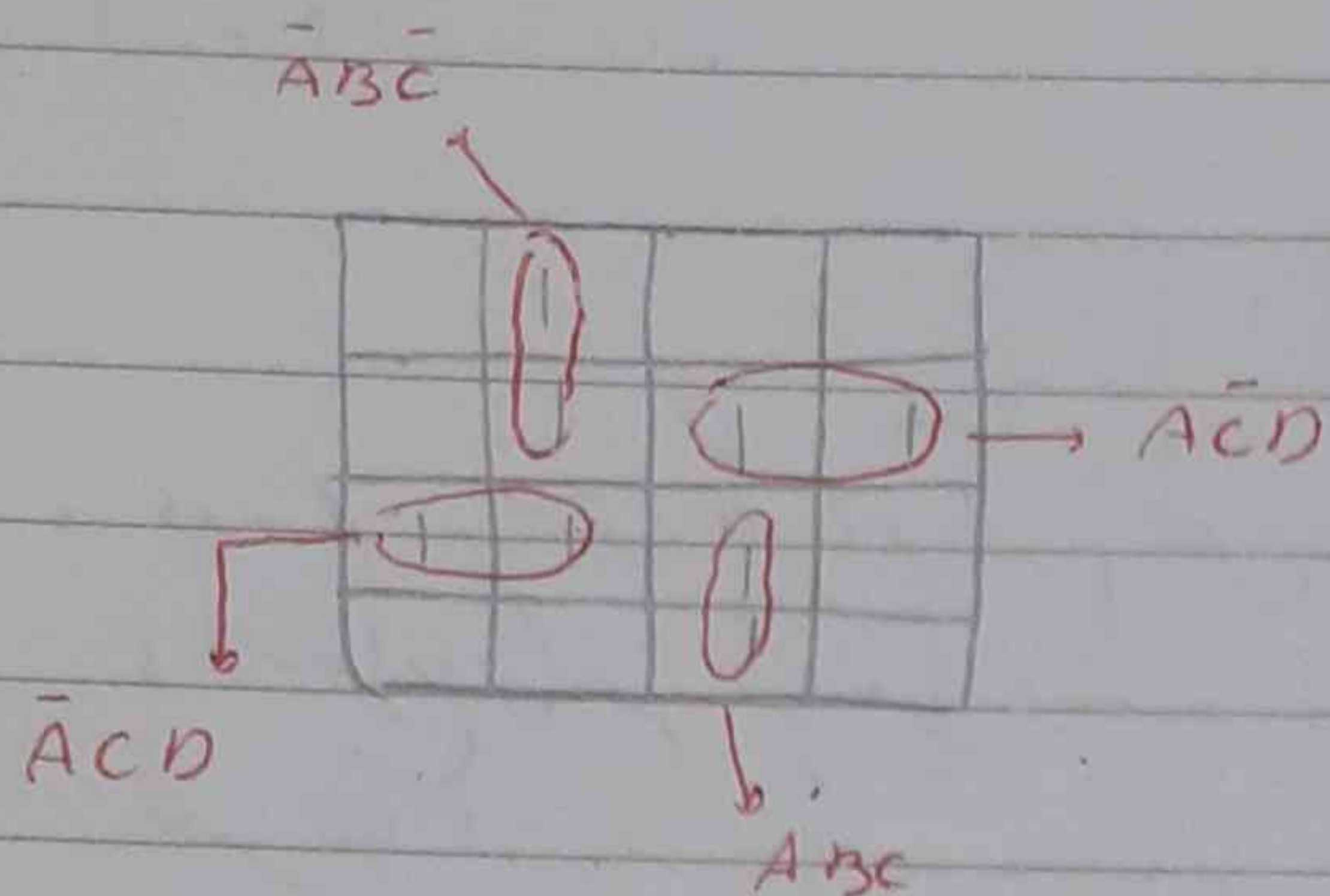
مثال: مطلوب است طرح مدار آشکارساز عدد اول (1 تا 15) (از 15 عدد اول بگیریم)

$$f(A, B, C, D) = \sum_m (1, 2, 3, 5, 7, 11, 13) = A\bar{D} + B\bar{C}\bar{D} + AB\bar{C} + A\bar{B}C$$

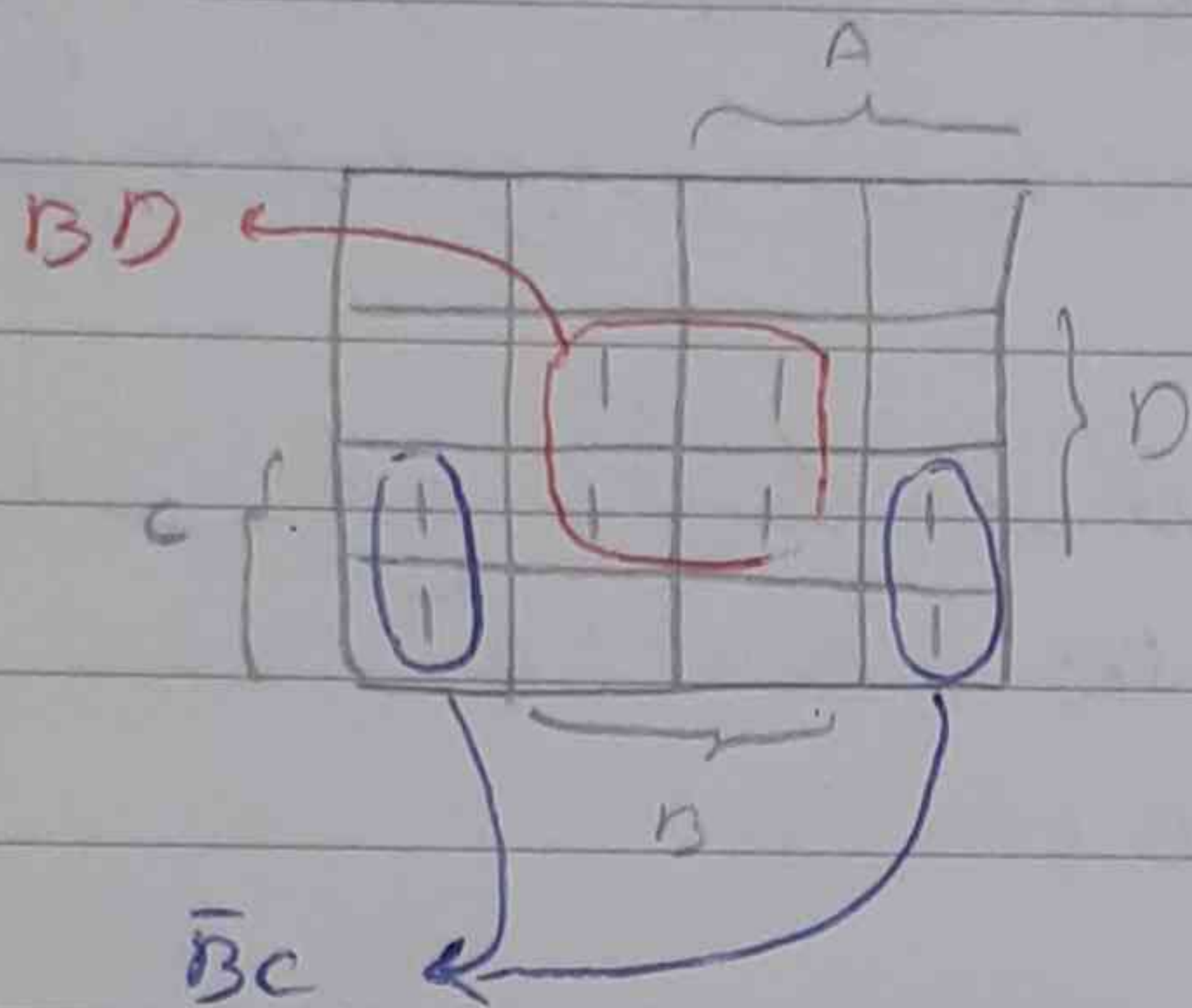
$$= \bar{D}(A + B\bar{C}) + A(B\bar{C} + \bar{B}C) = \bar{D}(A + B\bar{C}) + A(B \oplus C)$$



$$f(A, B, C, D) = \sum_m (5, 7, 9, 10, 11, 15, 16, 18) = \bar{A}B\bar{C} + A\bar{C}D + \bar{A}CD + AB\bar{C}$$

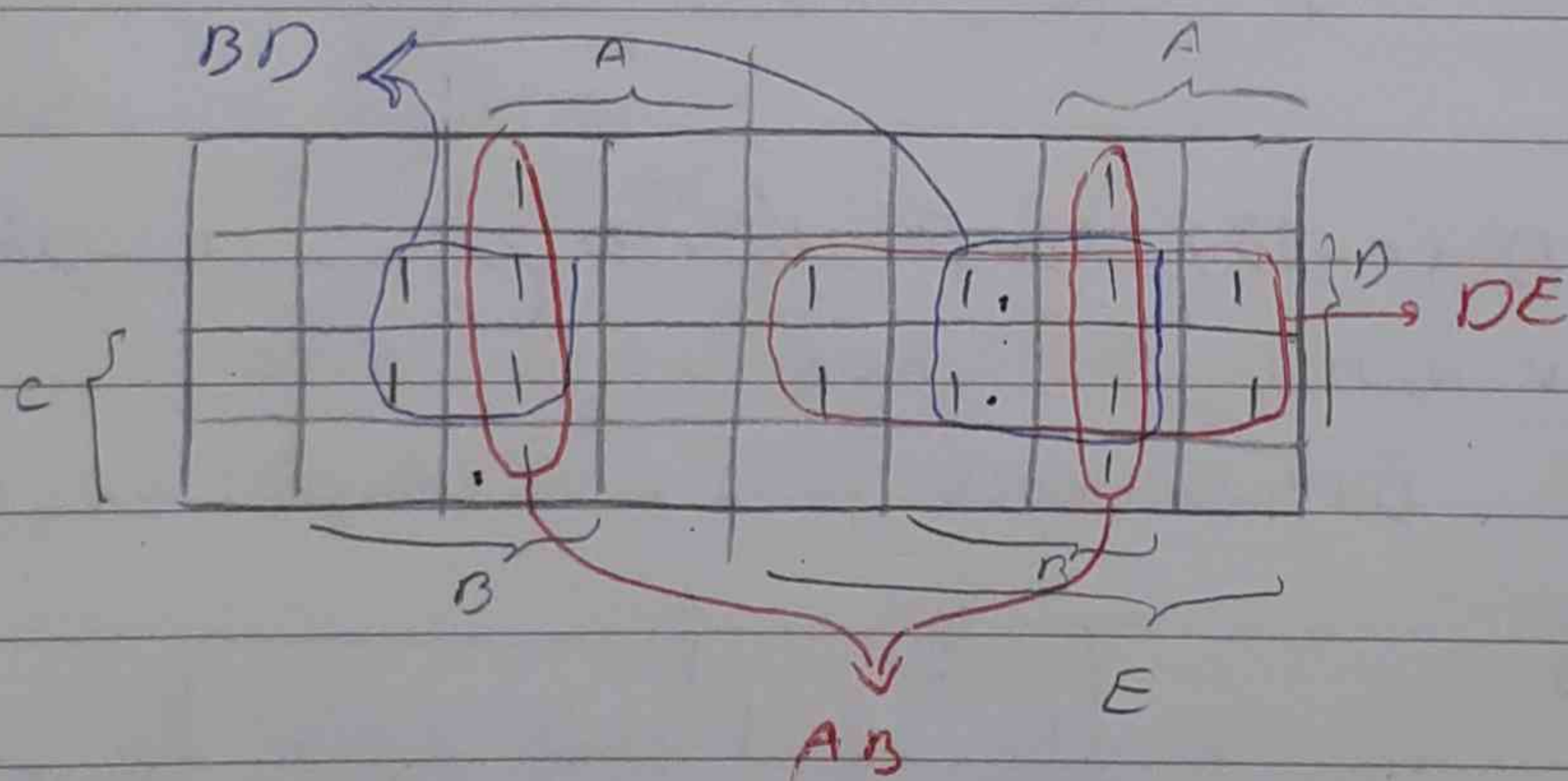


$$f(A, B, C, D) = \sum_m (8, 9, 10, 11, 12, 15, 16, 18) = BD + \bar{B}C$$

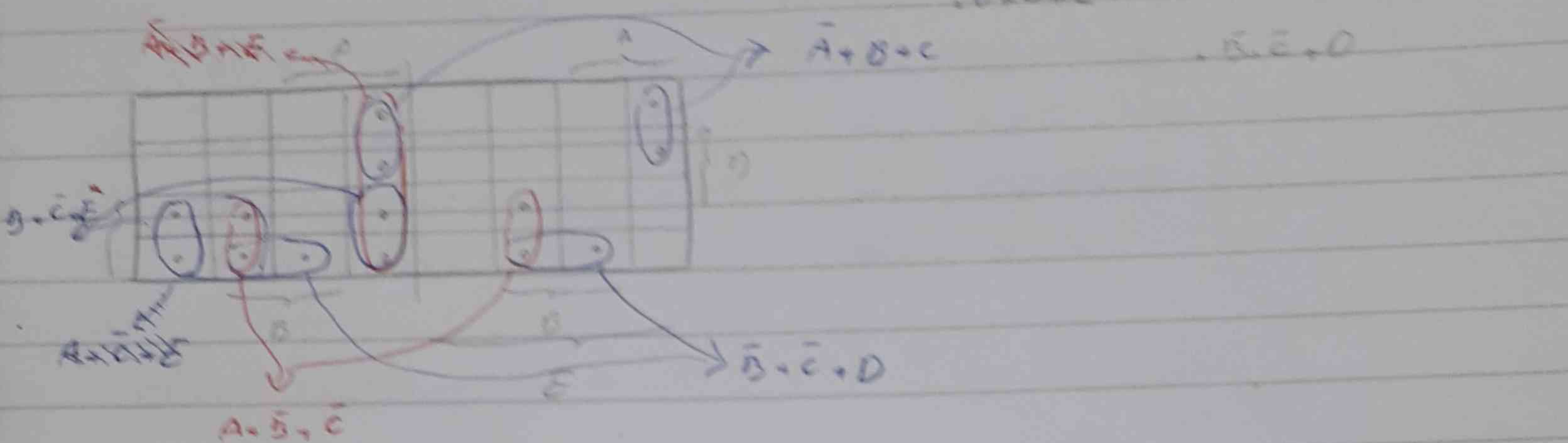


$$f(A, B, C, D, E) = \sum_m (5, 7, 10, 11, 14, 18, 19, 22, 24, 28, 29, 30, 31) =$$

$$BD + AB + DE$$

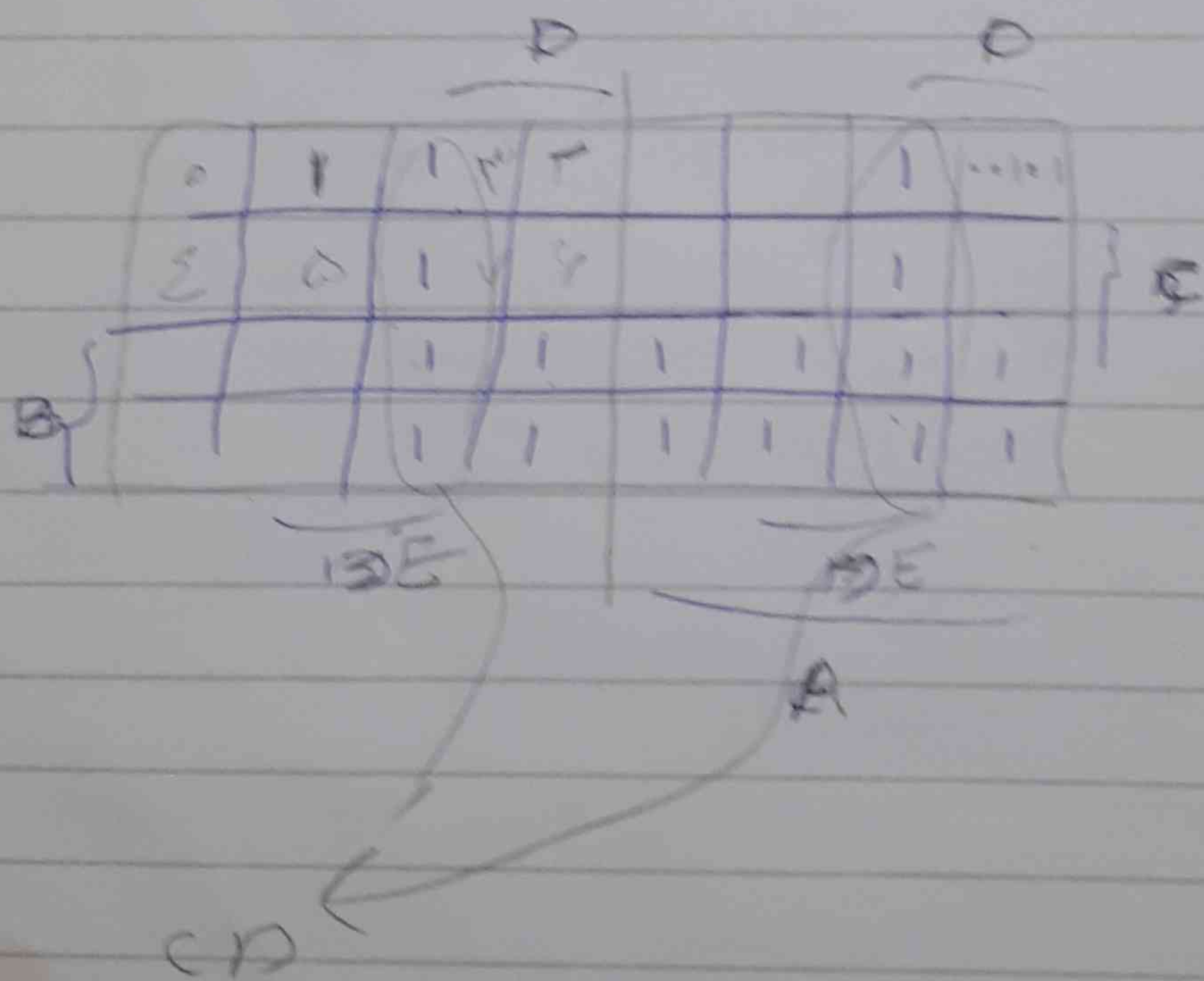


$$f(A, B, C, D, E) = \prod (1, 2, 3, 4, 5, 6, 11, 12, 14, 15, 17, 18, 19, 20, 21, 22, 23, 24, 25, 26, 27, 28, 29, 30, 31)$$



- تمام بدنه که بیرون است که گروه
 - که بدنه که بیرون است که گروه
 - که بدنه که بیرون است که گروه

* * * * *
 A B C D E



فصل سوم - مدارات ترکیبی

مدارهای عتد که خروجی آنها در عرکات ورودی در عان خا ستنکی دارد

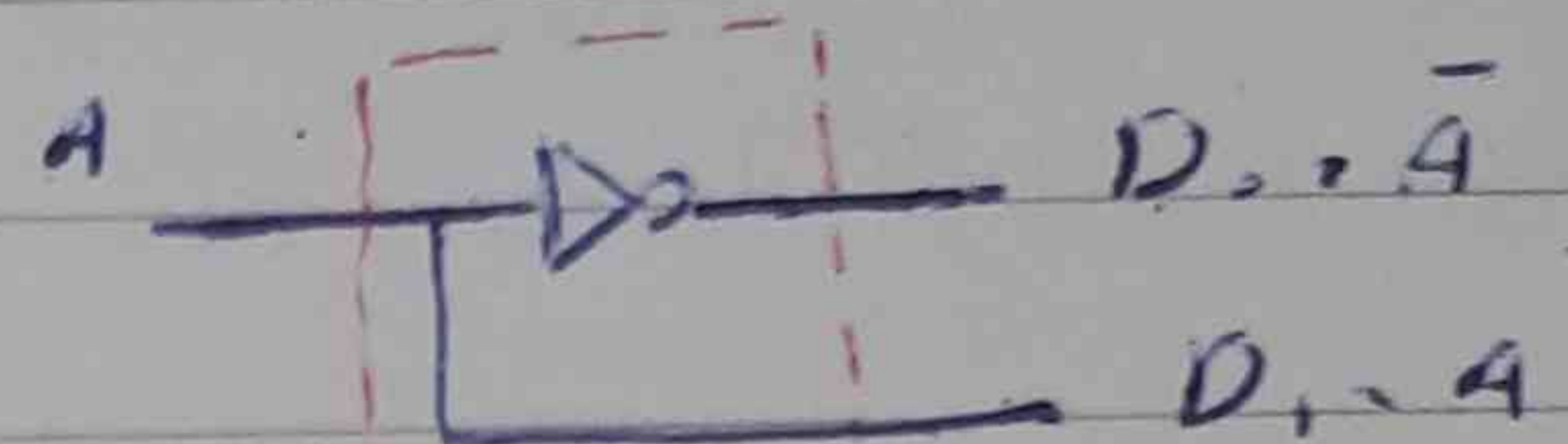
نورزی دکر با رنرکشا، مدارهای است با n ورودی و 2^n خروجی دکارش این است که هر یک از کدها را آشکار می سازد (Decoder)

دکر 1×2

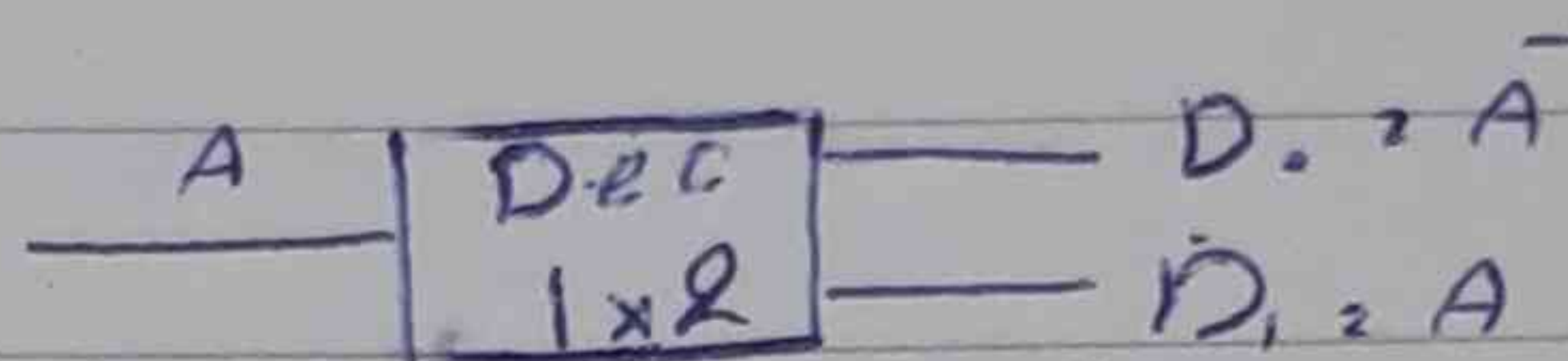
A	D_1	D_0
0	0	1
1	1	0

$$D_0 = \bar{A}$$

$$D_1 = A$$



مدار داخلی دکر 1×2



دکر 2×4

	E	A	B	D_0	D_1	D_2	D_3
د. عا	1	0	0	0	0	0	1
	1	0	1	0	0	1	0
	1	1	0	0	1	0	0
	1	1	1	1	0	0	0
غیر فعال	0	*	*	0	0	0	0

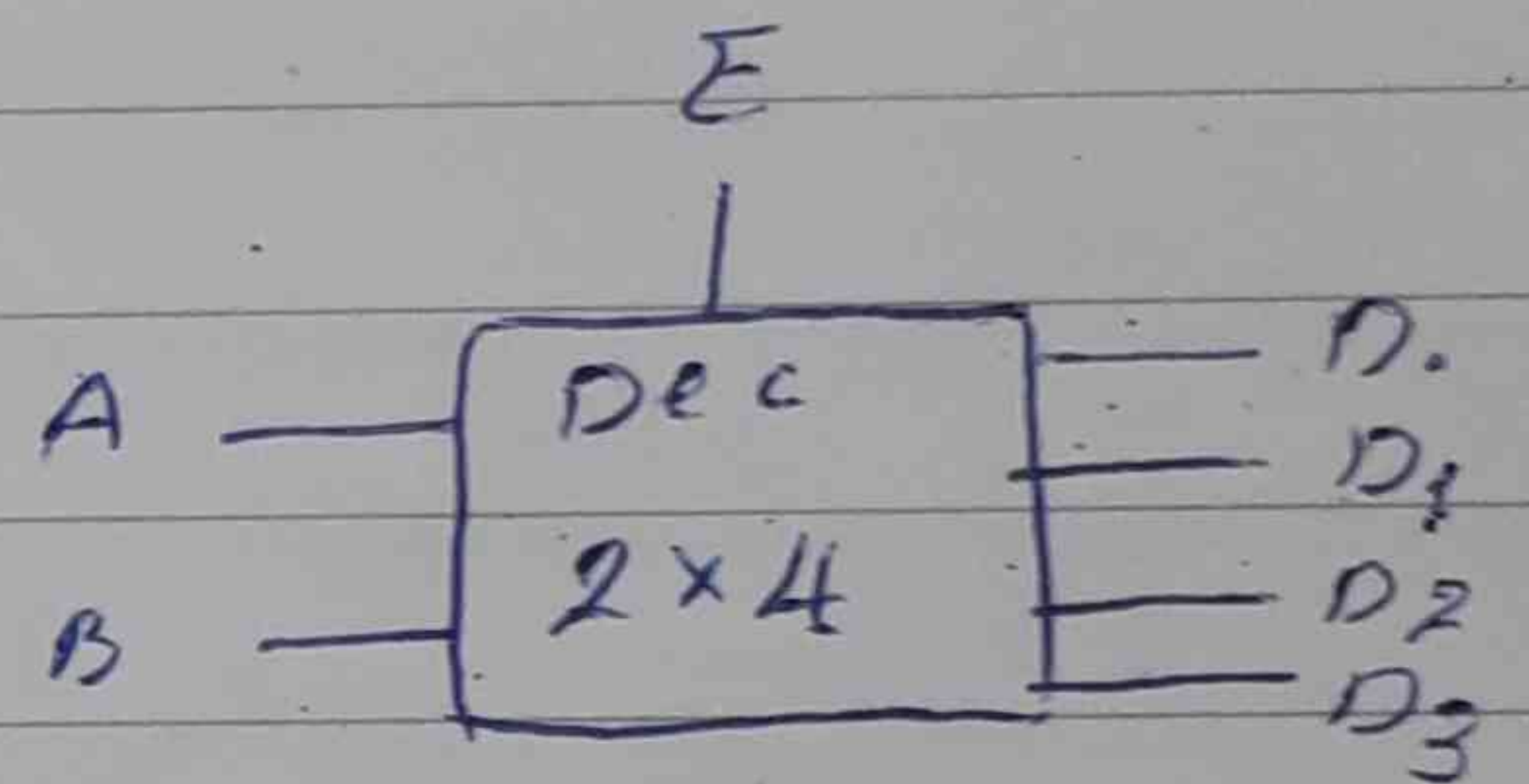
$$D_0 = \bar{A}\bar{B}$$

$$D_1 = A\bar{B}$$

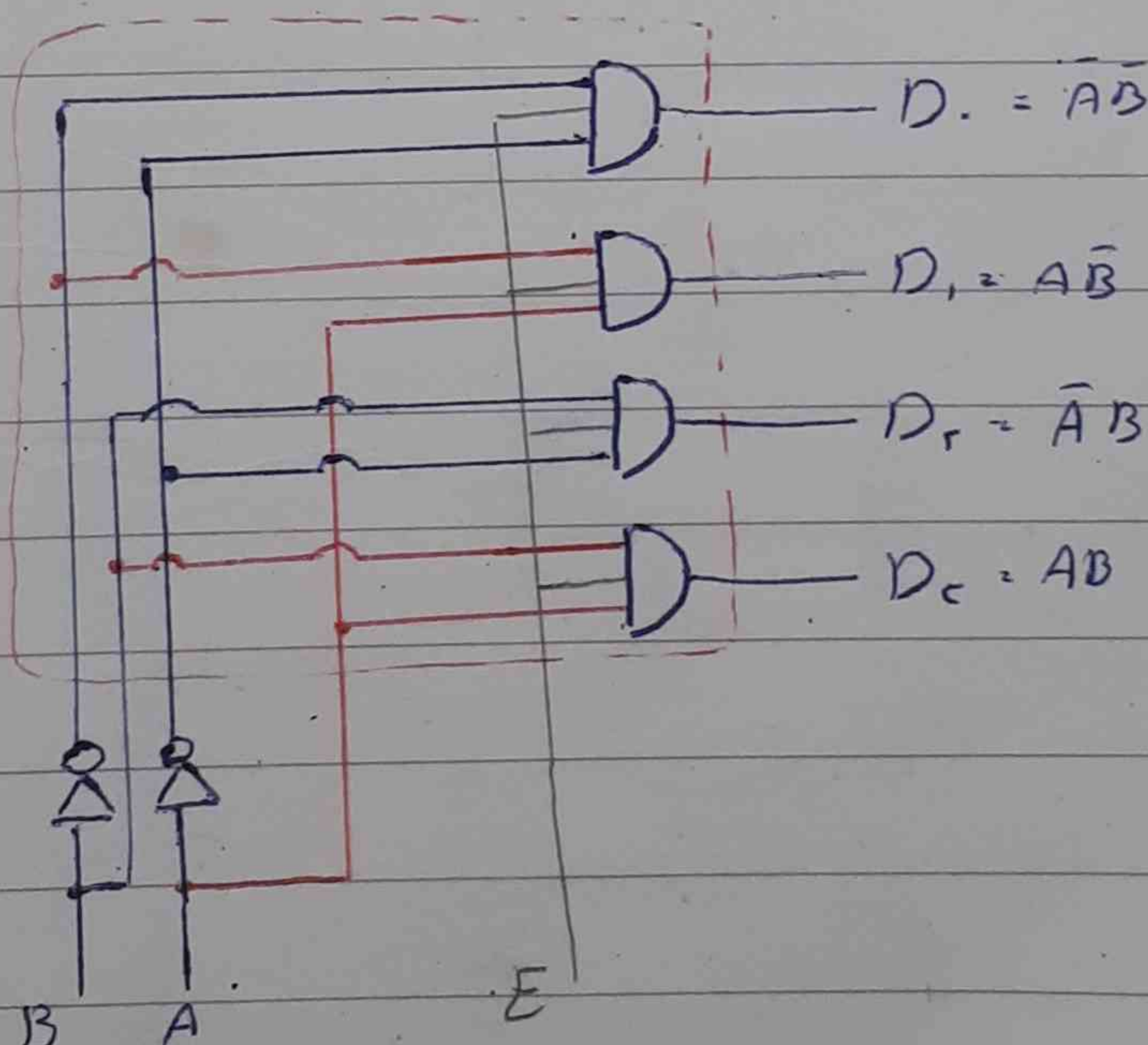
$$D_2 = \bar{A}B$$

$$D_3 = AB$$

غیر فعال



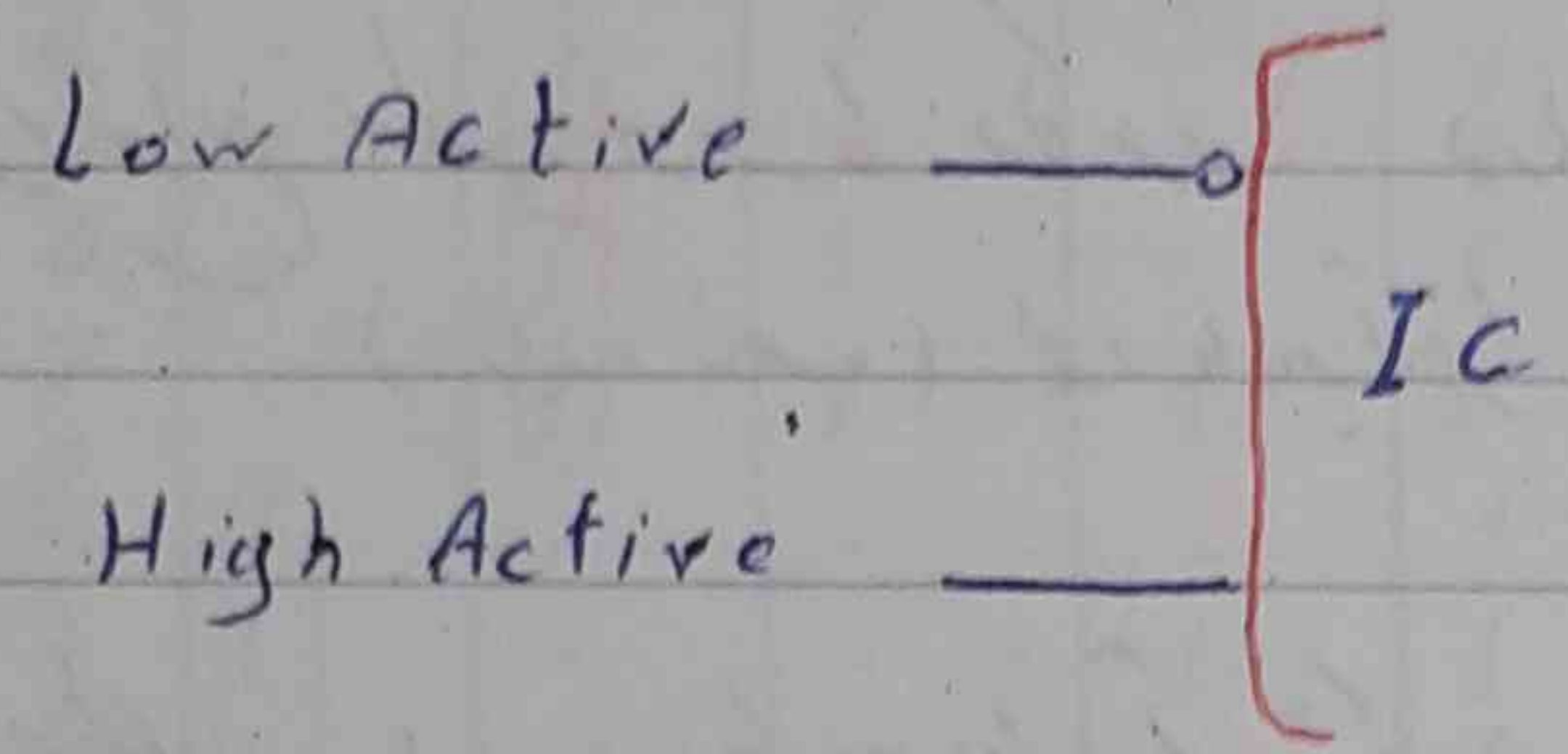
مدار داخلی دکر 2×4



اصول IC دارای پای نام E (فعال یا Enable) هستند مانند رگستر E - هرگز زیاده

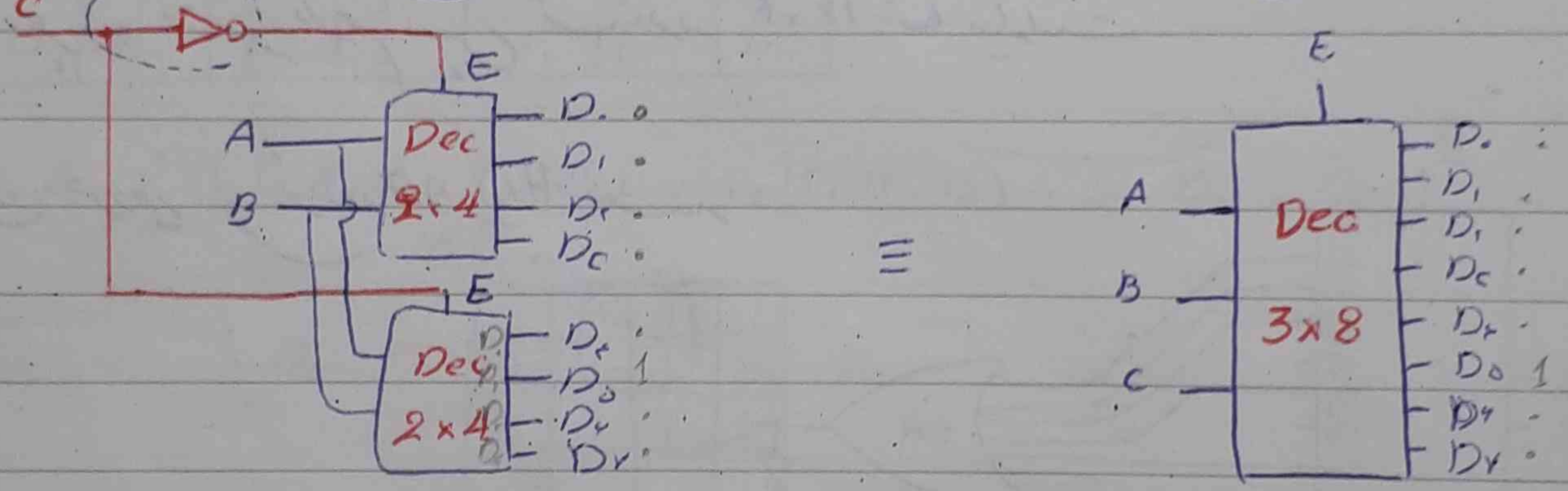
CS : chip select CE : chip Enable

نکته: منطق مثبت و منطق منفی: اگر پای نام از IC به سطح بالا و نشانه (یا 1) کارکنه دارای منطق مثبت است و اصطلاحاً میگویند High Active میباشه.
 اگر پای نام از IC به سطح پایین و نشانه (یا 0) کارکنه دارای منطق منفی است و اصطلاحاً میگویند Low Active است اصولاً پای نام Low Active در داخل دار یک گیت NOT هسته

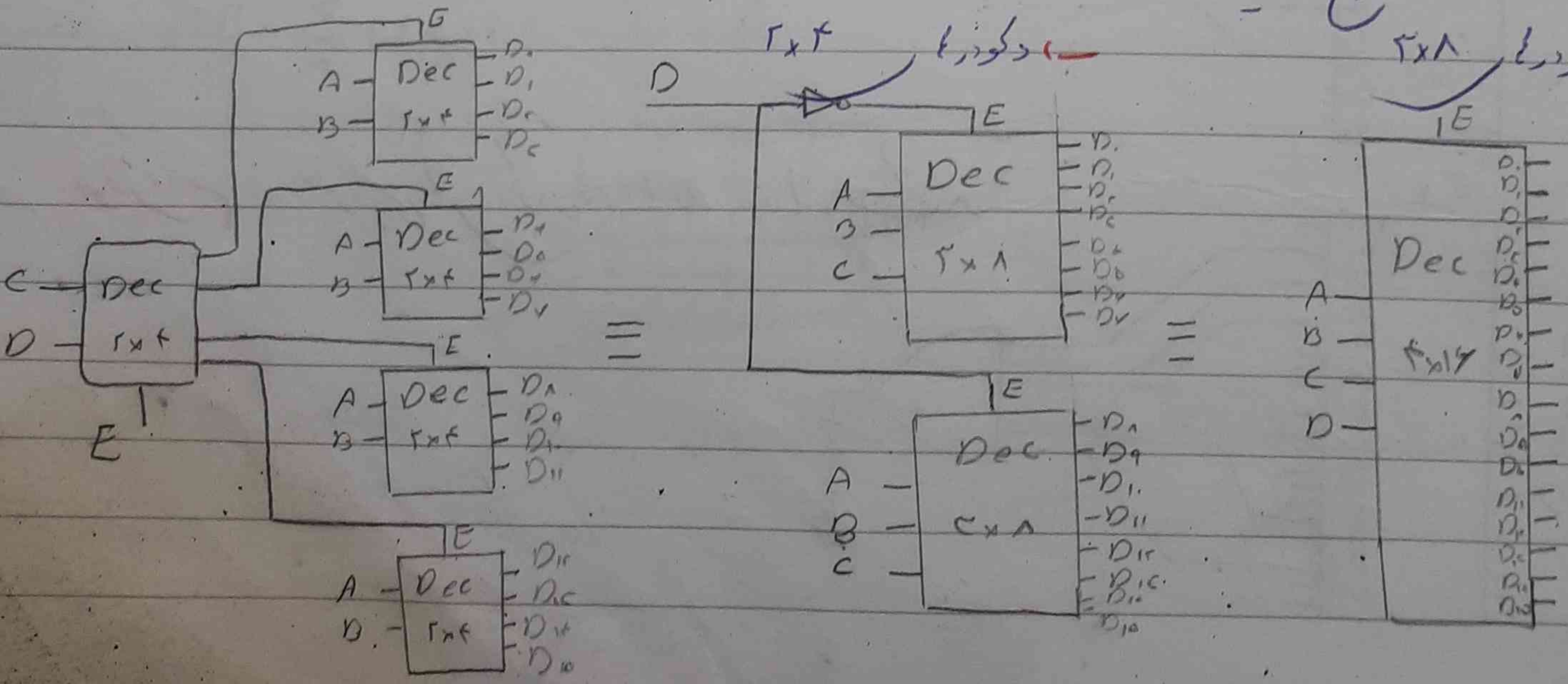


افزایش ظرفیت دکودرها

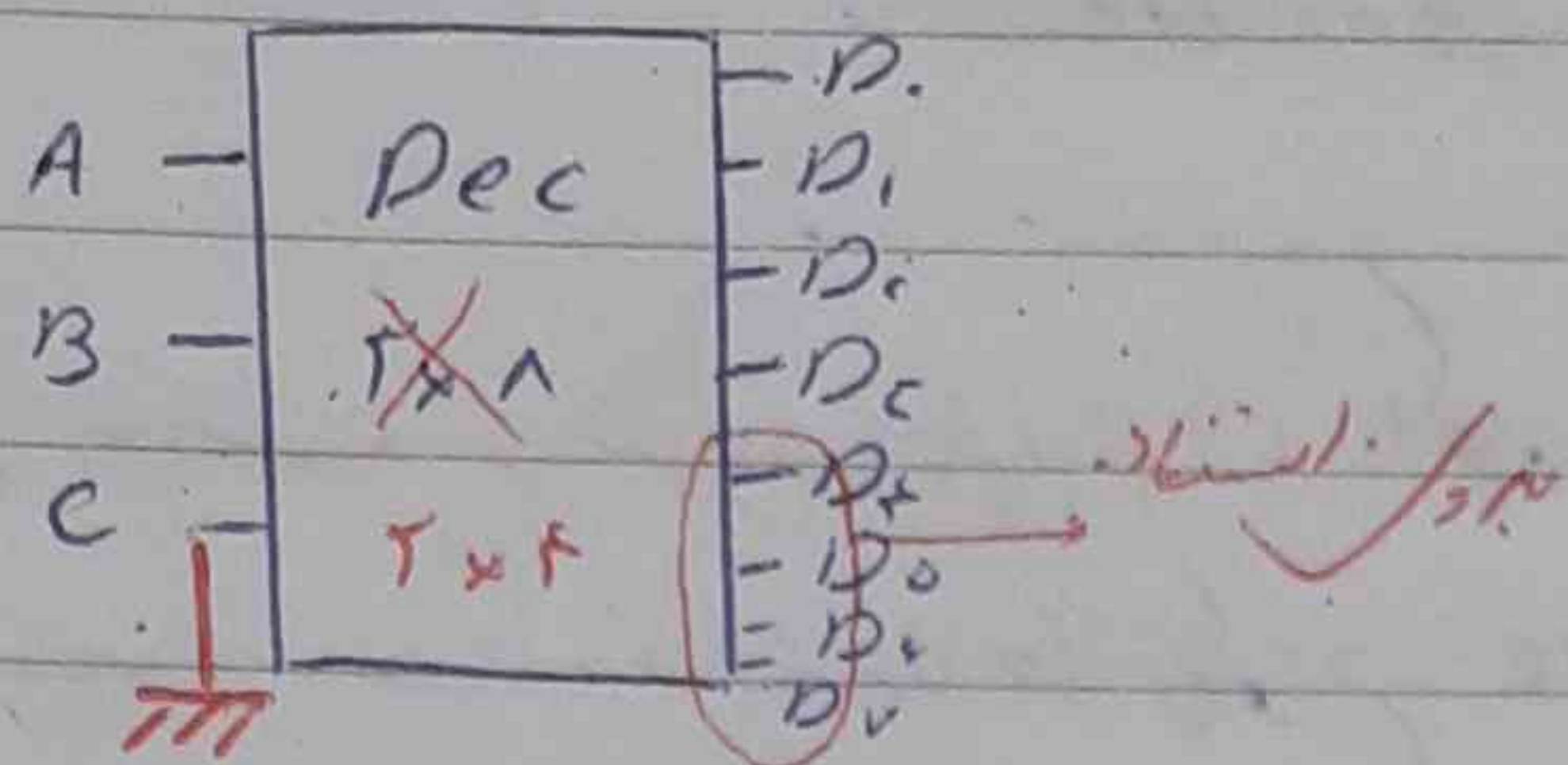
مطلوب است طرح یک دکودر 2x8 با استفاده از دکودر 2x4



مطلوب است طرح یک دکودر 4x16 با استفاده از



- مدار کاهش ظرفیت دکودر باید درون مدار اضافی را حذف کنیم (از کار برداریم)



آی سی TTL شماره 7438 یک دکودر 3x8 با خروجی Low Active می باشد

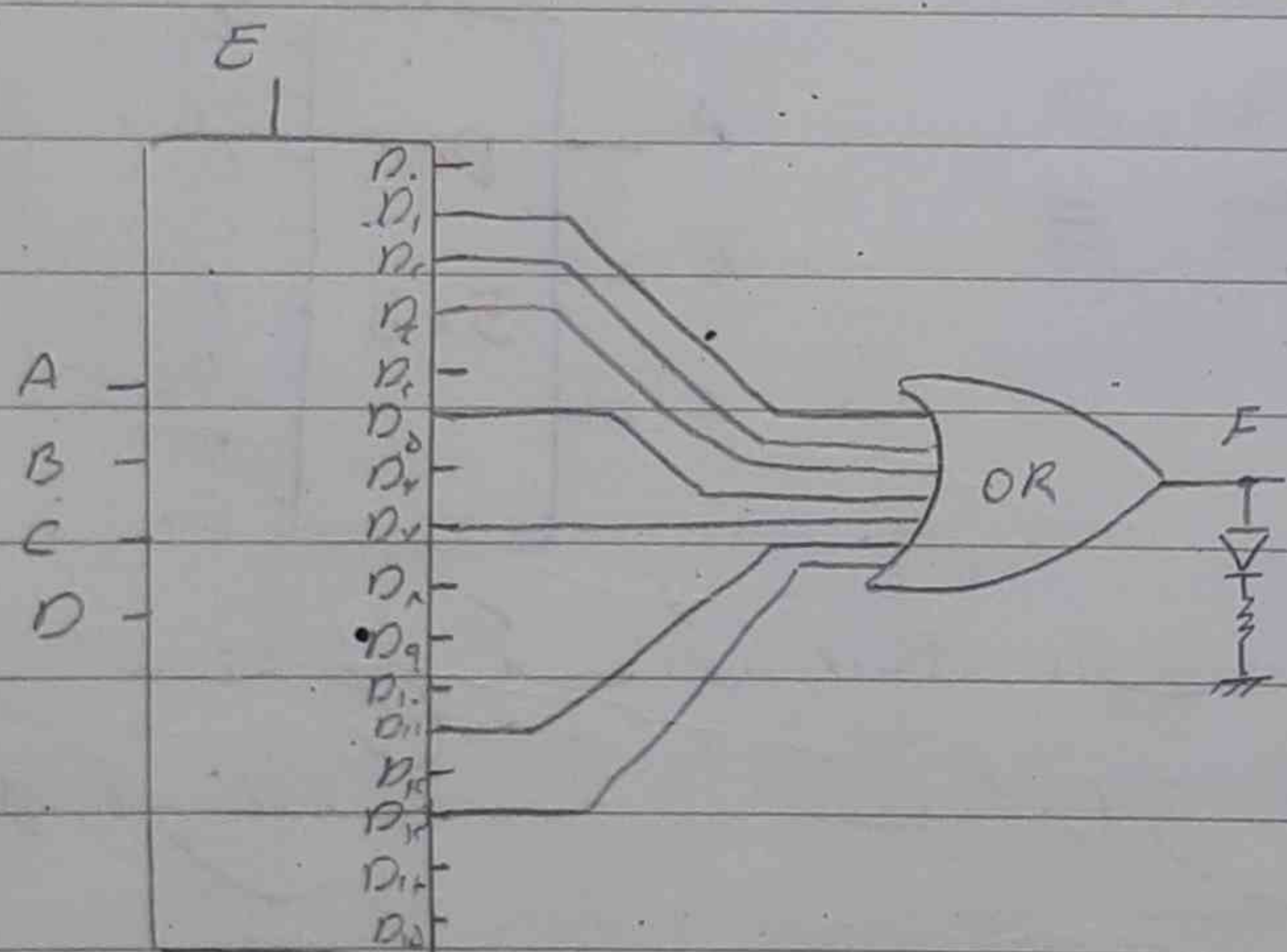
اجزای توابع منطقی توسط دکودر: در اجزای توابع منطقی توسط دکودر تابع باید نرمال باشد و اگر تابع غیر نرمال (ساد شده) بود باید آنرا نرمال سازی کنیم چون به شمار کامل میسر نمی آید داریم

مثلاً: مطلوب است طرح مدار آشکارساز عدد اول برای اعداد بین (15-0) و اجزای آن توسط دکودر مناسب (یک رانتر جزء اعداد اول بگیرید)

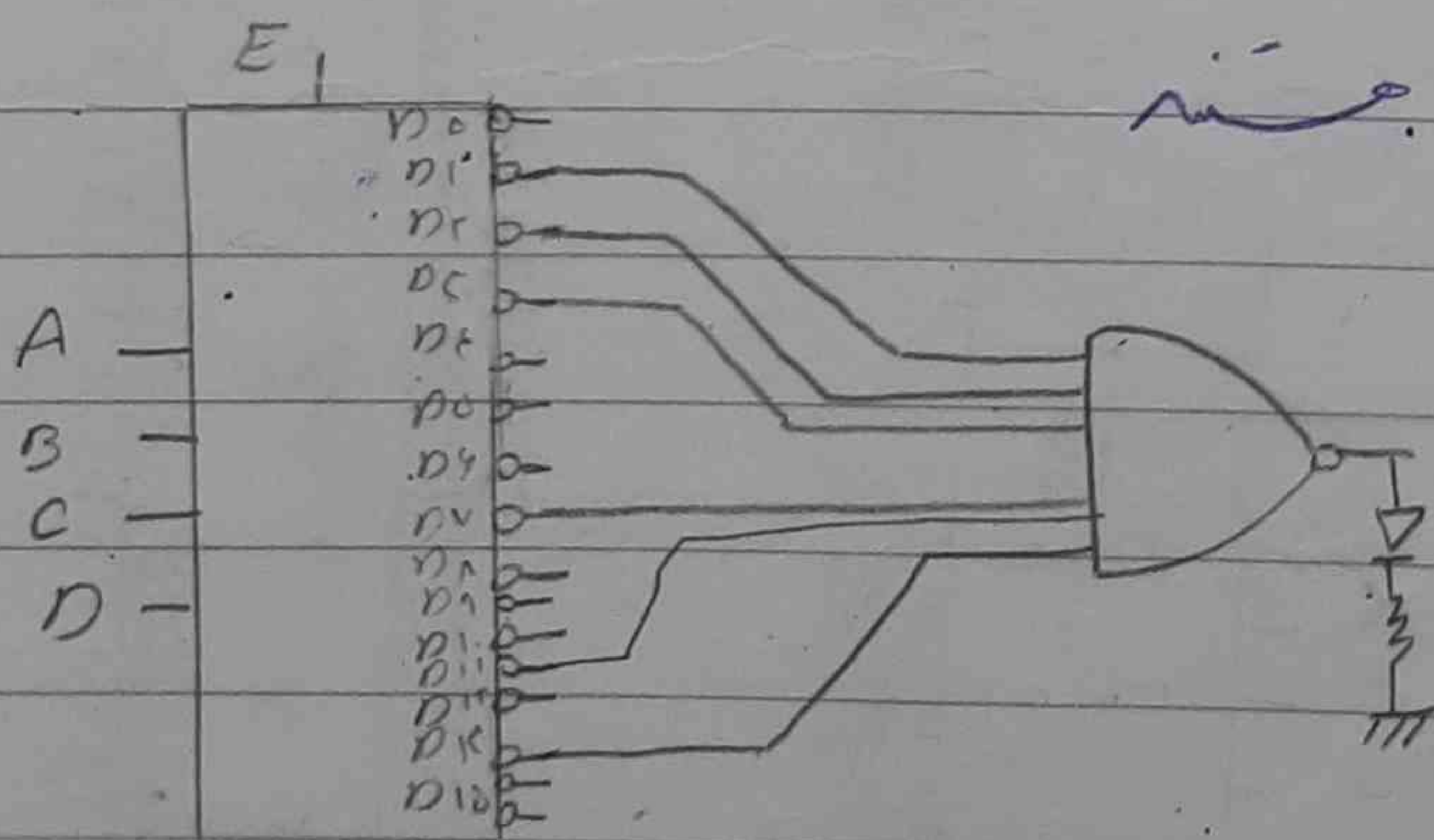
$$f(A, B, C, D) = \sum_m (1, 2, 3, 5, 7, 11, 13)$$

چون 4 متغیر داریم پس یک دکودر 4x16 مناسب است

فرض اول: خروجی های دکودر High Active هستند



فرض دوم: خروجی های دکودر Low Active هستند

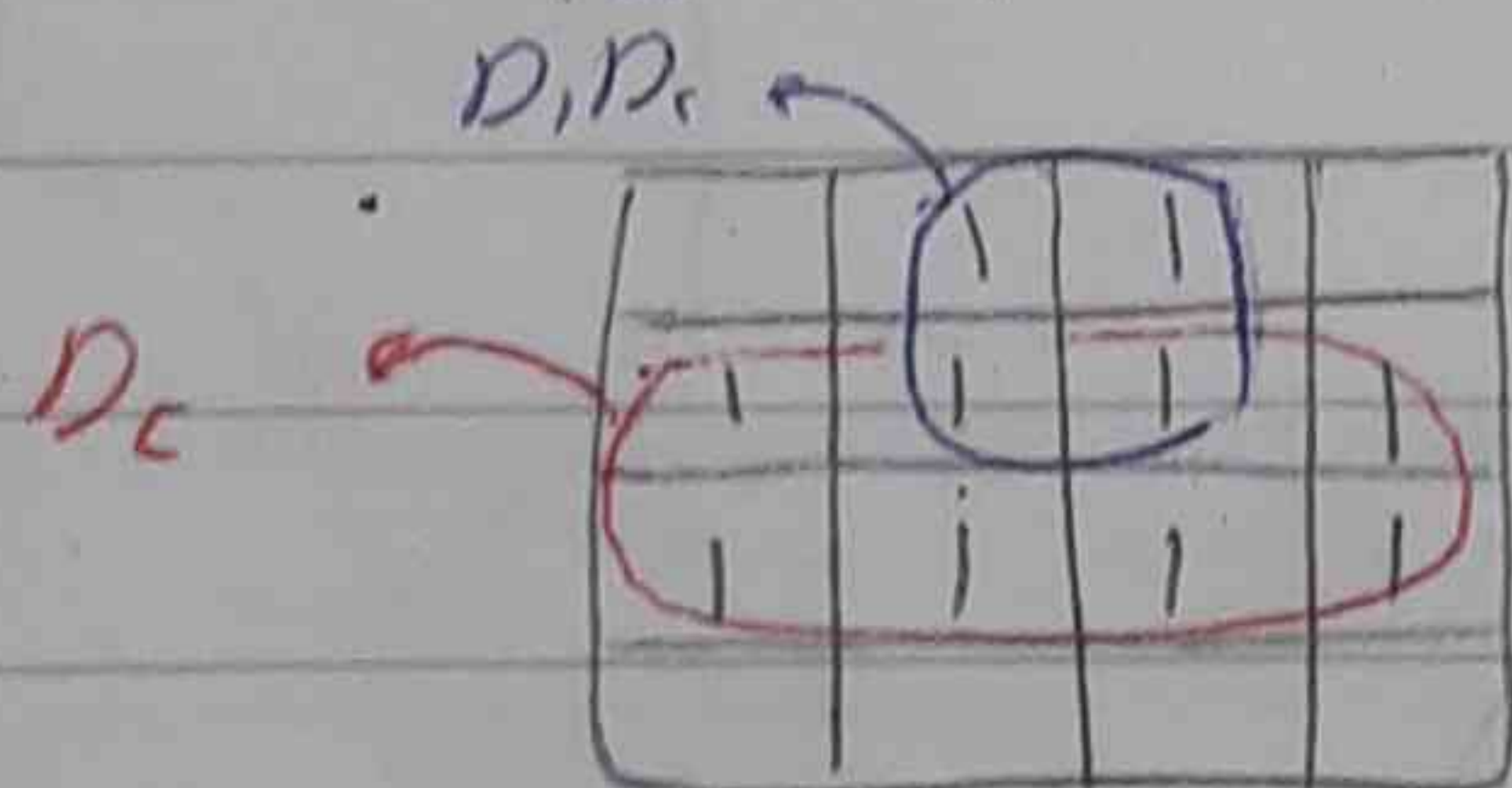


- انکودر یا رمزهای رمزگر (encoder) : مداری است که 2^n ورودی و n خروجی با سریال
 یکدیگر کار میکند. دیکودر را این نام می‌دهند

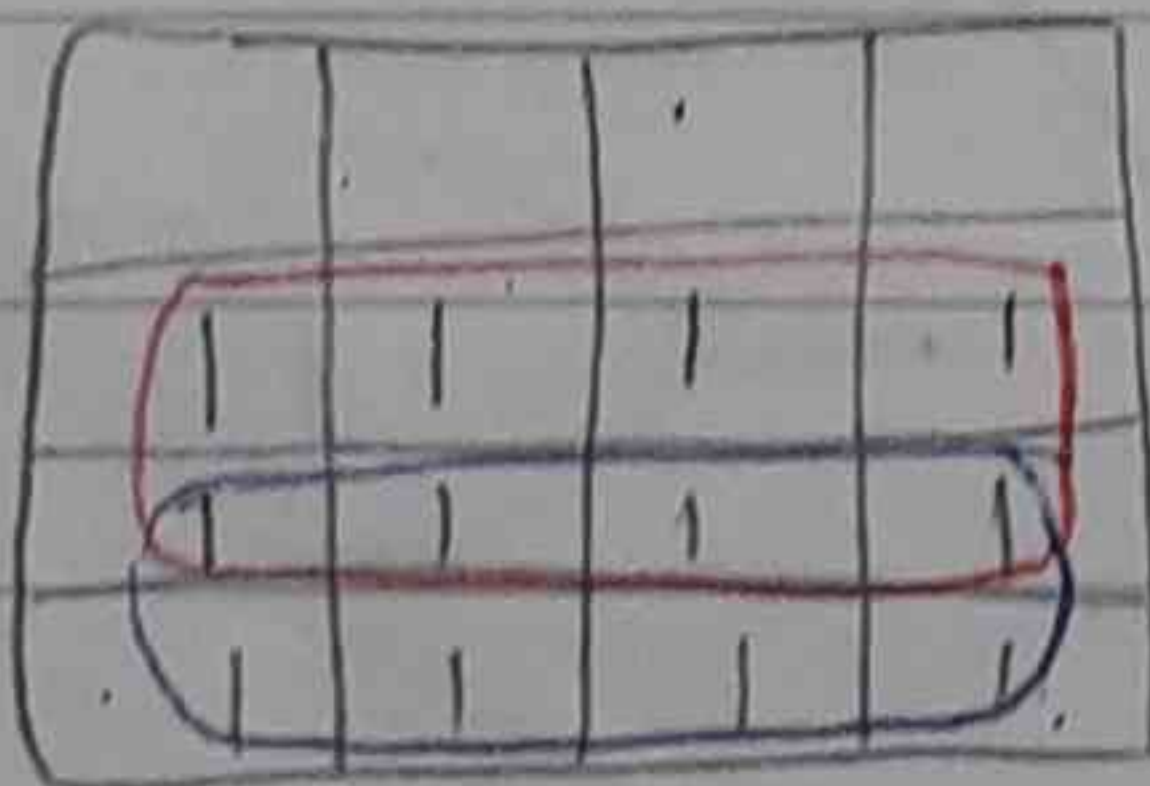
انکودر یا اونیویت : انکودر است که اگر چندین ورودی مختلف آن فعال باشد که با سریال خروجی متناسب با آن باشد
 و دیکودر است

	D_3	D_2	D_1	D_0	B	A
0	0	0	0	0	0	0
1	0	0	0	1	0	0
2	0	0	1	0	0	1 ✓
3	0	0	1	1	0	1 ✓
4	0	1	0	0	1	0
5	0	1	0	1	1	0
6	0	1	1	0	1	0
7	0	1	1	1	1	0
8	1	0	0	0	1	1 ✓
9	1	0	0	1	1	1 ✓
10	1	0	1	0	1	1 ✓
11	1	0	1	1	1	1 ✓
12	1	1	0	0	1	1 ✓
13	1	1	0	1	1	1 ✓
14	1	1	1	0	1	1 ✓
15	1	1	1	1	1	1 ✓

$$A = \sum_m (2, 3, 8, 9, 10, 11, 12, 13, 14, 15) = D_1 \bar{D}_2 + D_0$$

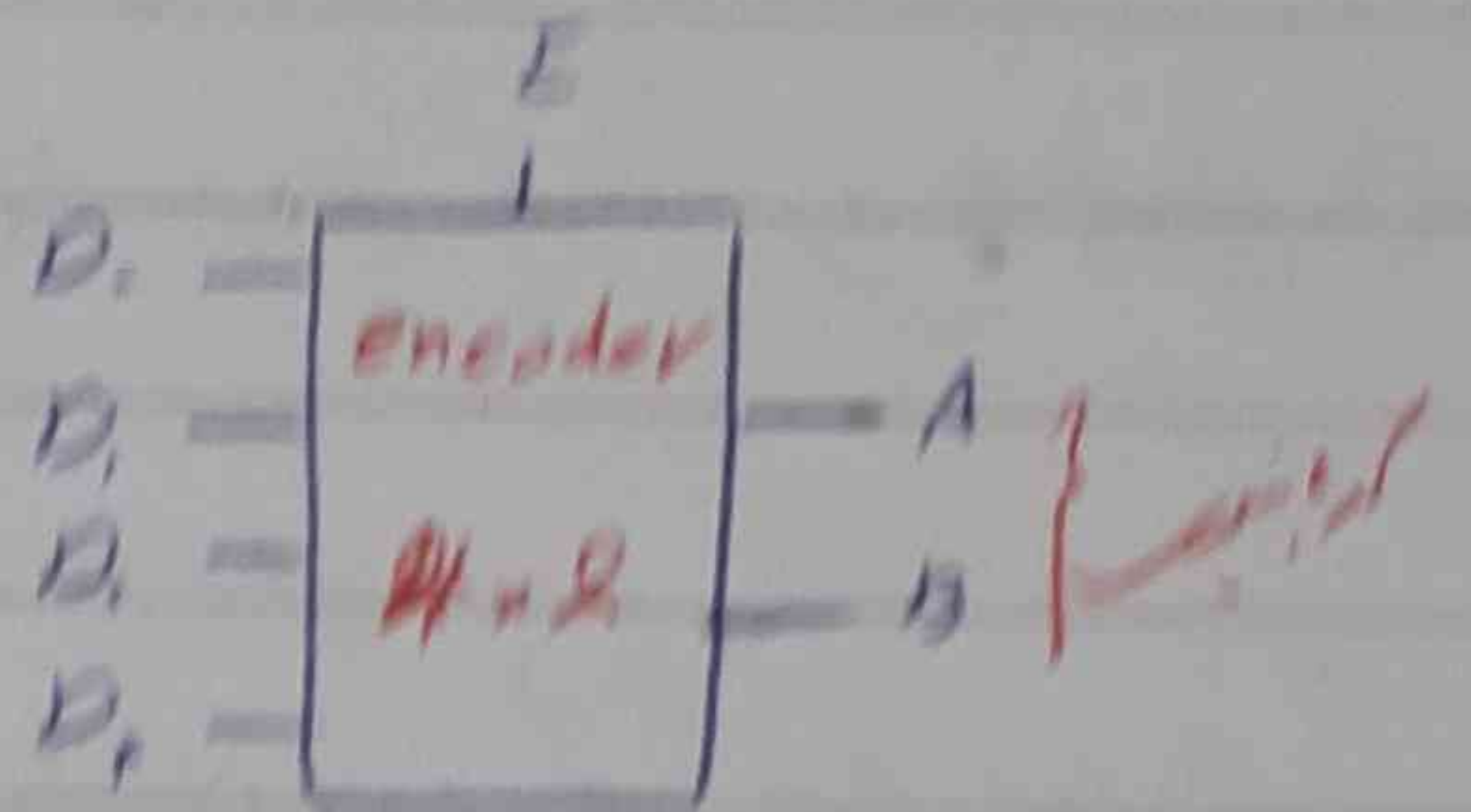
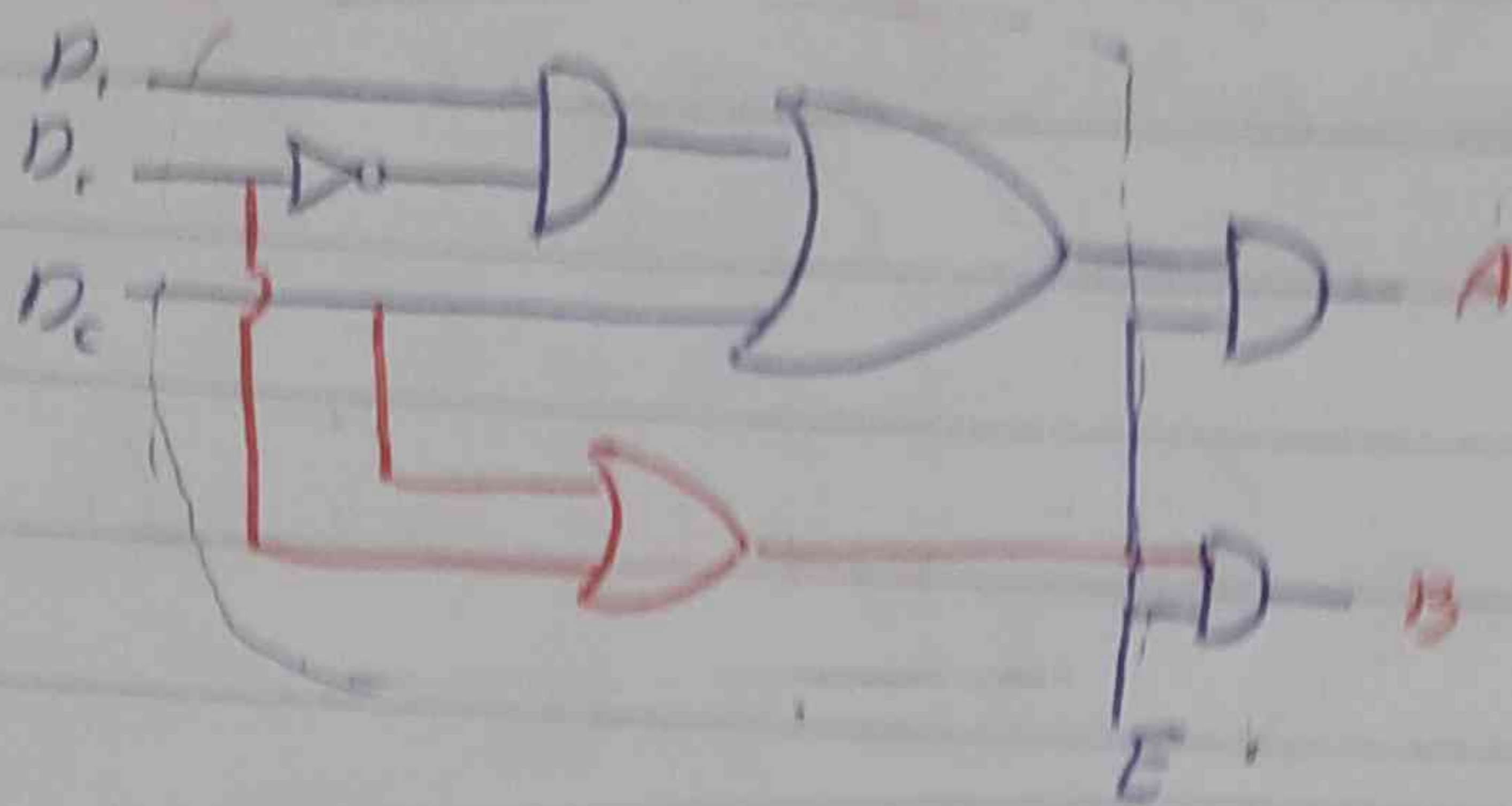


$$B = \sum_m (4-15) = D_2 + D_0$$

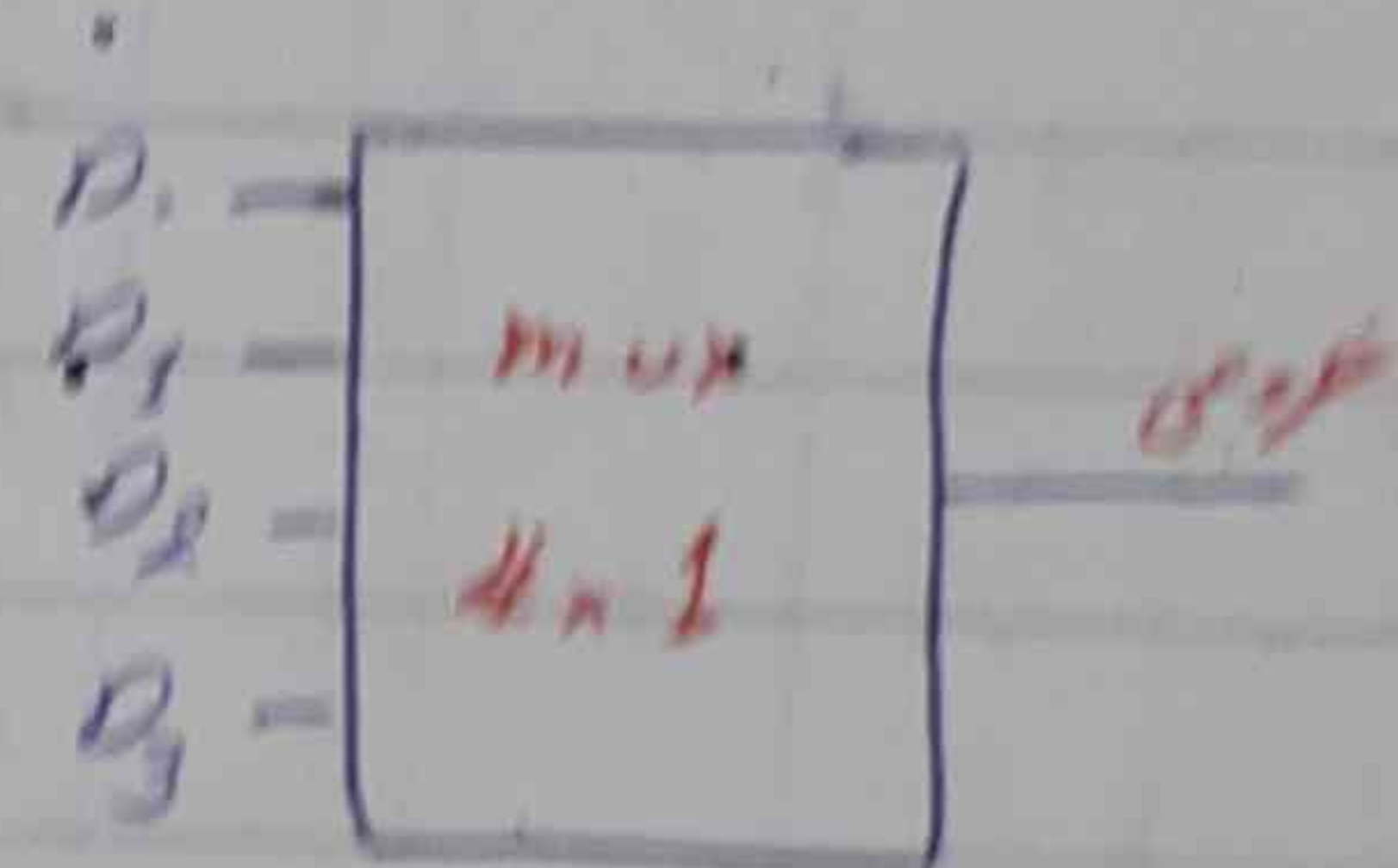
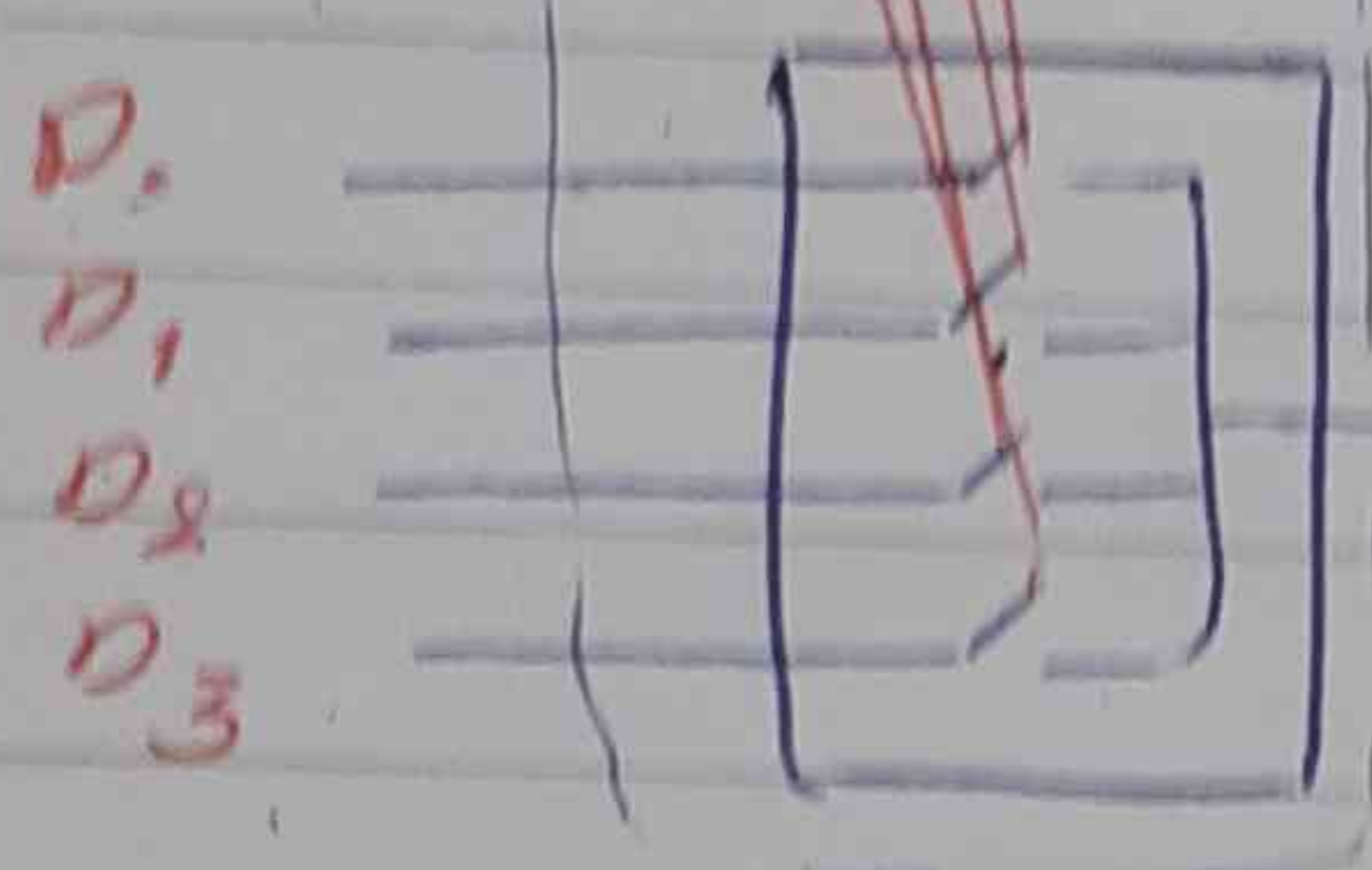
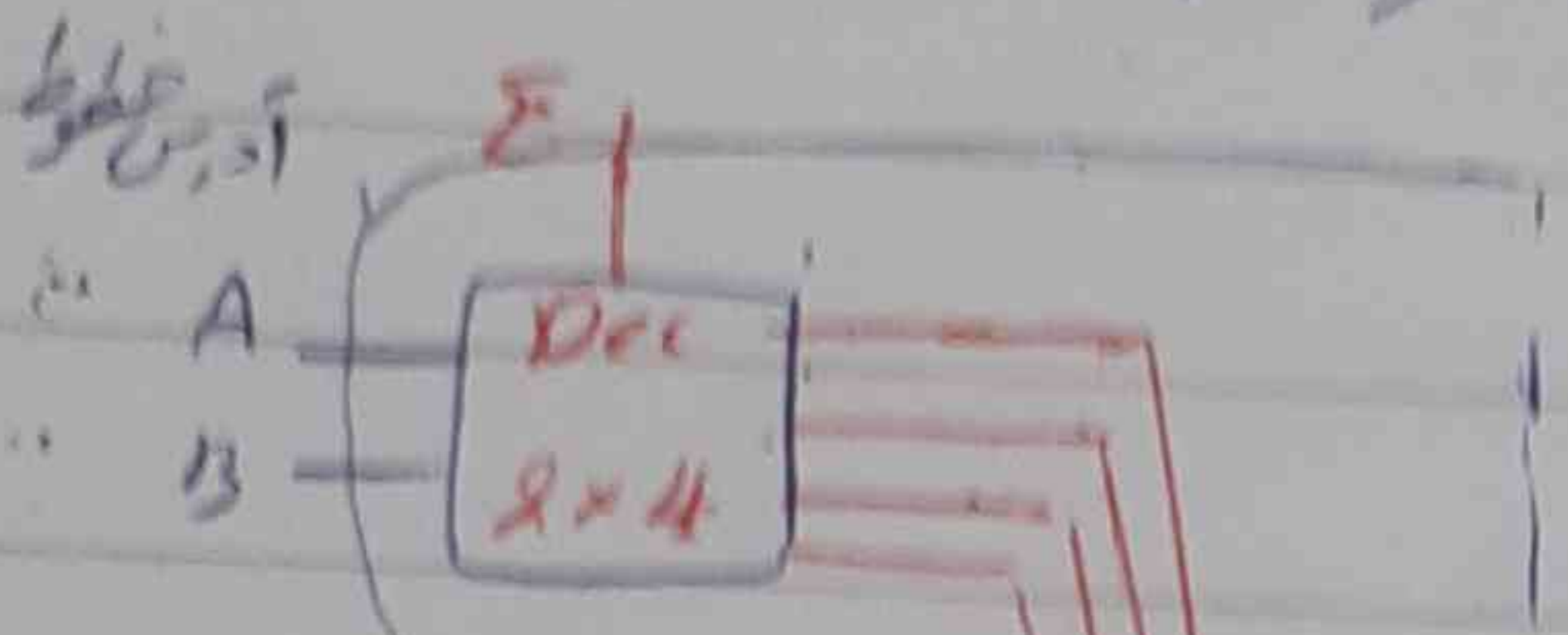


آی سی TTL شماره 74148 (انکودر 8x3 با خروجی با سریال) Active

مداد داخلی آنکودر 4 به 2 با اولویت

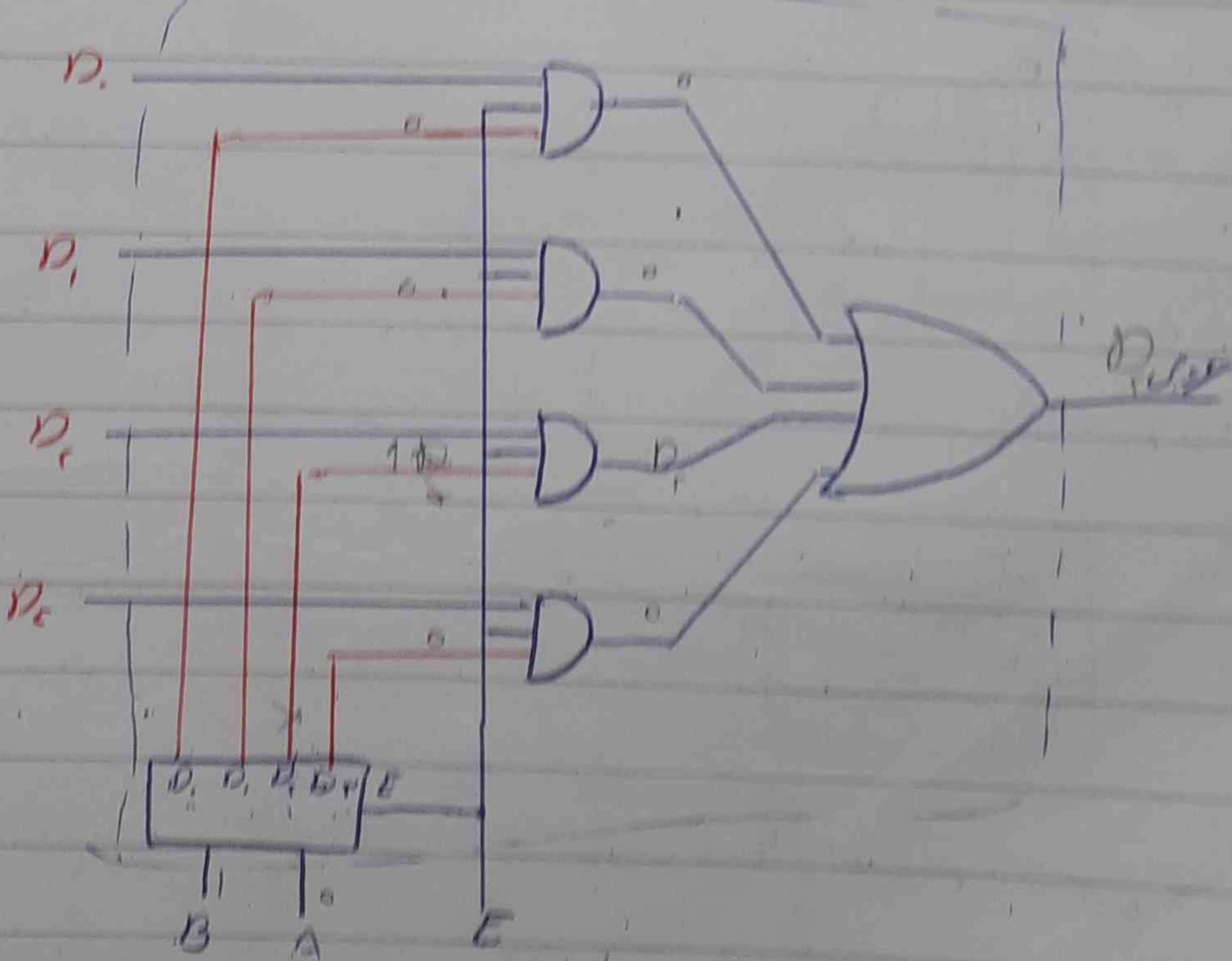


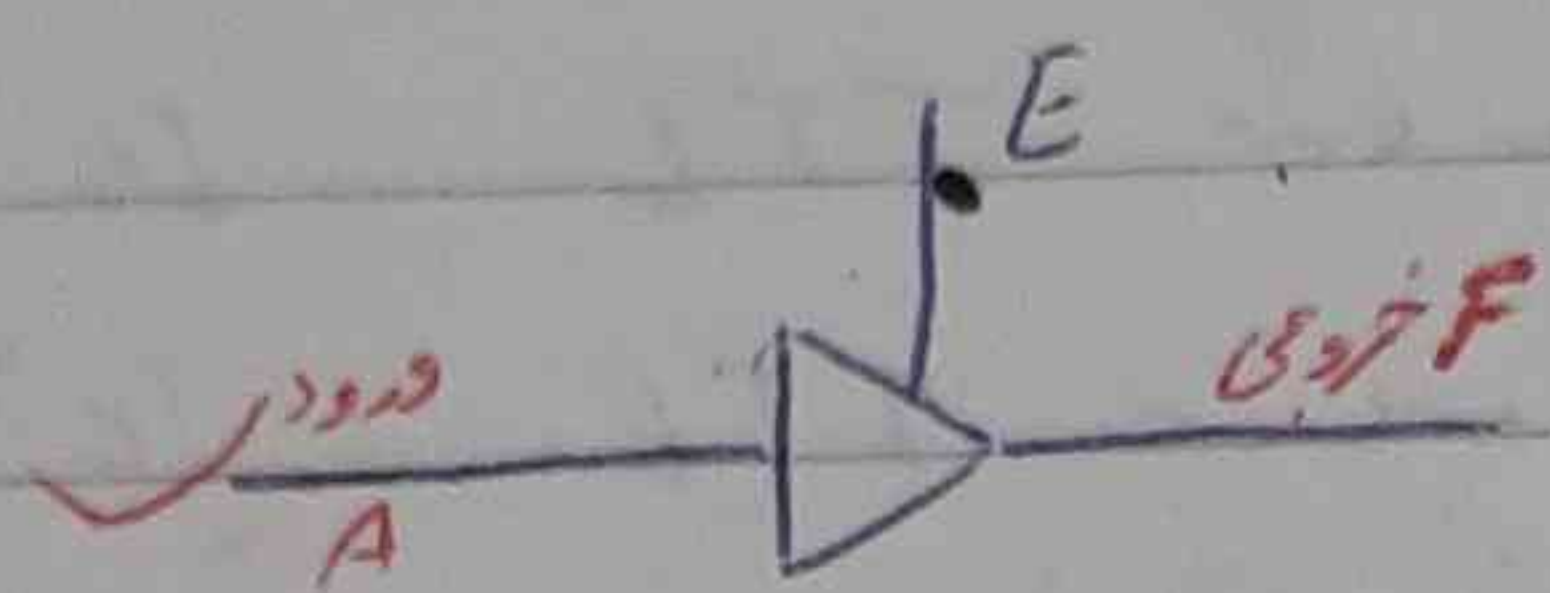
مانی یکس! شکر کنه. مداری است با "اودور" و خروجی 2 خط کنترل (آدرس) که اطلاعات را از ورودی ها به یک خروجی یک خط در خروجی کد می دهد



mux 4x1

مدار داخلی مانی یکس 4x1

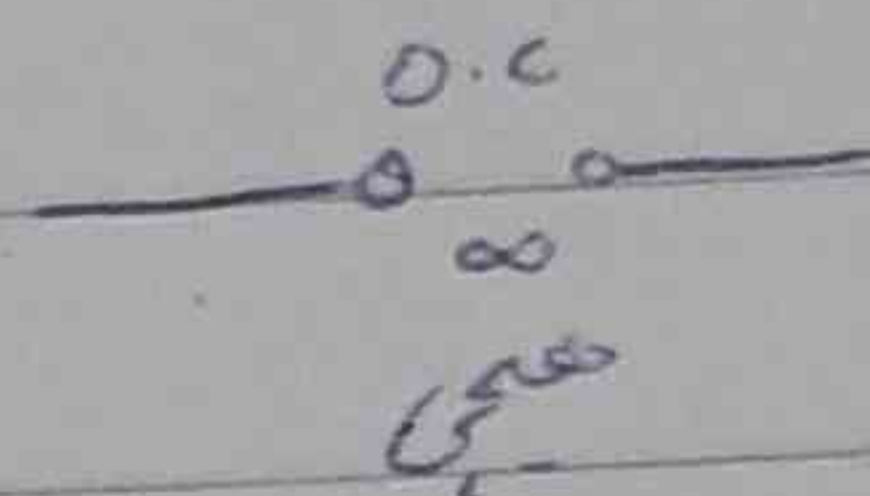




با اثر سه حالت

اگر E فعال $\Rightarrow F = A \Rightarrow$ س.ع

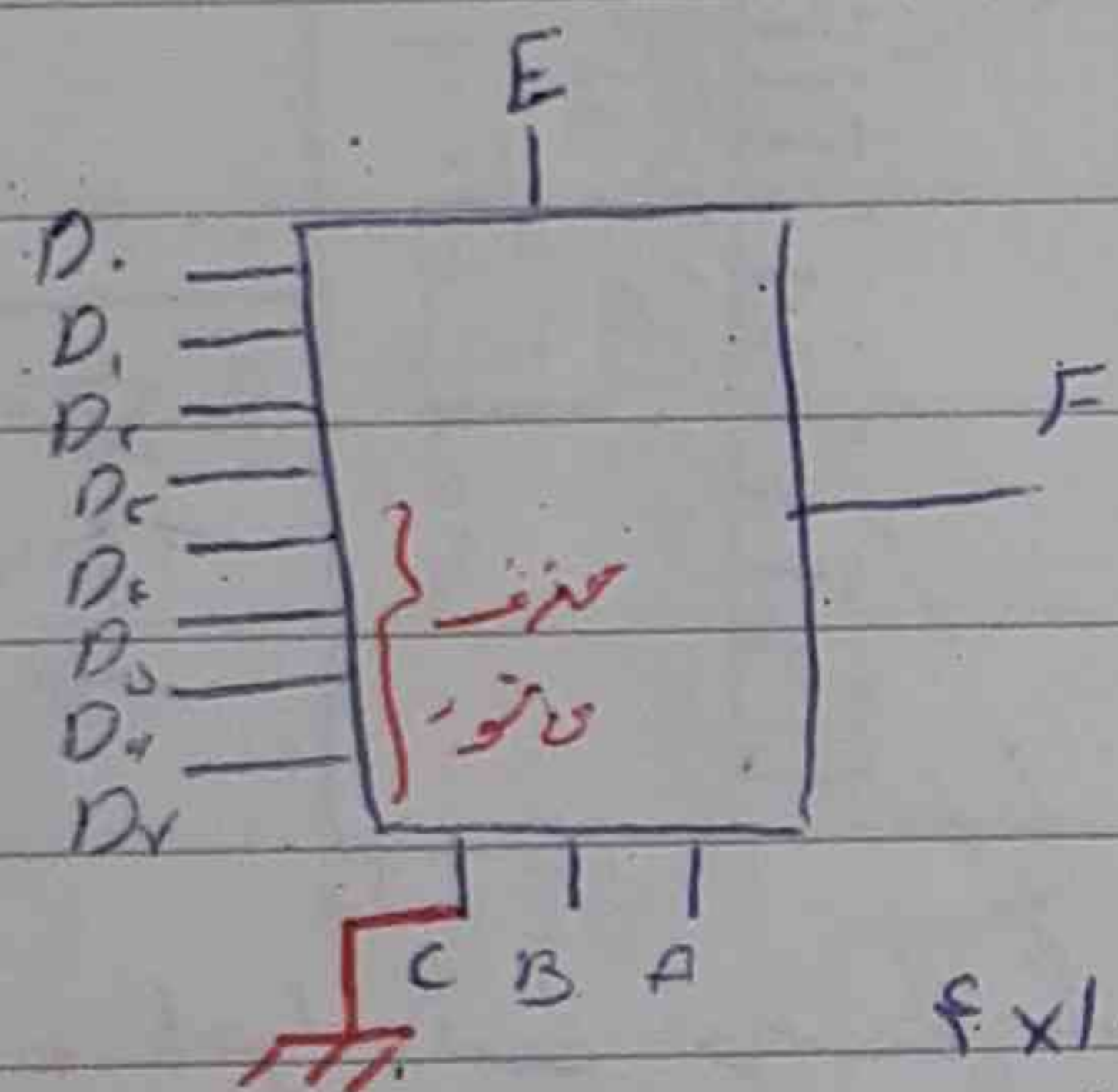
اگر E غیر فعال $\Rightarrow$ High Impedance



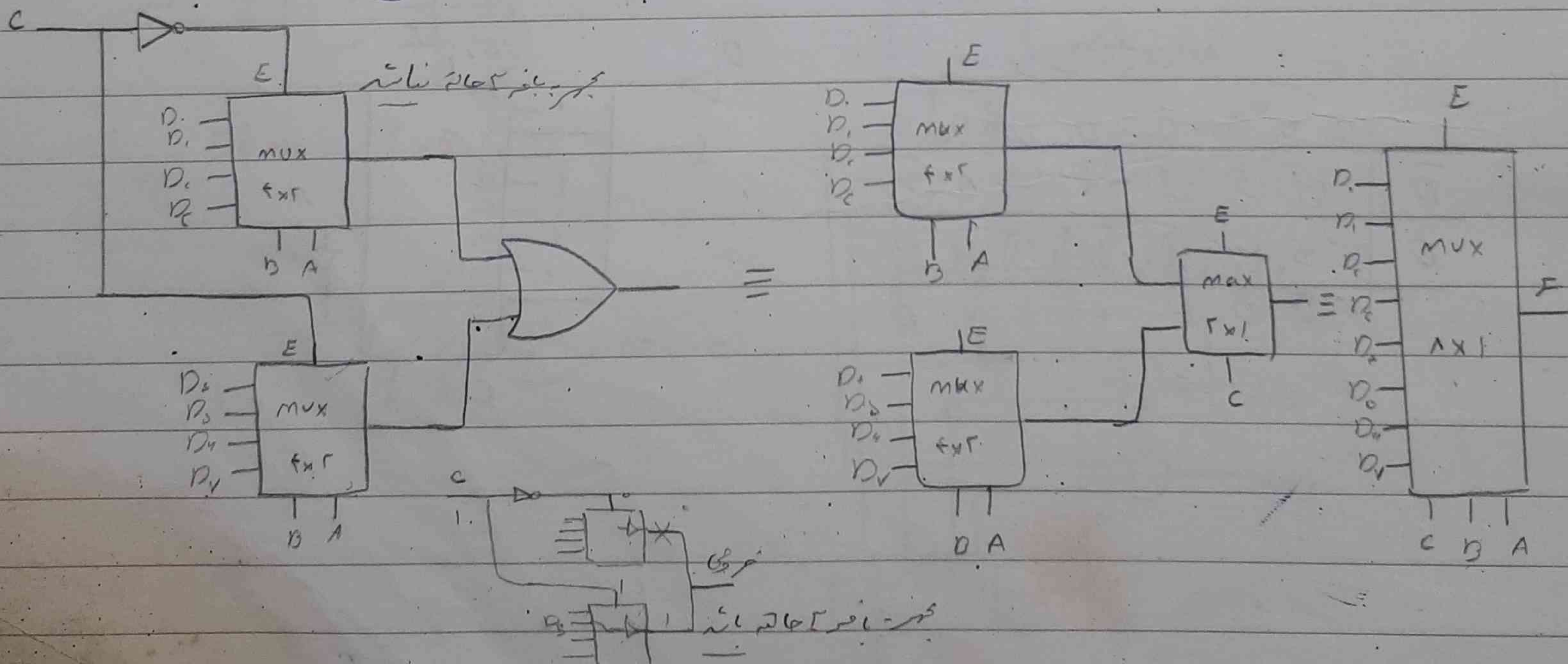
غیر فعال	غیر فعال	غیر فعال	غیر فعال
E	B	A	خروج
0	*	*	0.0 عصبی
1	0	0	D_0
1	0	1	D_1
1	1	0	D_2
1	1	1	D_3

افزایش ظرفیت مالتی پلکس

برای کاهش ظرفیت مالتی پلکس باید خطوط آدرس اضافی را حذف کنیم



مثال: خطوط است خروج یک مالتی پلکس 8×1 با استفاده از مالتی پلکس 4×1



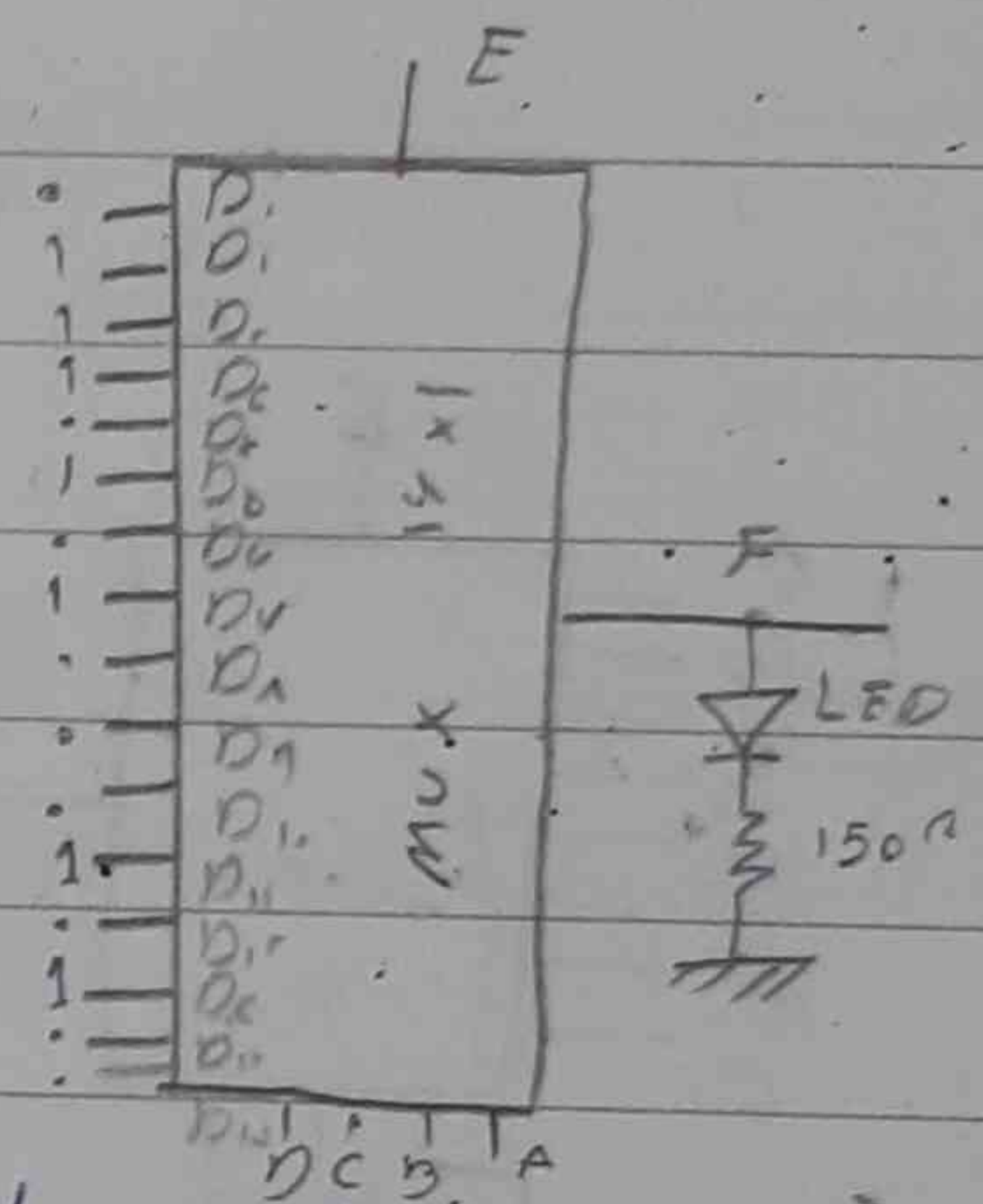
- I_c TTL شماره 74151 یک مالتی پلکس 8×1 می باشد
 - I_c TTL شماره 74153 یک مالتی پلکس 4×1 می باشد
 - I_c TTL شماره 74150 یک مالتی پلکس 16×1 می باشد
- انتهای توابع منطقی توسط مالتی پلکس.

مثالی: مطلوب است طرح مدار آشکار ساز عدد اول با اعداد بین (15 - 0) و اعداد آن توسط مالتی پلکس مناسب (1 رانیز هر دو اعداد اول بگیرد)

نکته مهم: توجه داشته باشید که در این احراز به شماره کامل سیستم ما نیاز داریم یعنی اگر تابع ساده باشد باید همه اینها را برای اعمال سازی کنیم

چون 4 متغیر داریم پس یک مالتی پلکس 16×1 نیاز است

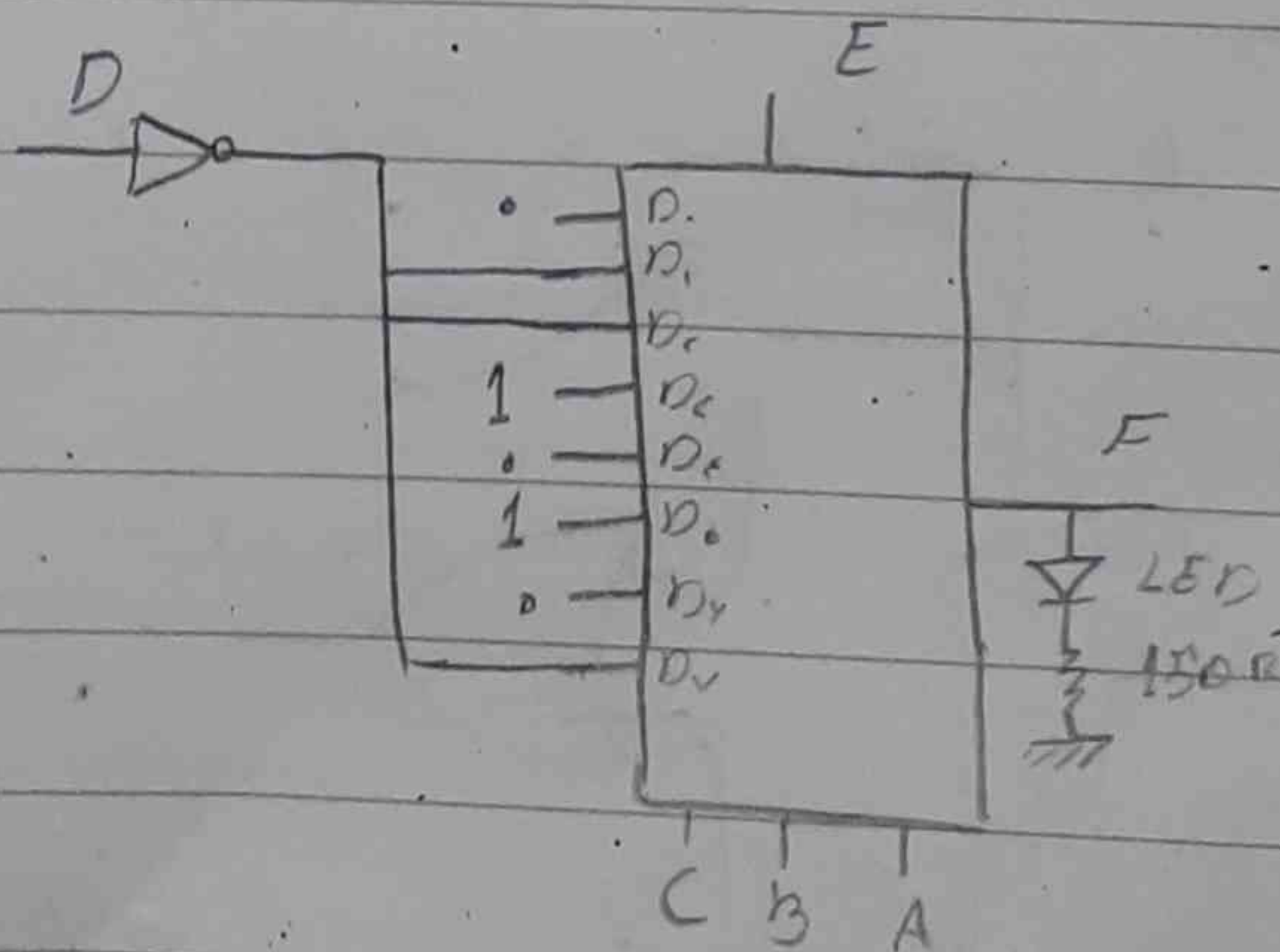
$F(A, B, C, D) = \sum_m (1, 2, 3, 5, 7, 11, 12)$



• احراز دقت توسط یک عدد مالتی پلکس 8×1

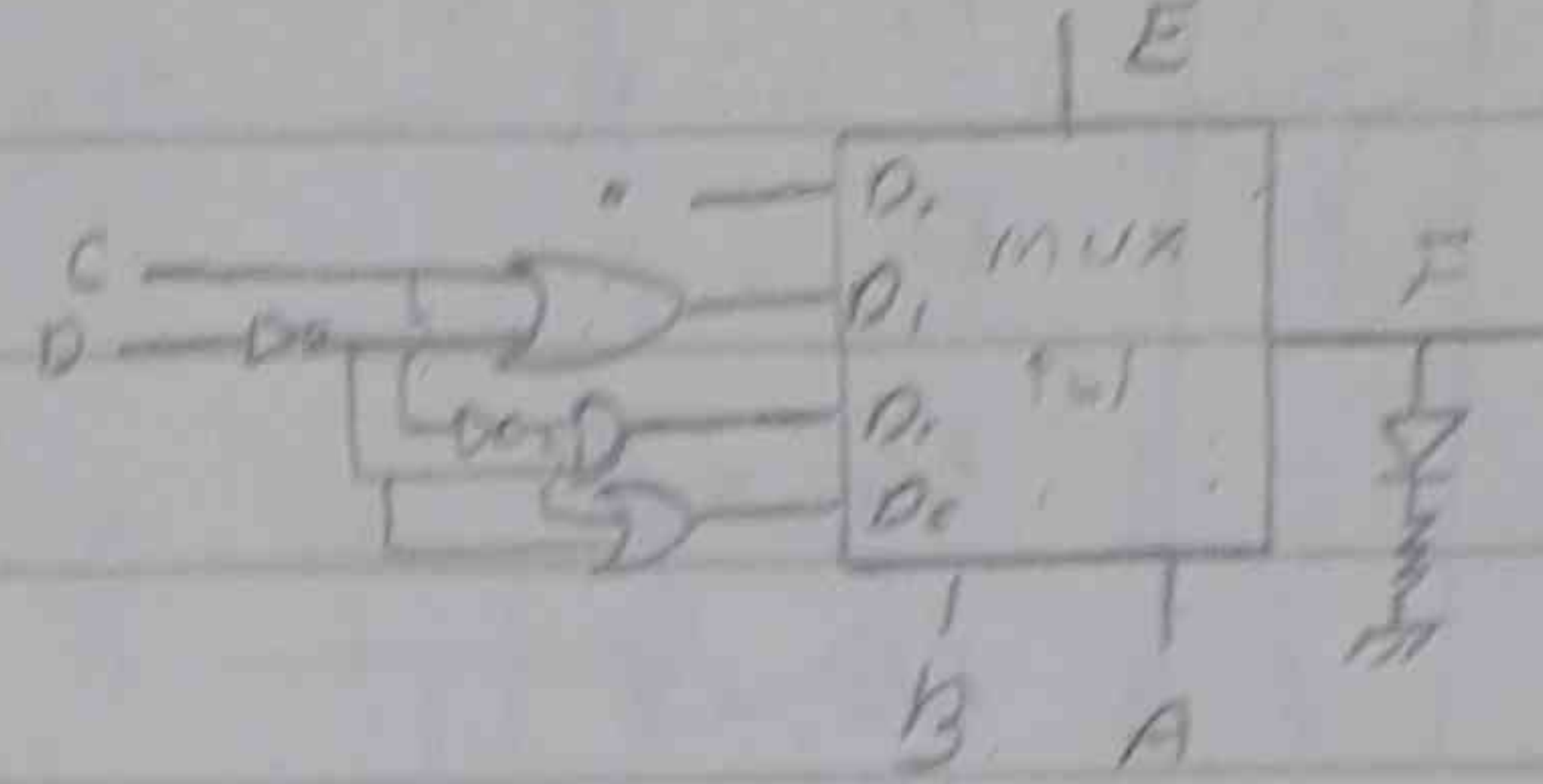
و در این مالتی پلکس 8×1

	D_0	D_1	D_2	D_3	D_4	D_5	D_6	D_7
$\bar{D}$	•	①	②	③	4	⑤	6	⑦
D	8	9	10	⑪	12	⑬	14	15
	•	$\bar{D}$	$\bar{D}$	1	•	1	•	$\bar{D}$



• اجرای فونیک یک عدد مانتی بکسر 4x1

	D_0	D_1	D_2	D_3
$\bar{C}\bar{D}$	0	(1)	(2)	(3)
$C\bar{D}$	4	(5)	6	(7)
$\bar{C}D$	8	9	10	(11)
CD	12	(13)	14	15
	0	$C+\bar{D}$	$\bar{C}\bar{D}$	$\bar{C}+D$



$$\bar{C}\bar{D} + C\bar{D} + CD$$

$$= \bar{D}(C+\bar{C}) + CD = \bar{D} + CD$$

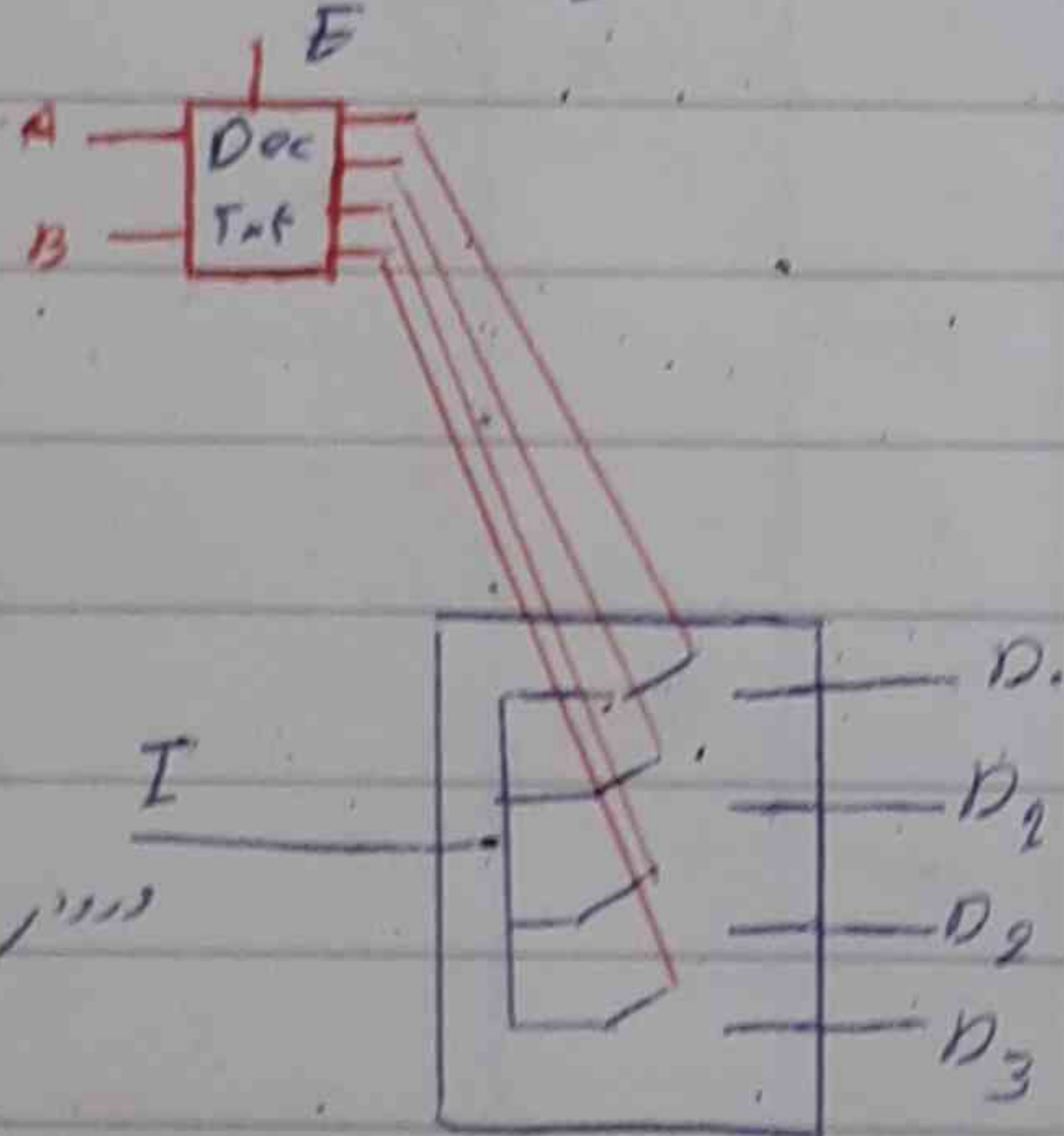
$$= (\bar{C}+\bar{D})(D+\bar{D}) + C\bar{D}$$

$$\bar{C}\bar{D} + C\bar{D} + \bar{C}D$$

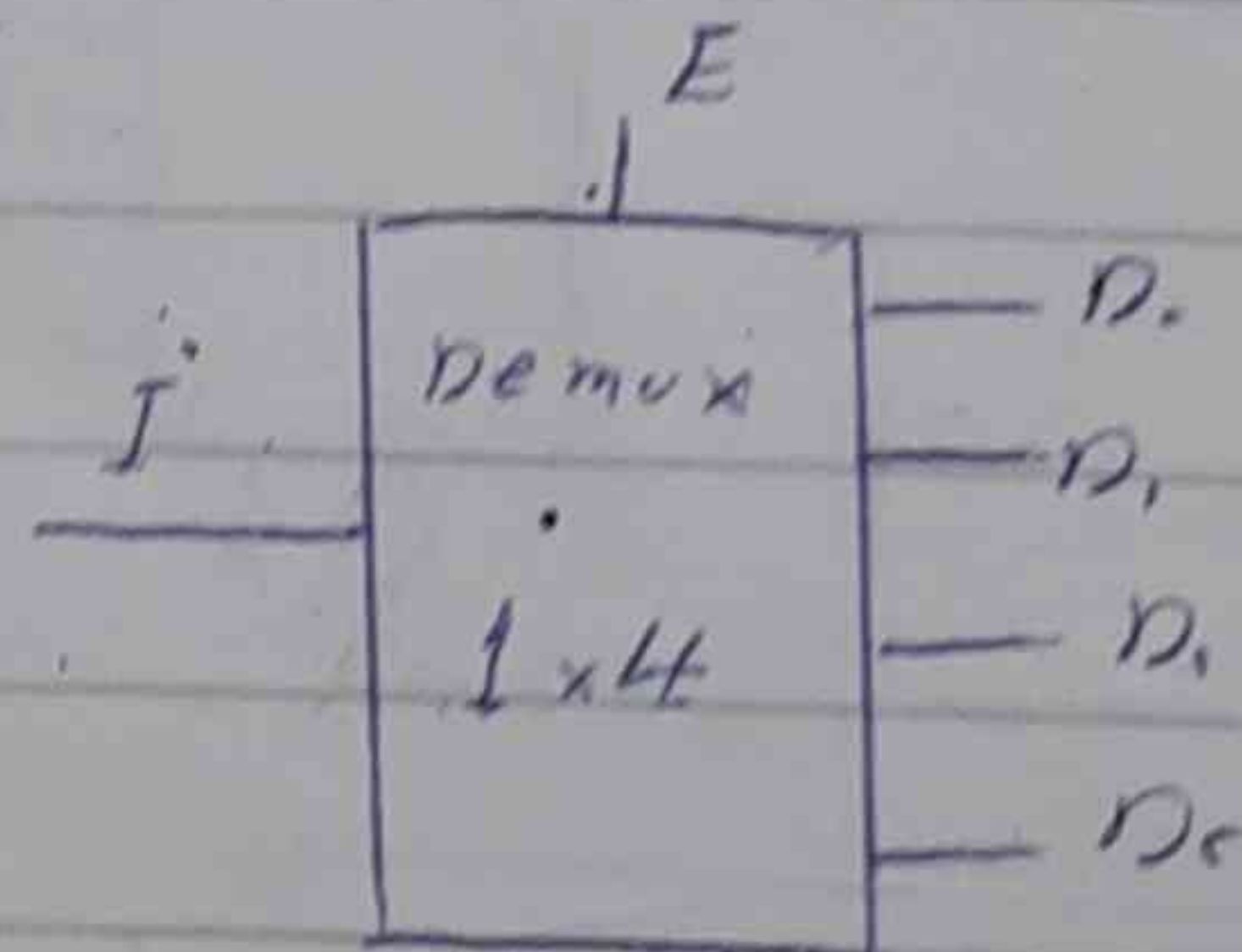
$$= \bar{D}(C+\bar{C}) + \bar{C}D + \bar{C}D$$

$$= (\bar{C}+\bar{D})(D+\bar{D}) + \bar{C} + \bar{D}$$

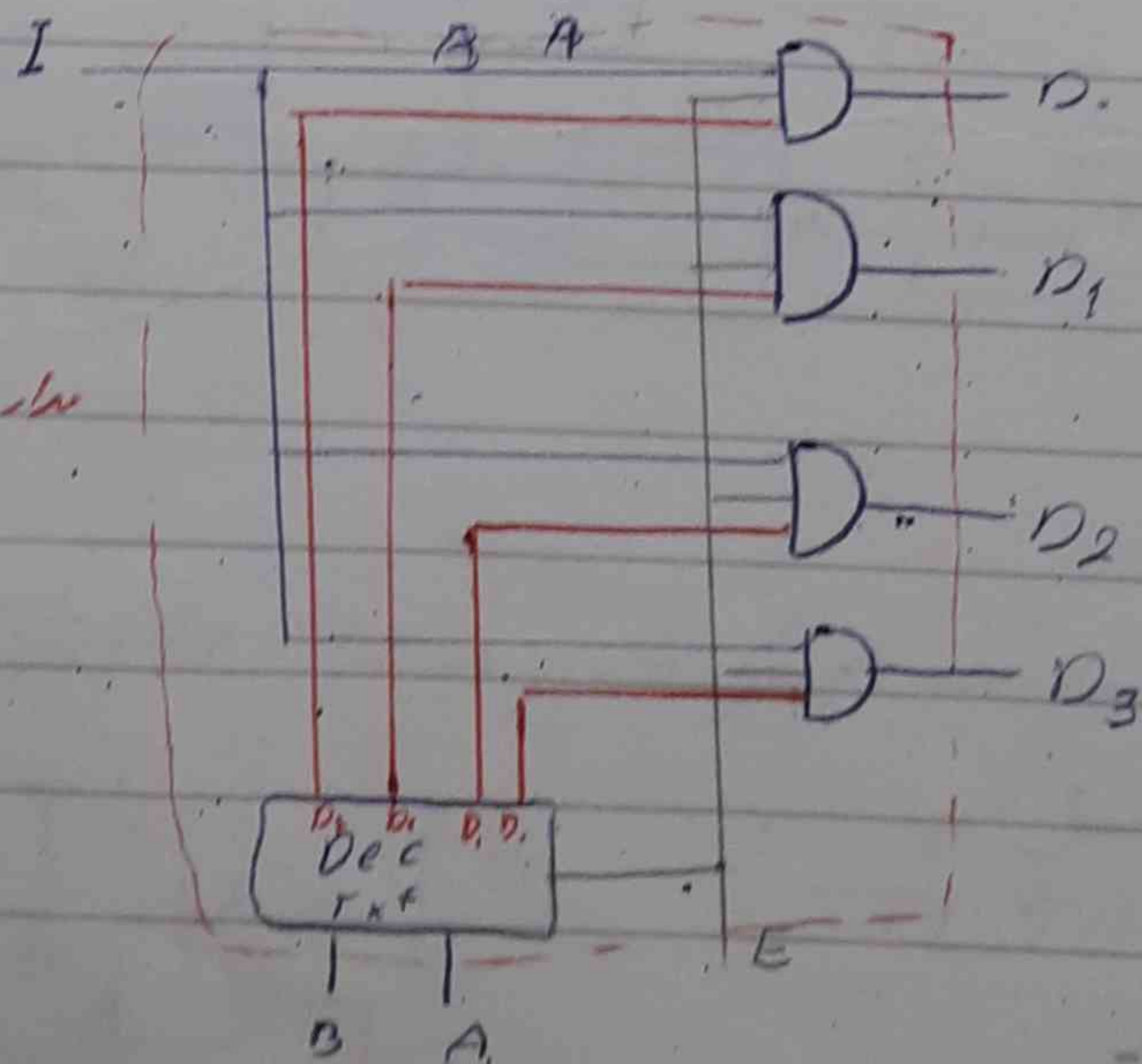
دی مانتی بکسر (Demultiplex) دارای است یک ورودی و 2^n خروجی و n خط کنترل که وظیفه آن را اینست که یک ورودی به 2^n خروجی مختلف در خروجی قرار می دهد



Demux 1x4

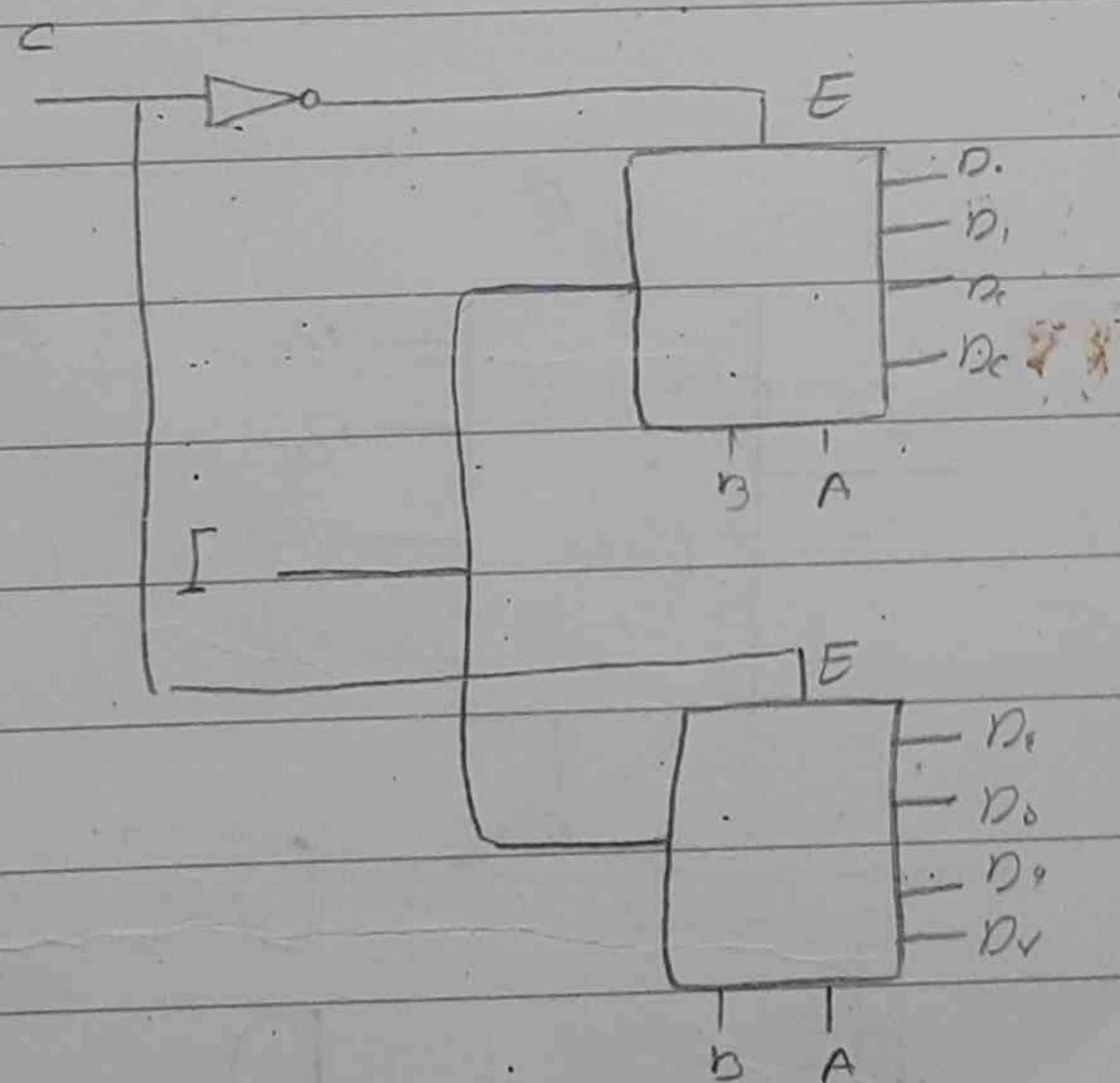
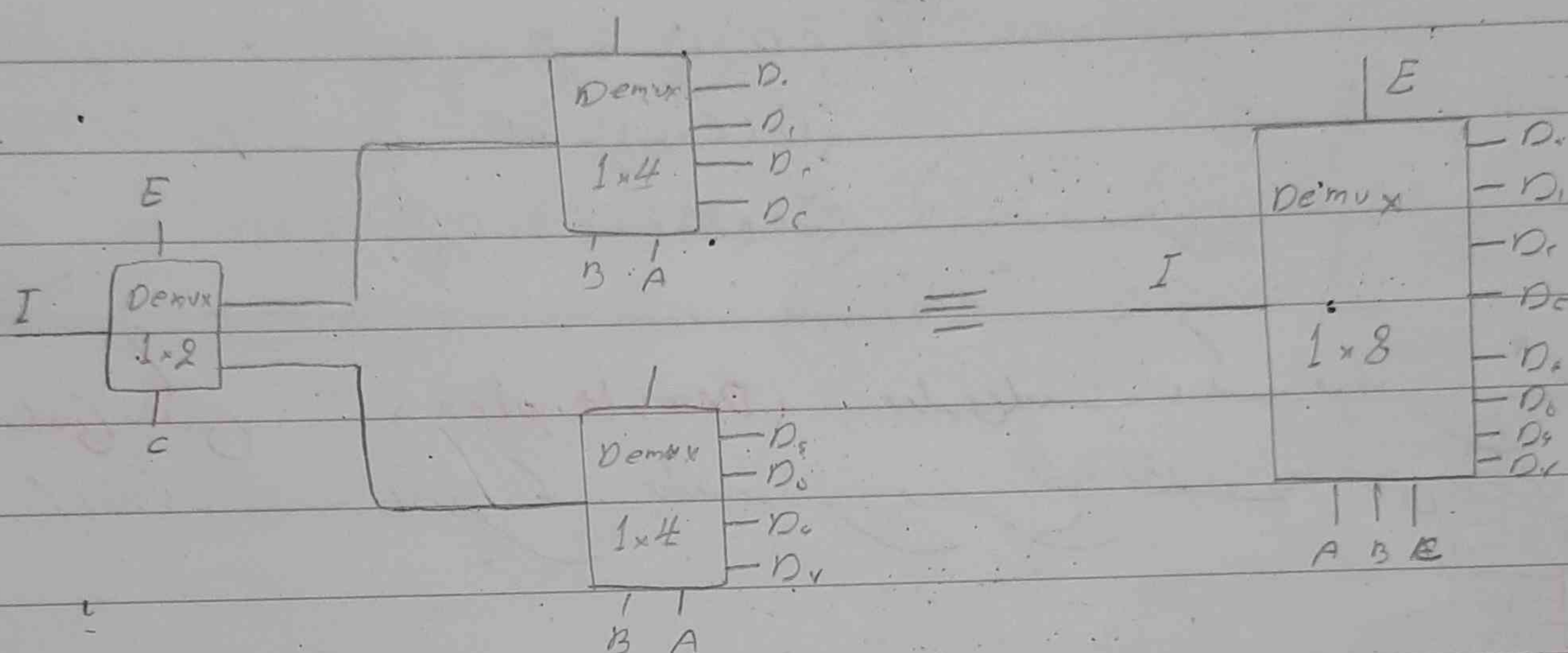


ساز مانتی در مانتی بکسر 1x4



E	B	A	خروج ها
0	*	*	High Impedance
1	0	0	$D_0 = I$
1	0	1	$D_1 = I$
1	1	0	$D_2 = I$
1	1	1	$D_3 = I$

مطلوبه است شرح مدار دیجیتال با کمک 1x8 توسط درهای 1x2 و 1x4

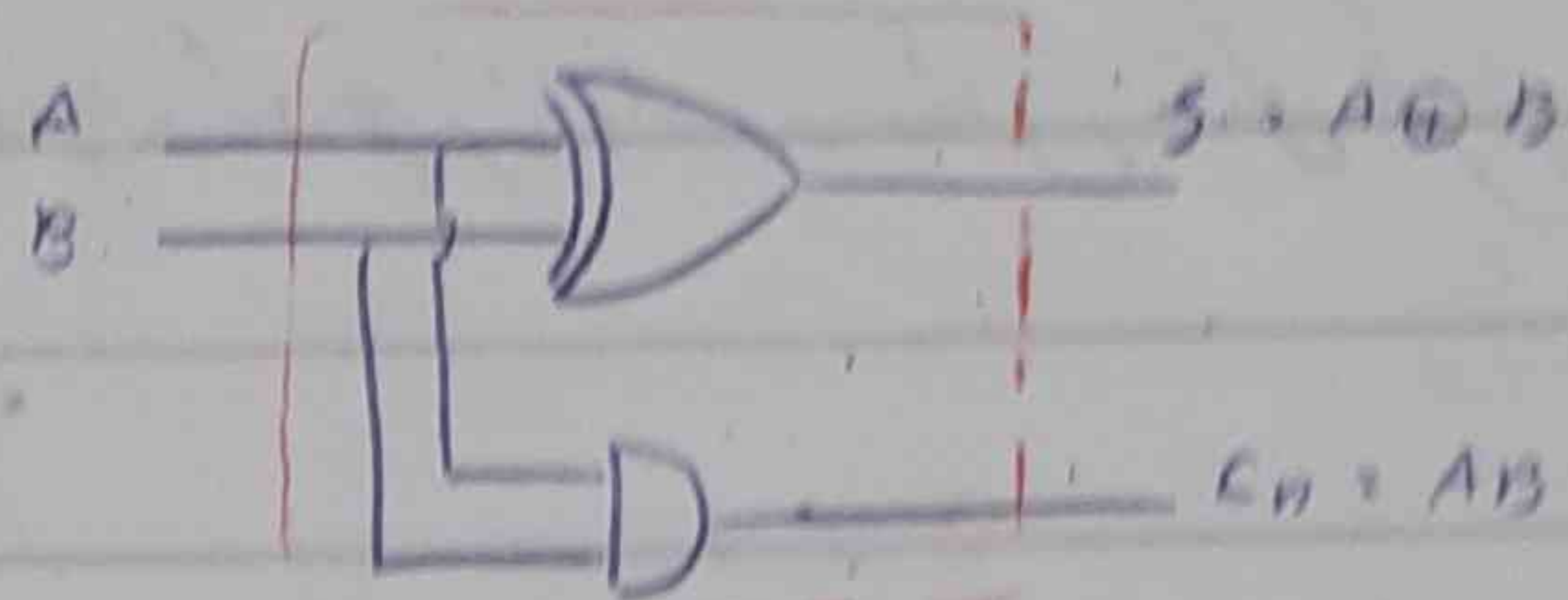


نورانی مدارات دیجیتال

نورانی مدار نیم هالتر (H.A) یکی است (Half Adder)

$A+B = ?$

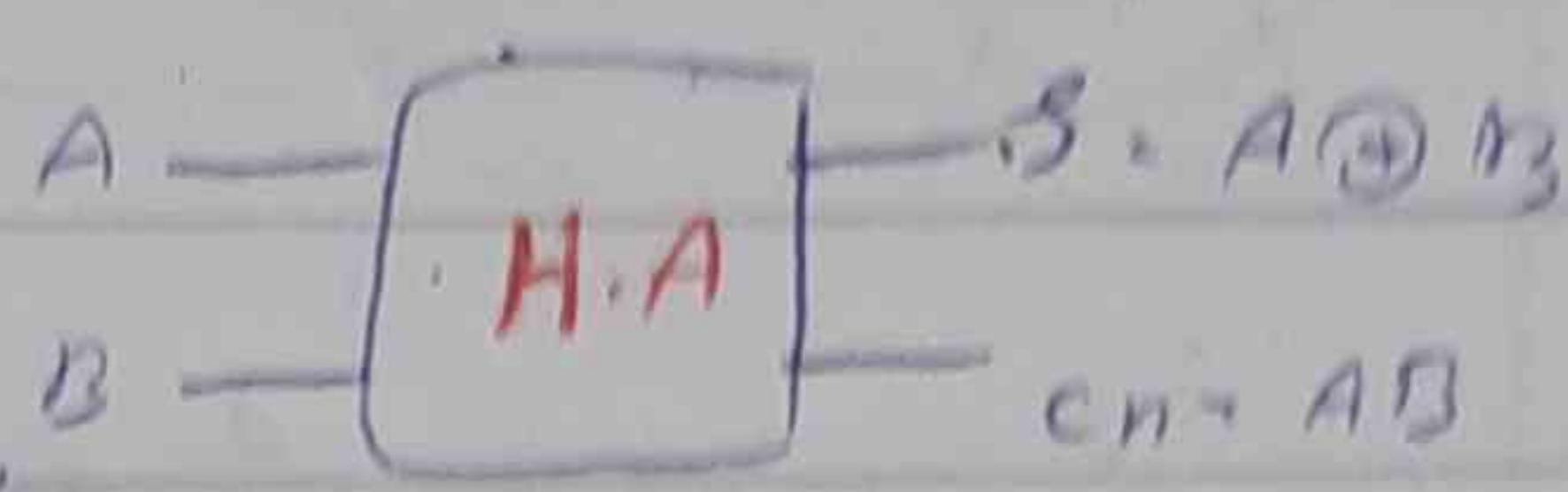
B	A	مجموع	کارتی یا انتقال
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1



نورانی مدار H.A

$$S = A\bar{B} + \bar{A}B = A \oplus B$$

$$C_n = AB$$



نورانی مدار نیم هالتر را می توان به گونه ای طراحی کرد که بتواند با یک ورودی انتقال نیز کار کند (Full Adder)

نورانی مدار نیم هالتر

C_{n-1}	B	A	S	C_n
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

$$S = \sum_m (A\bar{B}\bar{C}_{n-1} + \bar{A}B\bar{C}_{n-1} + \bar{A}\bar{B}C_{n-1} + AB C_{n-1})$$

$$= (\bar{A}\bar{B} + \bar{A}B + A\bar{B} + AB) C_{n-1} + (A\bar{B} + \bar{A}B) C_{n-1}$$

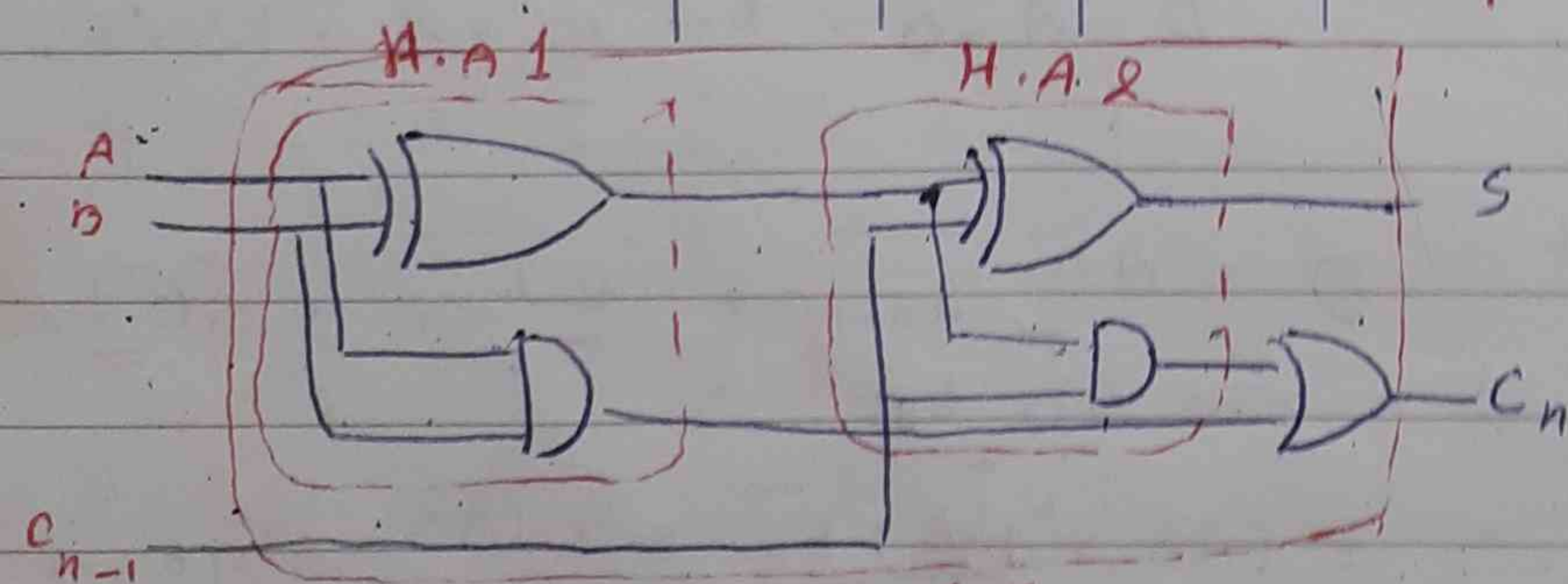
$$= (A \oplus B) C_{n-1} + (A \oplus B) C_{n-1}$$

$$= A \oplus B \oplus C_{n-1} \quad \text{نورانی مدار}$$

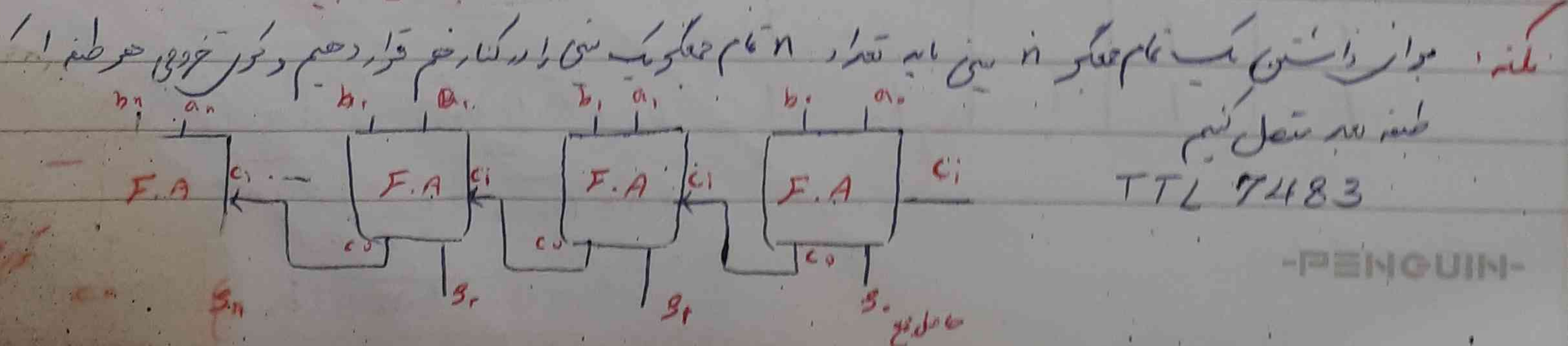
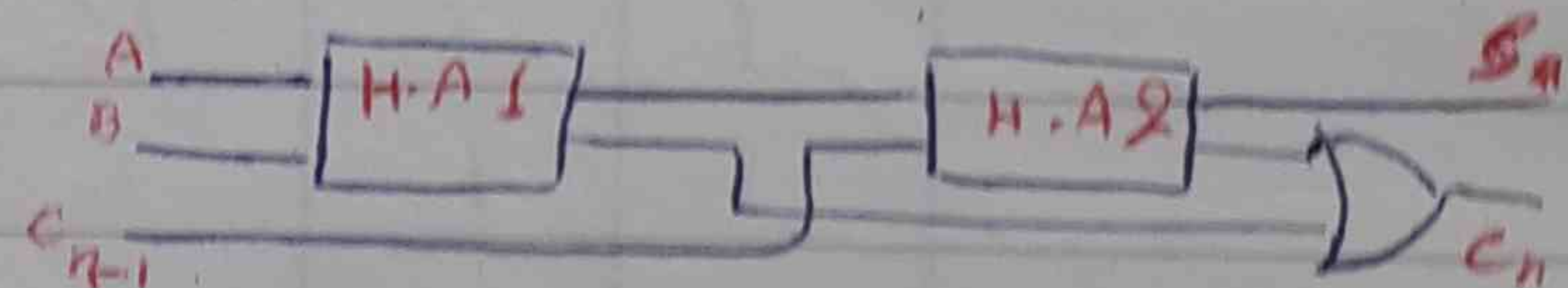
$$C_n = \sum_m (A\bar{B}C_{n-1} + \bar{A}B C_{n-1} + \bar{A}\bar{B}C_{n-1} + AB C_{n-1})$$

$$= AB(C_{n-1} + C_{n-1}) + (\bar{A}\bar{B} + \bar{A}B) C_{n-1}$$

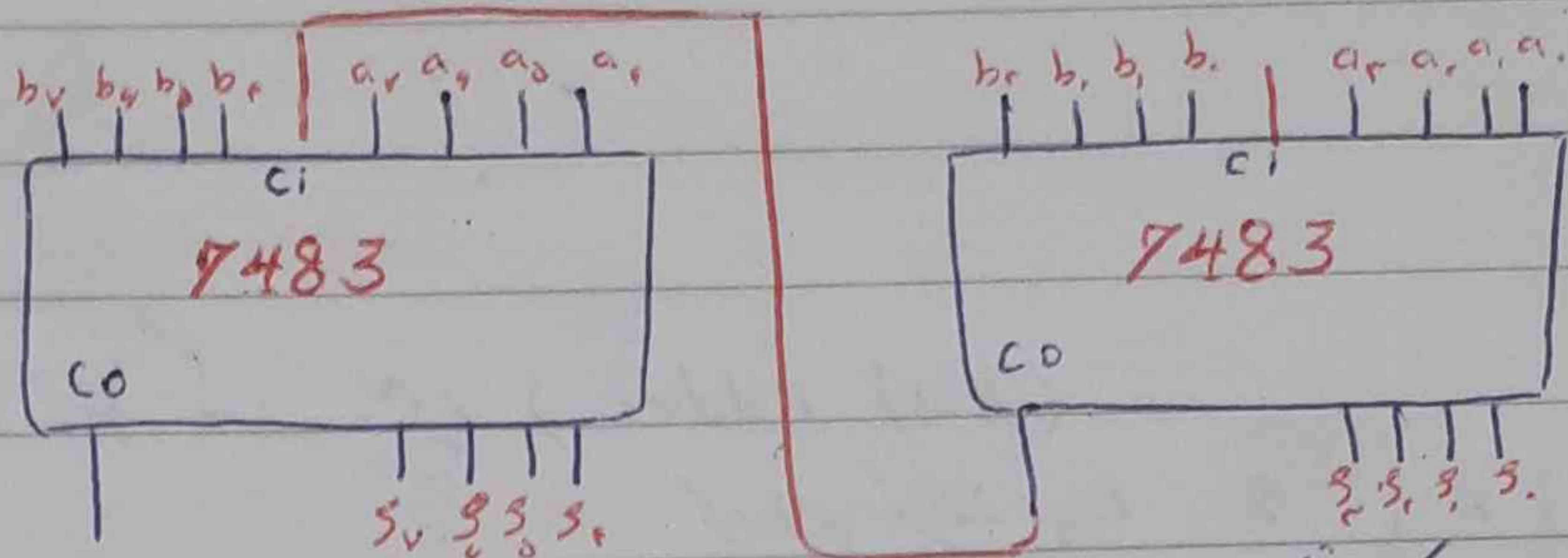
$$= AB + (A \oplus B) C_{n-1} \quad \text{نورانی مدار}$$



نورانی مدار نیم هالتر



آی سی 7483 TTL شماره 7483
 4 بیتی می باشد 4 بیت را با در نظر
 کسر ورودی با هم جمع می کند

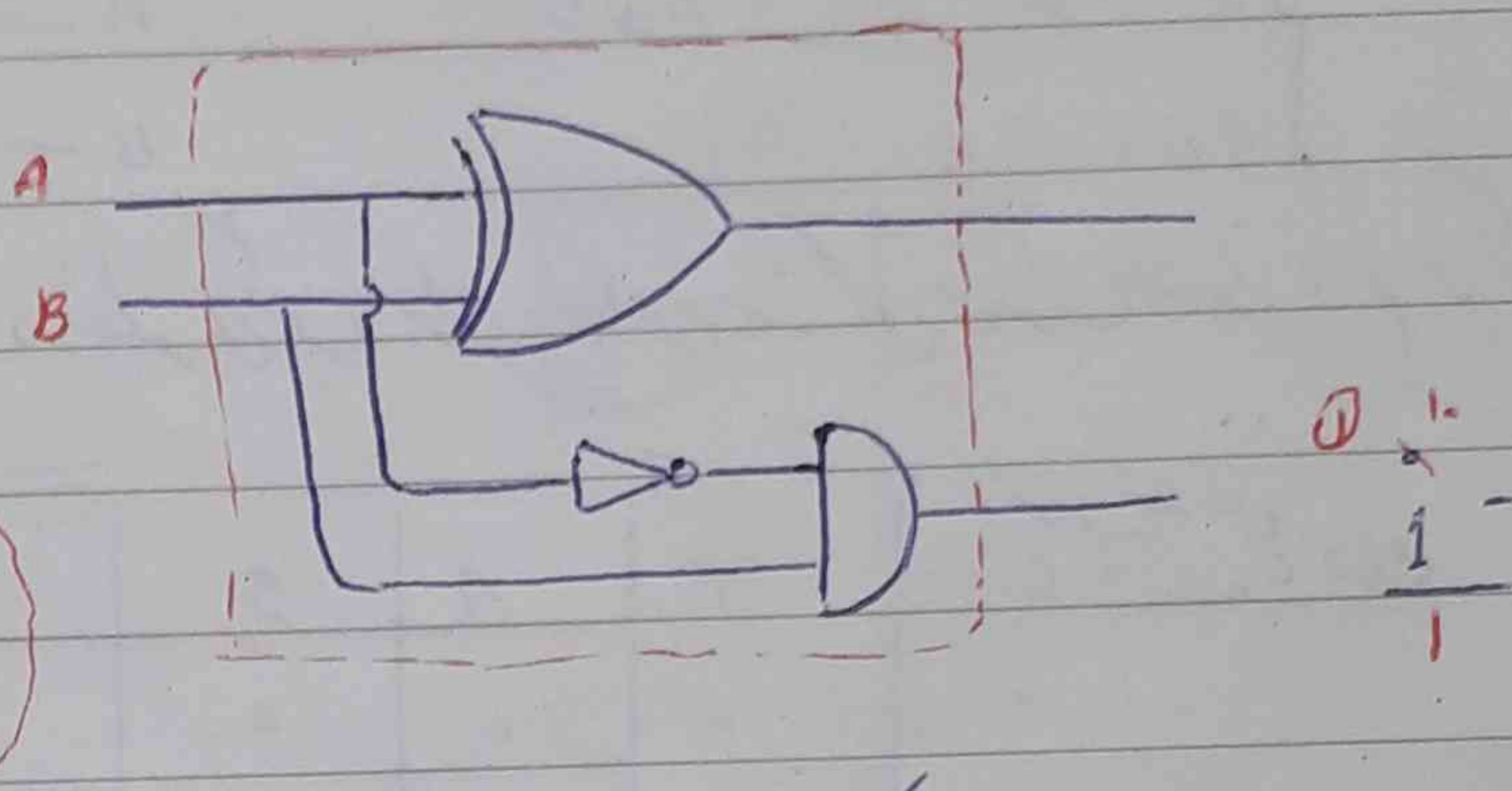


برای داشتن یک نام دیگر دو حالت عدد تمام چهار ۷۴۸۳ را در کنار هم قرار داد. و مطابق شکل کسر خودی طبق جدول
 در دو طبقه به وصل می کنیم

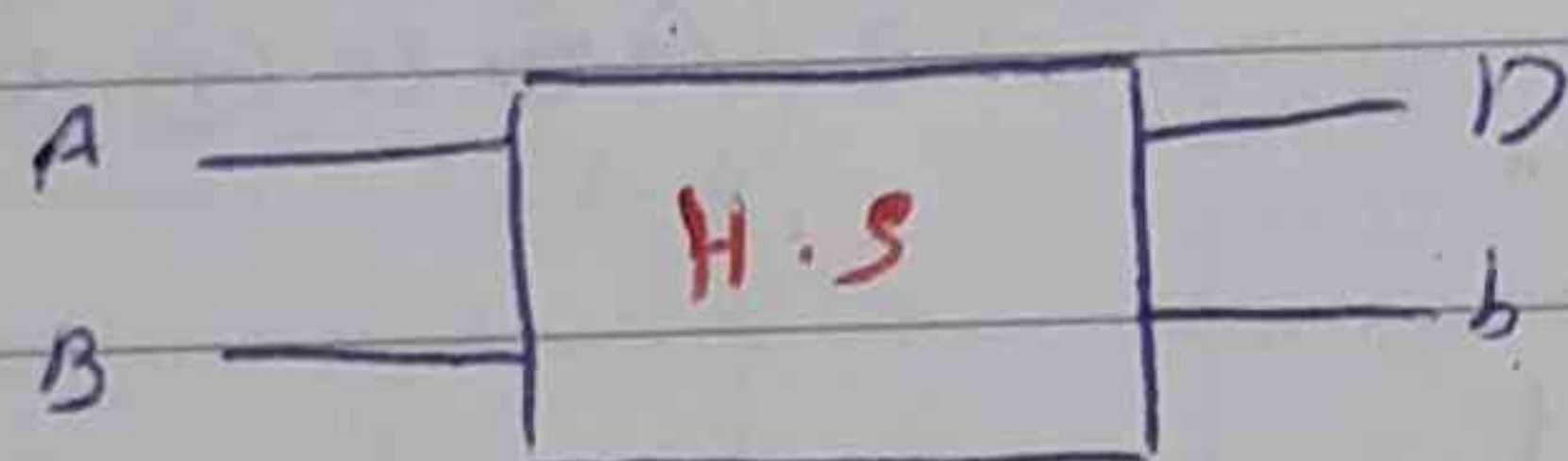
حاصل تفاوت
 بار و بار هم فرض

B	A	D	b_n
۰	۰	۰	۰
۰	۱	۱	۰
۱	۰	۱	۱
۱	۱	۰	۰

بررسی مدارهای تفریق گر (Subtractor)



مدار نیم تفریق گر است که رقم قرض به طبقه قبل را در نظر نمی گیرد برای رفع این مشکل باید از مدار تمام تفریق
 گر (Full Subtractor) F.S استفاده کرد



$$\begin{cases} D = A\bar{B} + \bar{A}B = A \oplus B \\ b_n = \bar{A}B \end{cases}$$

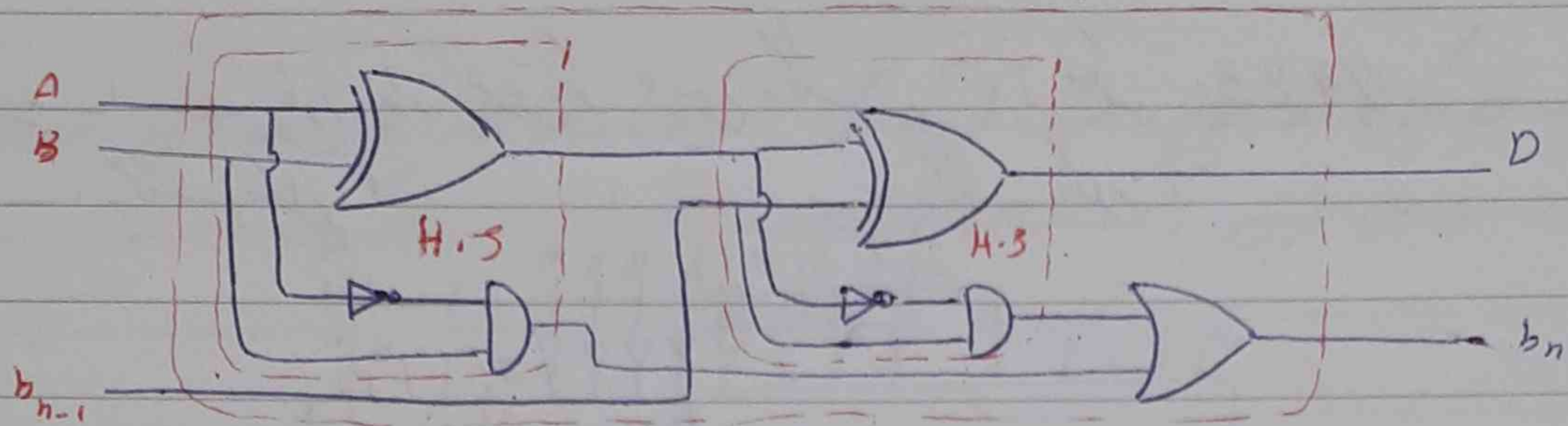
رقم قرض به طبقه قبل
 (بارور و برون)

b_{n-1}	B	A	D	b_n
۰	۰	۰	۰	۰
۰	۰	۱	۱ ✓	۰
۰	۱	۰	۱ ✓	۱
۰	۱	۱	۰	۰
۱	۰	۰	۱ ✓	۱
۱	۰	۱	۰	۰
۱	۱	۰	۰	۱
۱	۱	۱	۱ ✓	۱

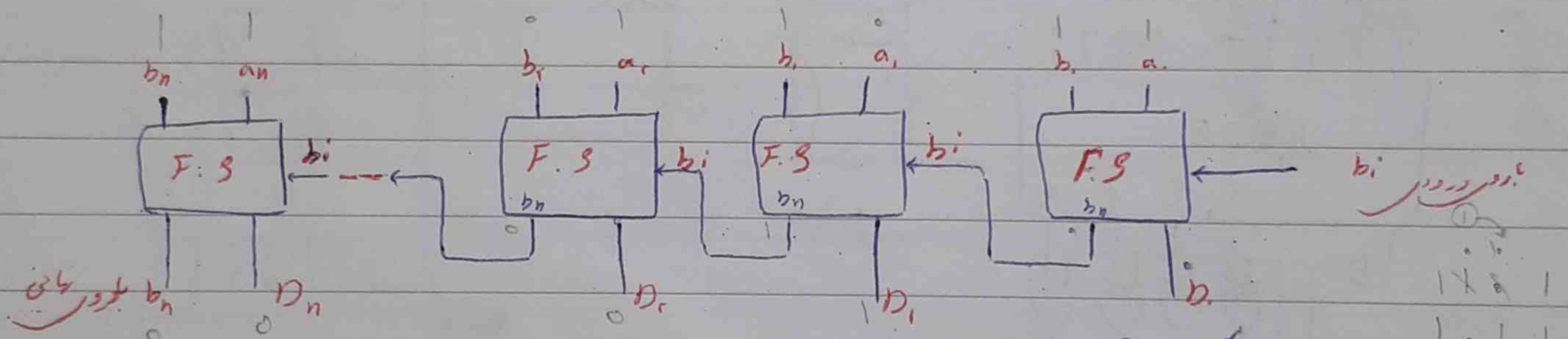
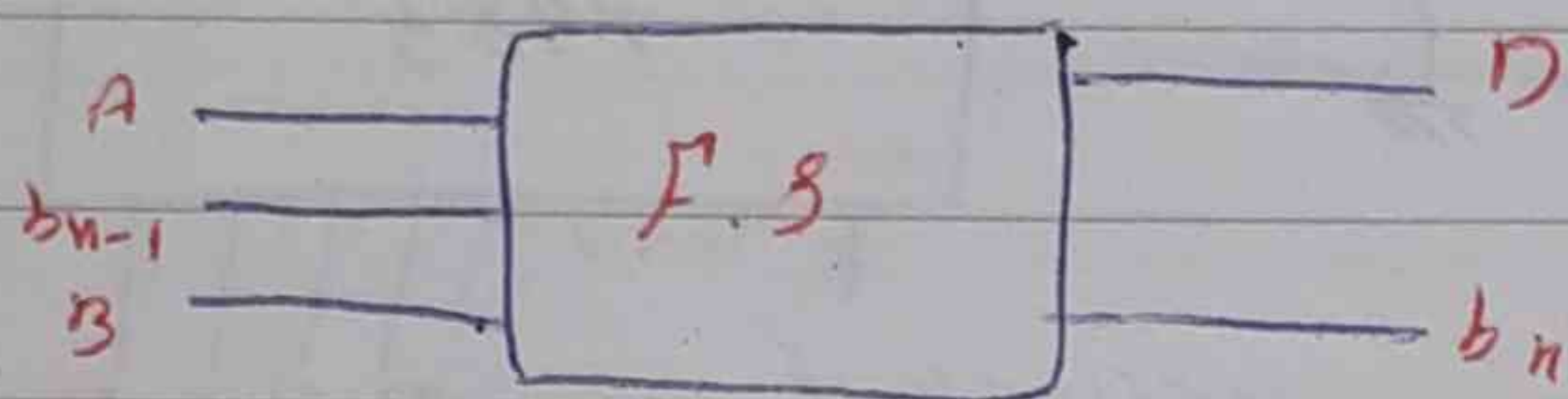
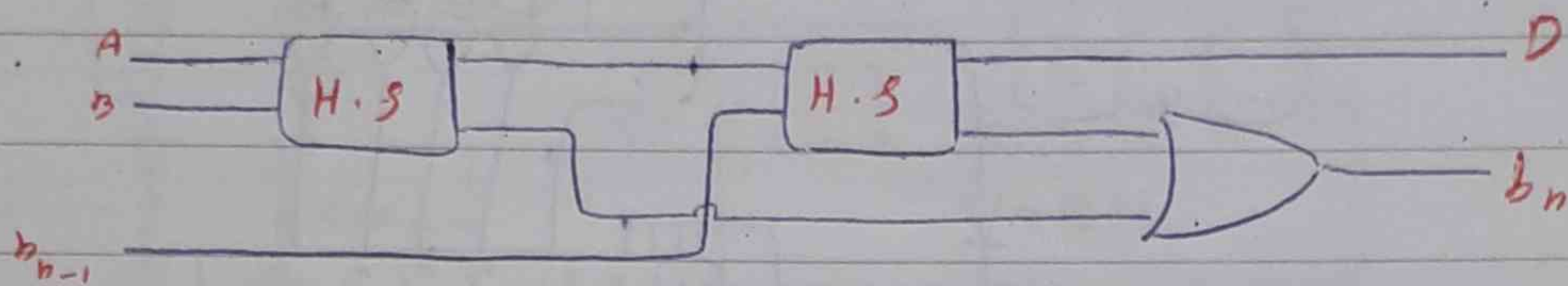
$$D = A - B - b_{n-1} = A - (B + b_{n-1})$$

$$\begin{aligned} D &= A\bar{B} \bar{b}_{n-1} + \bar{A}B \bar{b}_{n-1} + \bar{A}\bar{B}b_{n-1} + A\bar{B}b_{n-1} \\ &= (\bar{A}\bar{B} + A\bar{B})b_{n-1} + (\bar{A}B + AB)b_{n-1} \\ &= \bar{A}\bar{B} + (A \oplus B)b_{n-1} \end{aligned}$$

$$\begin{aligned} b_n &= \bar{A}B \bar{b}_{n-1} + \bar{A}\bar{B}b_{n-1} \\ &= \bar{A}B(b_{n-1} + \bar{b}_{n-1}) + (\bar{A}\bar{B})b_{n-1} \\ &= \bar{A}B + (\bar{A}\bar{B})b_{n-1} \end{aligned}$$



مدار داخل تمام تفریق کو یک سیتی (F.S)



تمام تفریق کو n سیتی

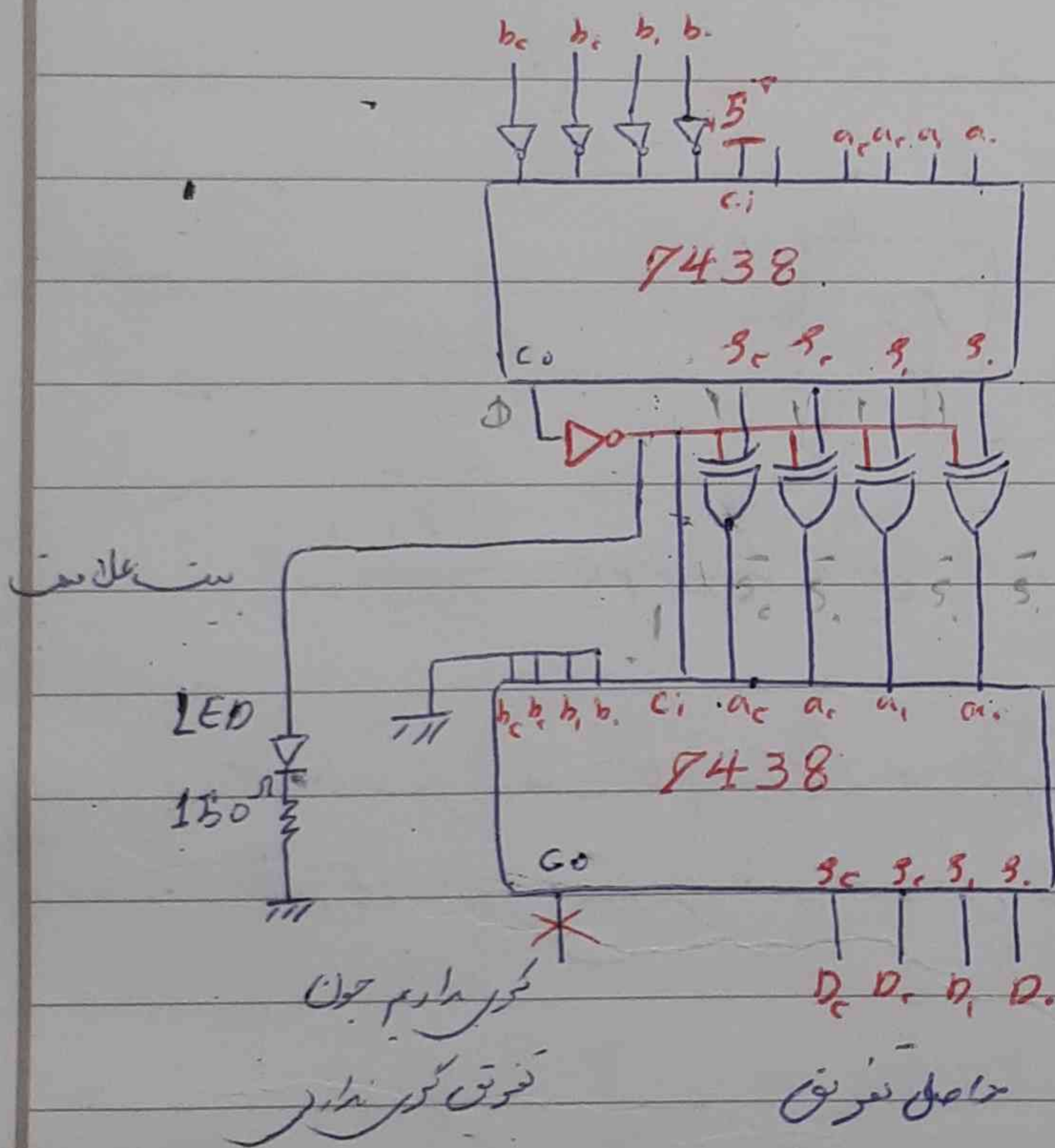
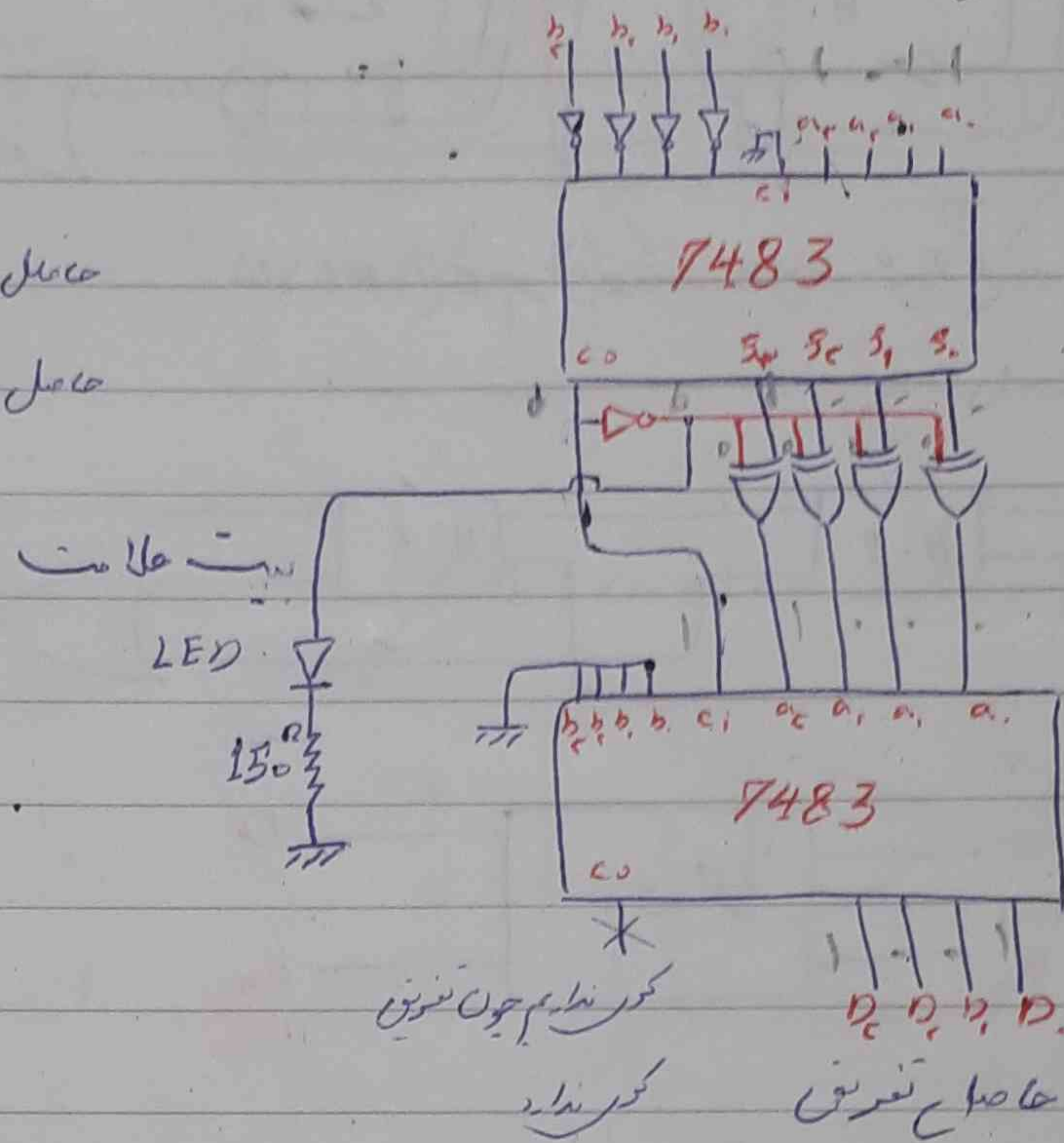
برای داشتن یک تمام تفریق گر n سیتی باید تعداد n تمام تفریقگر اینی را مطابق شکل در کنار هم قرار داد و باروی خودی ۲ طبقه را به باروی ورودی طبقه بعد وصل نمود

$$\begin{array}{r} \text{10} \\ \text{X} \quad \text{X} \quad \text{X} \quad \text{1} \\ \hline \text{0} \quad \text{1} \quad \text{1} \quad \text{1} \end{array}$$

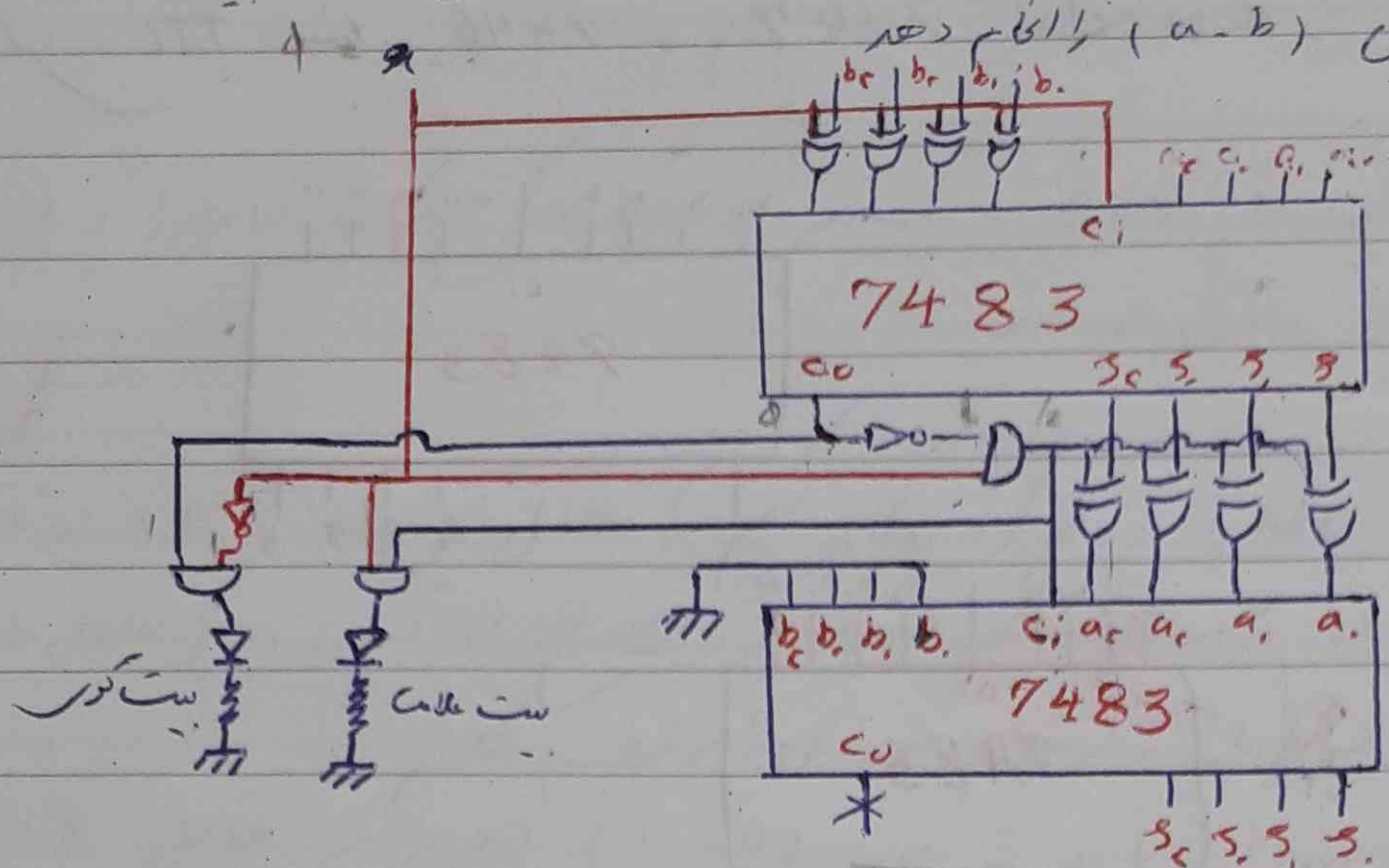
اصولاً ۱۰ تفریق گرفته شده اند که با ۱۰ ساخته شده است و معمولاً تفریق از طریق جمع و به کمک شکل ۱ یا شکل ۲ انجام می شود

مطلوب است خروج مدار تفريق گز ۴ سني بگل ۱۰ مگر 7483
 الف - بگل ۱
 ب - بگل ۲

حاصل معنی به روشن LED
 حاصل نیست به خاموش LED

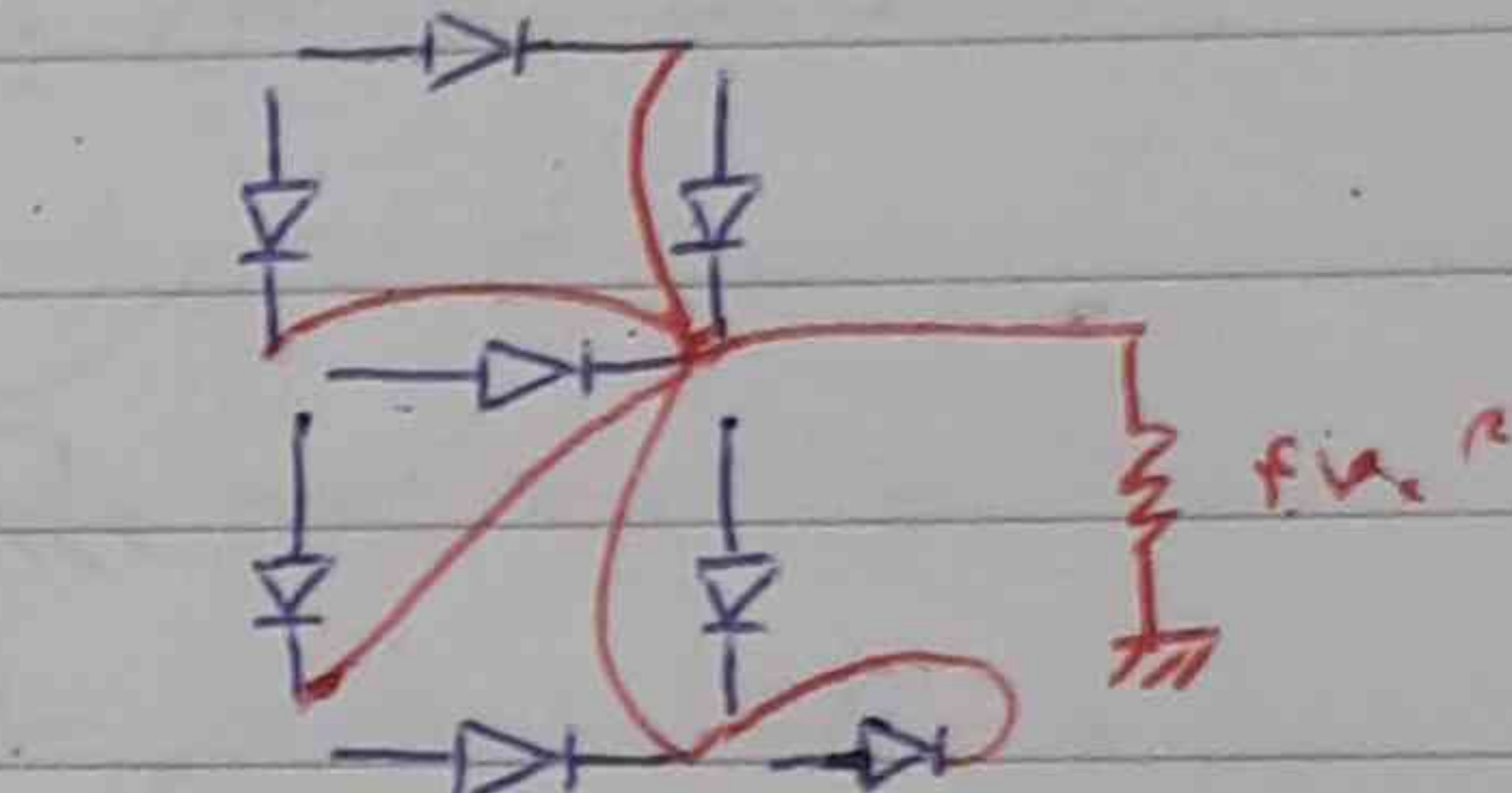
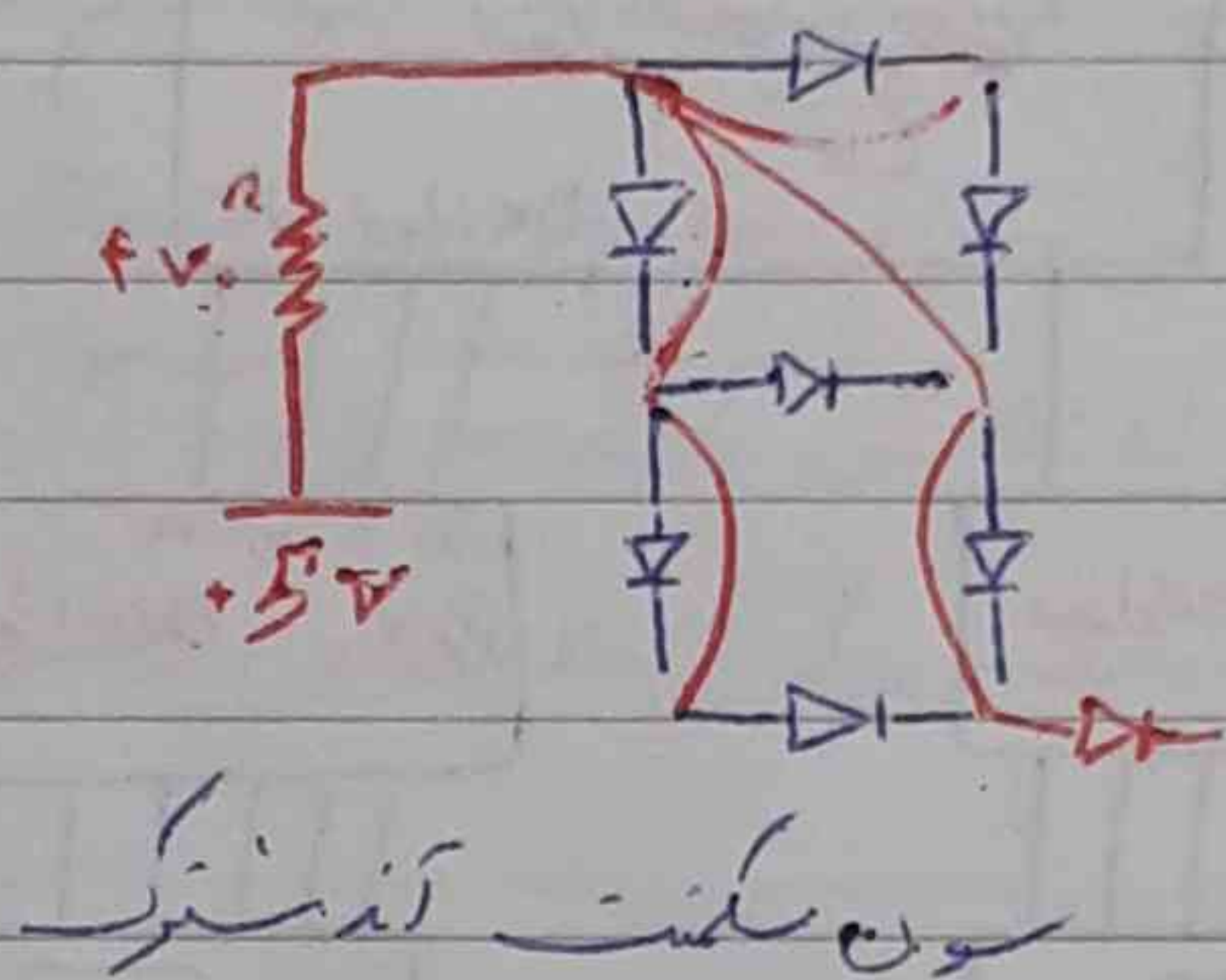
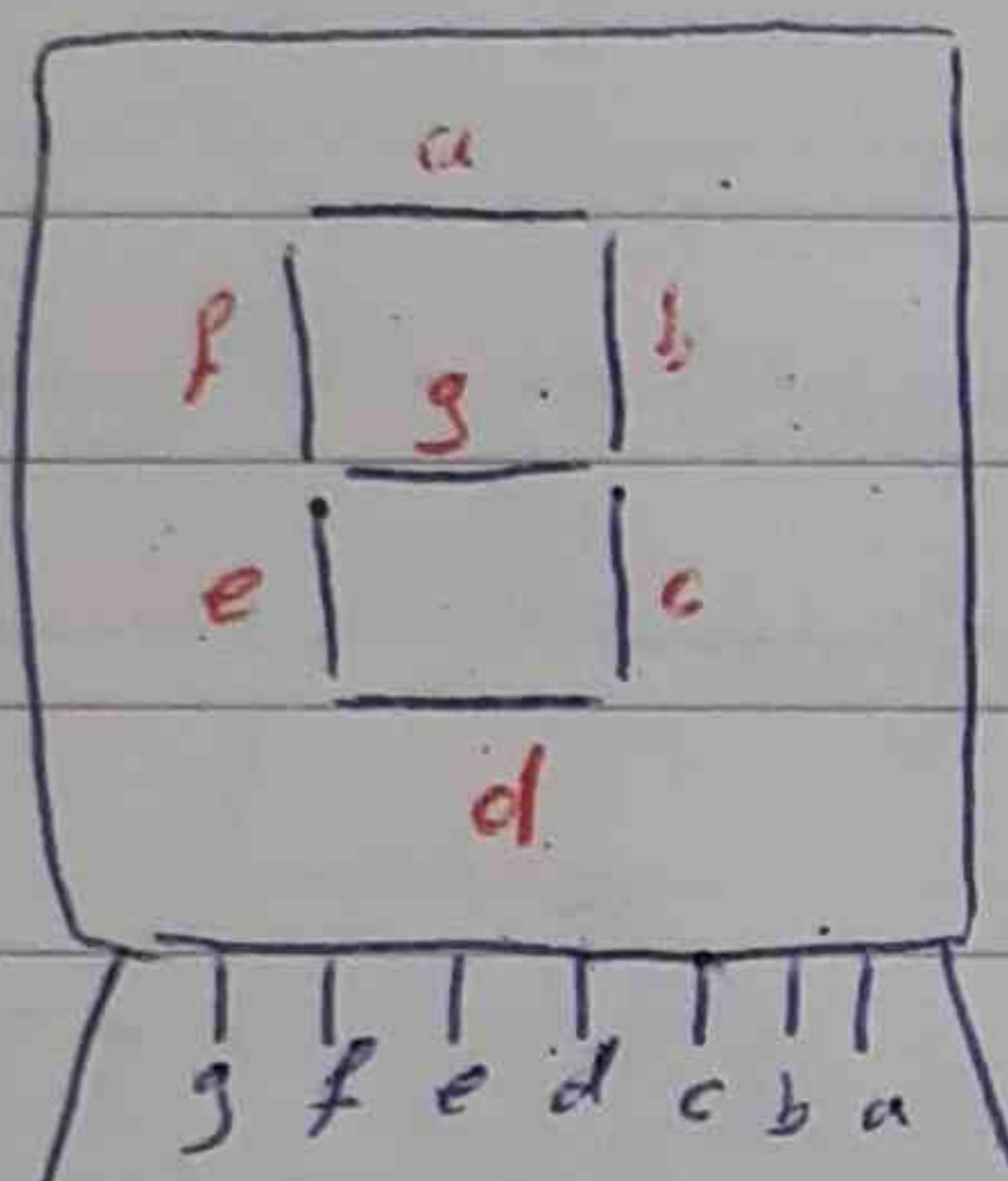


تقریباً ۳۰۰ عددی با یک خط کنترل ۸ طرح داریم به طوریکه اگر ۰ باشد مدار جمع دو عدد ۴ بیتی ۵ و ۶ را انجام دهد و اگر ۱ باشد مدار عمل تفریق (۵-۶) را انجام دهد



7 Segment

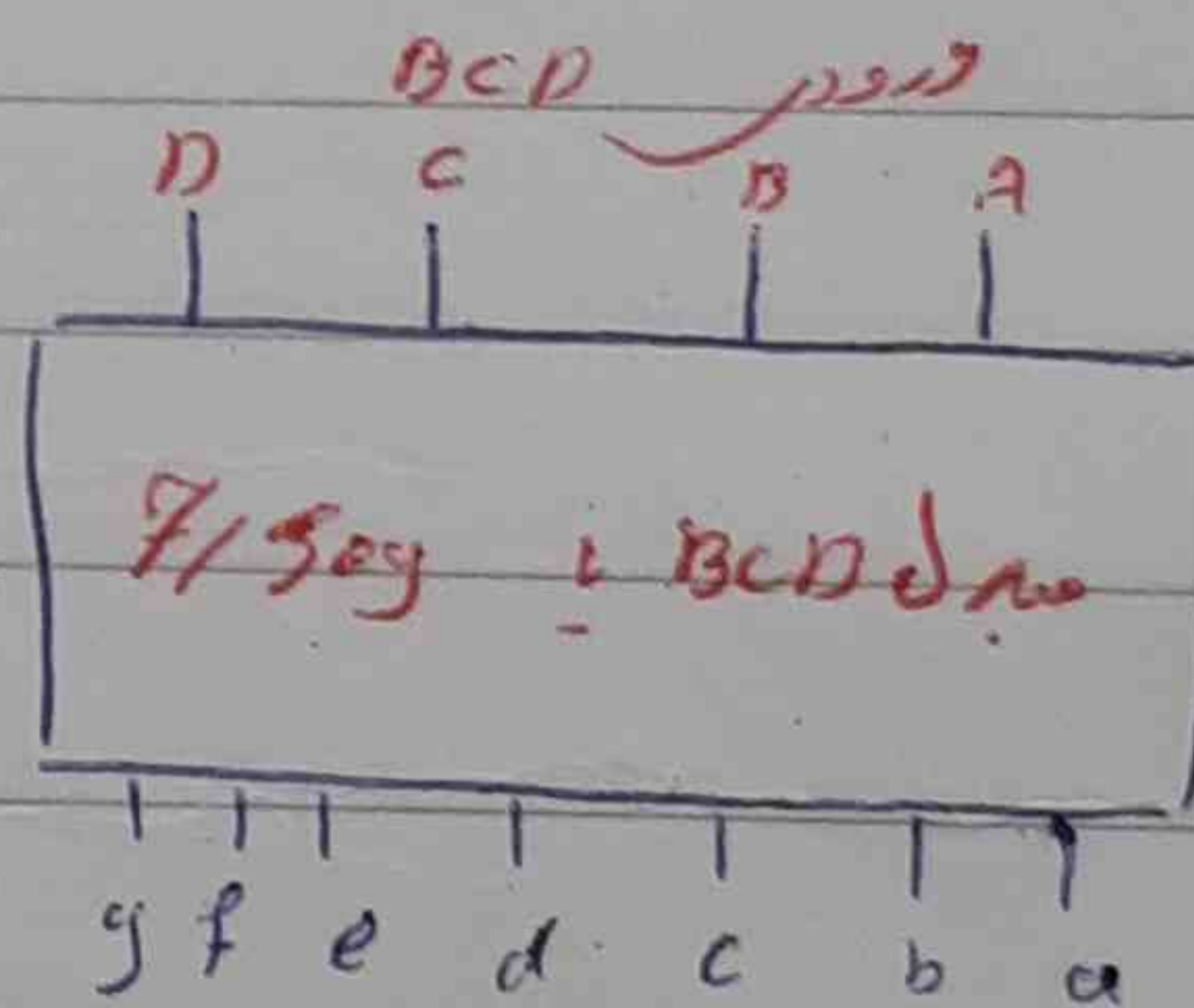
جمع در کده BCD طرح مدار BCD



7 Segment

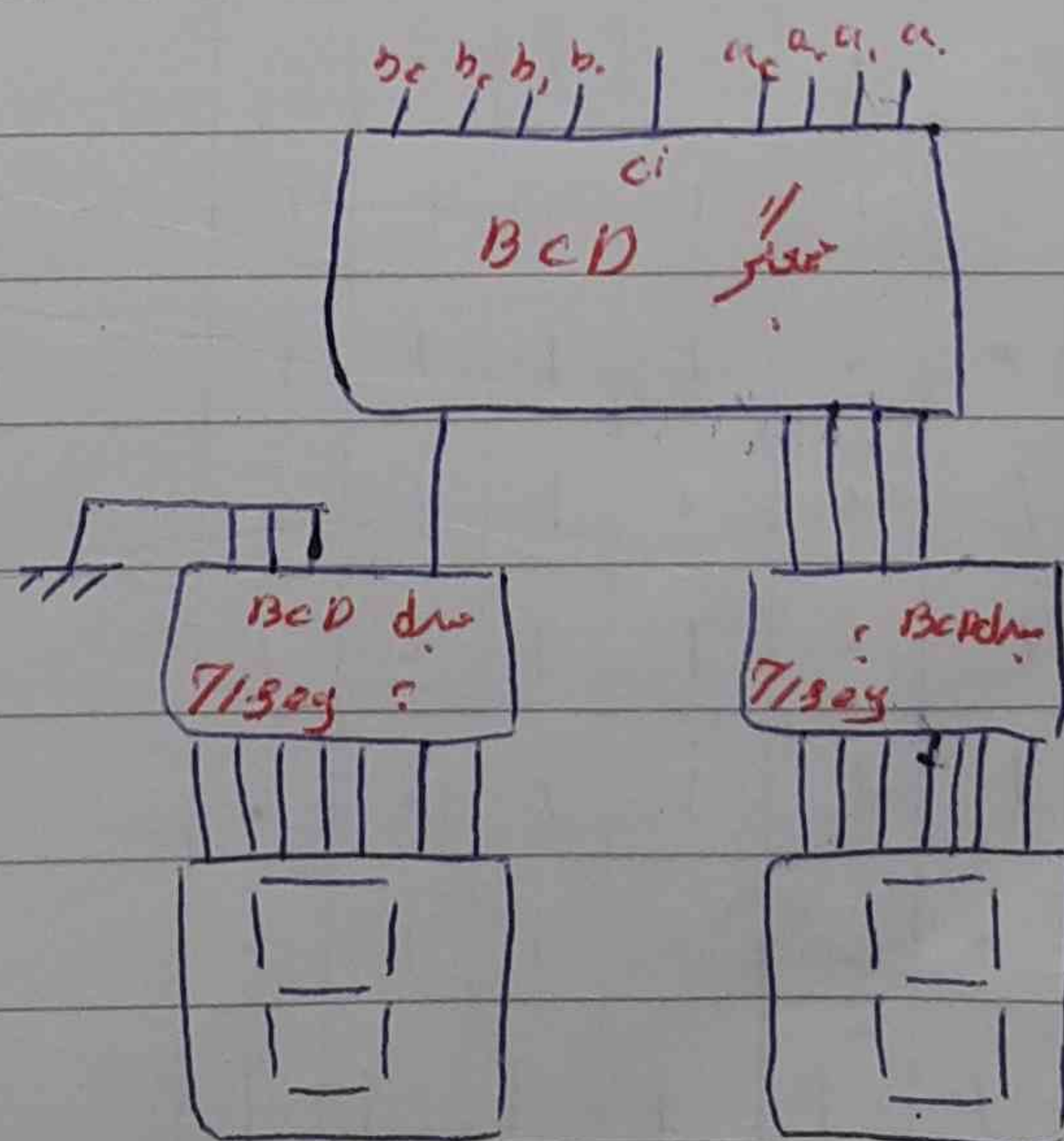
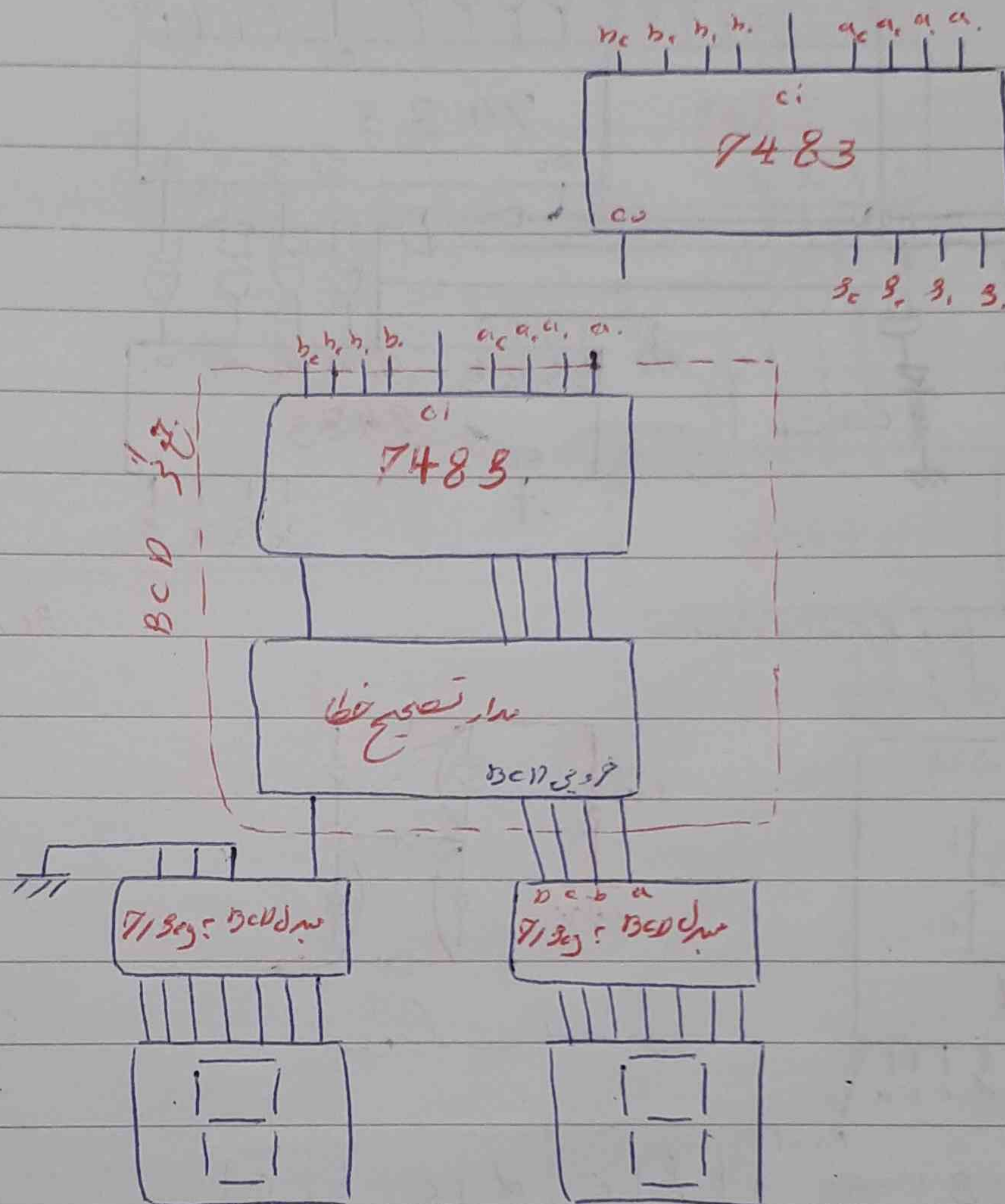
7 Segment BCD

	D	C	B	A	g	f	e	d	c	b	a
0	.	.	.	.	.						
1	.	.	.		.	.	.	.			.
2	.	.		.		.			.		
3	.	.				.	.				
4	.		.	.			.	.			.
5	.		.				.			.	
6	.									.	.
7	.				.	.	.	.			
8		.	.	.							
9		.	.				.	.			



خروجی سون گیت

• TTL ، 7448 : 7448 مدل BCD 71seg کد مشترک ۱۰
 • TTL ، 7446 ، 7447 : 7447 مدل BCD 71seg کد مشترک ۱۰



تبدیل با بیتی به BCD

هر رقم چهار بیت در که BCD نشان دهم

جمع کو BCD ، جمع است یک رقم BCD ، یک رقم BCD دیگر جمع کرد و حاصل را که باز در که BCD می باشد بر در 7489 نشان می دهد

در این حالت باید دو عدد BCD را با هم جمع کرد و کار کنیم که حاصل نیز در که BCD باشد تا بتوان آت را بر در 7489 نشان داد اگر حاصل در که BCD نبود خط می زد و است و دیگر حاصل قابل نمایش بر در 7489 نیست پس باید به صورتی این مشکل را برطرف کرد
 به فرض اگر عدد 5 یعنی (0101) و 3 یعنی (0011) را با هم جمع کنیم حاصل 8 یعنی (1000) خواهد شد که در حدود BCD و قابل نمایش بر در 7489 می باشد
 اما اگر عدد 5 یعنی (0101) و 7 یعنی (0111) را با هم جمع کنیم حاصل 12 یعنی (1100) خواهد بود که در حدود که با بیتی است و نمی توان آت را بر در 7489 نشان داد
 اما می دانیم هر یک از ارقام 12 در BCD قرار دارند بنابراین اگر هر رقم 12 را 4 بیت نشان دهم (تبدیل با بیتی) BCD ، هر رقم چهار بیت در که BCD نشان دهم ، در این صورت نخواهم داشت :

$$(12)_{10} = (1100)_2 = (0001 \ 1001)_{BCD}$$

که 4 بیت اول نشان دهیم 4 و چهار بیت دوم نشان دهیم 1 خواهد بود ، یعنی بر در 7489 قابل نمایش هستند پس این کار باید حاصل با بیتی را که عدد 12 بود به عدد 4 یعنی (0101) جمع کنیم

$$\begin{array}{r} 1100 \\ + 0101 \\ \hline 0001 \ 1001 \end{array}$$

1 2

از طرفی در جمع یک رقمی با احتساب کرای max به عدد $9+9+1=19$ می رسم که در این صورت به 5 منتقل می آید داریم و به 5 منتقل ۳۲ حالت وجود دارد که ترکیبات ۲۰ تا ۳۱ که هر کتبی از ۵ منتقل است که خواهد بود

	c	s _c	s _c	s _c	s _c	c'	s _c '	s _c '	s _c '	s _c '
0	.	.	.	.	.	.	.	.	.	.
1	.	.	.	0	1	.	.	.	.	1
2	.	.	.	1	0	.	.	.	1	.
3	.	.	.	1	1	.	.	.	1	1
4	.	.	1	0	0	.	.	1	.	.
5	.	.	1	.	1	.	.	1	0	1
6	.	.	1	1	0	.	.	1	1	.
7	.	.	1	1	1	.	.	1	1	1
8	.	1	.	.	.	.	1	.	.	.
9	.	1	.	.	1	.	1	.	.	1
10	.	1	.	1	0	1	.	.	.	.
11	.	1	.	1	1	1	.	.	.	1
12	.	1	1	0	.	1	.	.	1	.
13	.	1	1	.	1	1	.	.	1	1
14	.	1	1	1	.	1	.	1	.	.
15	.	1	1	1	1	1	.	1	.	1
16	1	.	.	.	.	1	.	1	1	.
17	1	.	.	.	1	1	.	1	1	1
18	1	.	.	1	.	1	1	.	.	.
19	1	.	.	1	1	1	1	.	.	1

حاصل جمع

در محدود

که BCD

است، تصحیح می شود

$+ (0000)_2$

حاصل در محدود

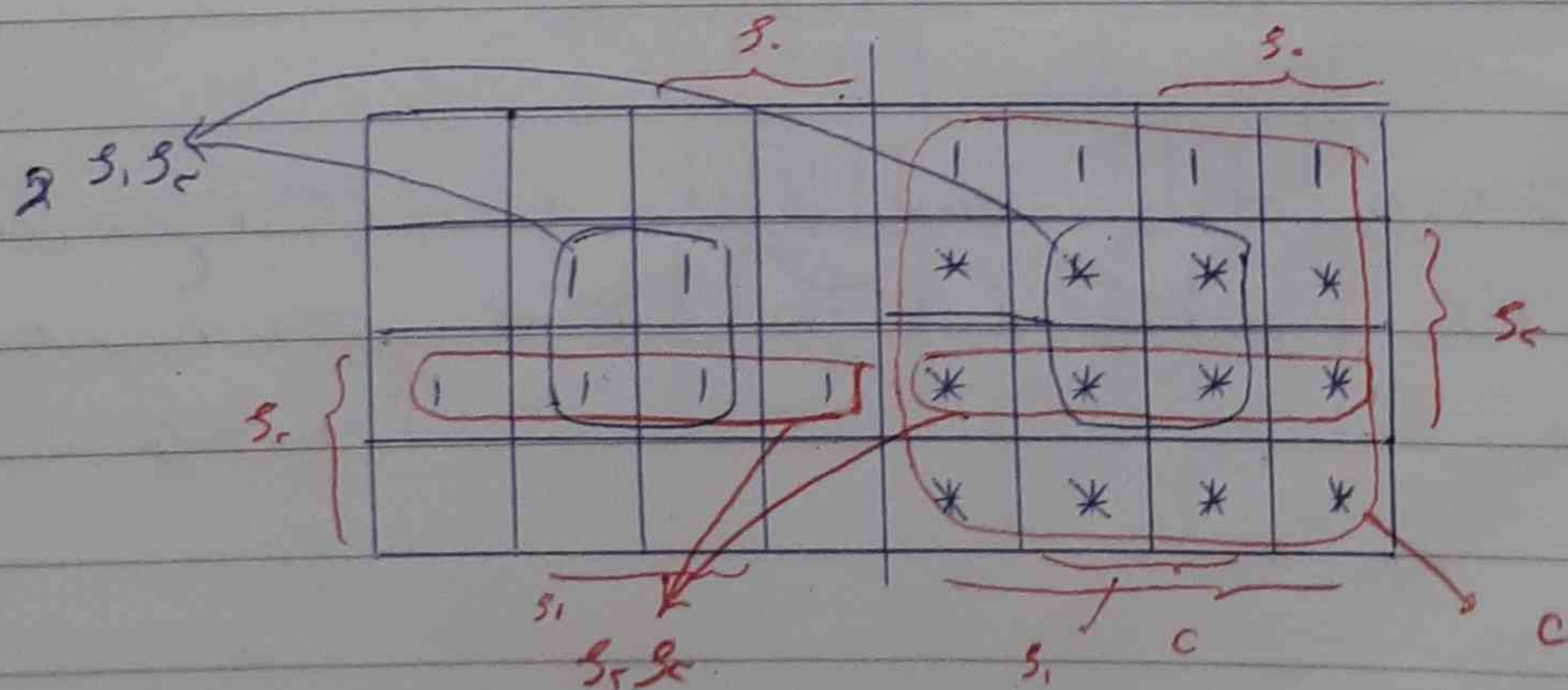
که BCD

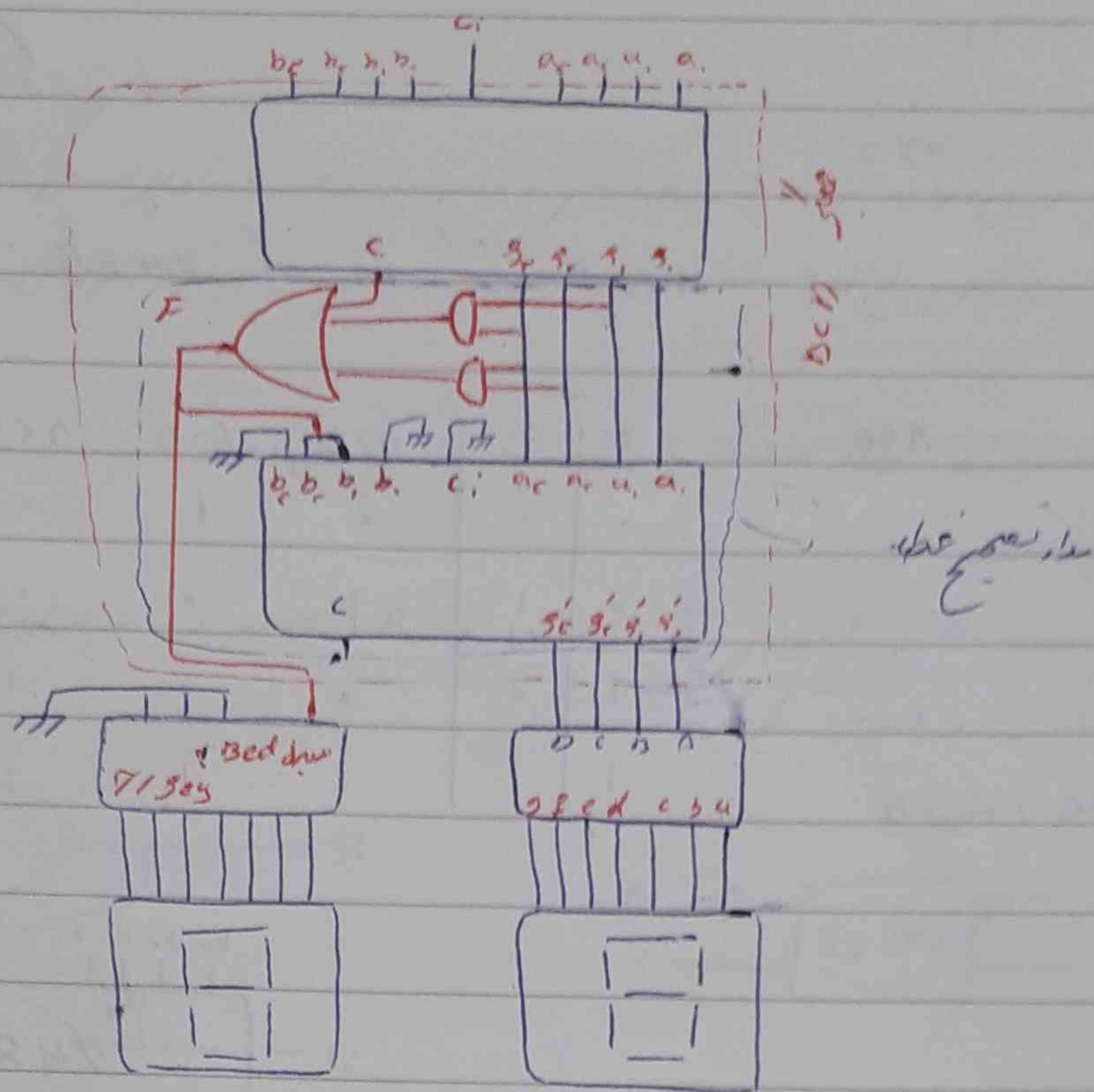
و خطا می باشد

و باید تصحیح شود

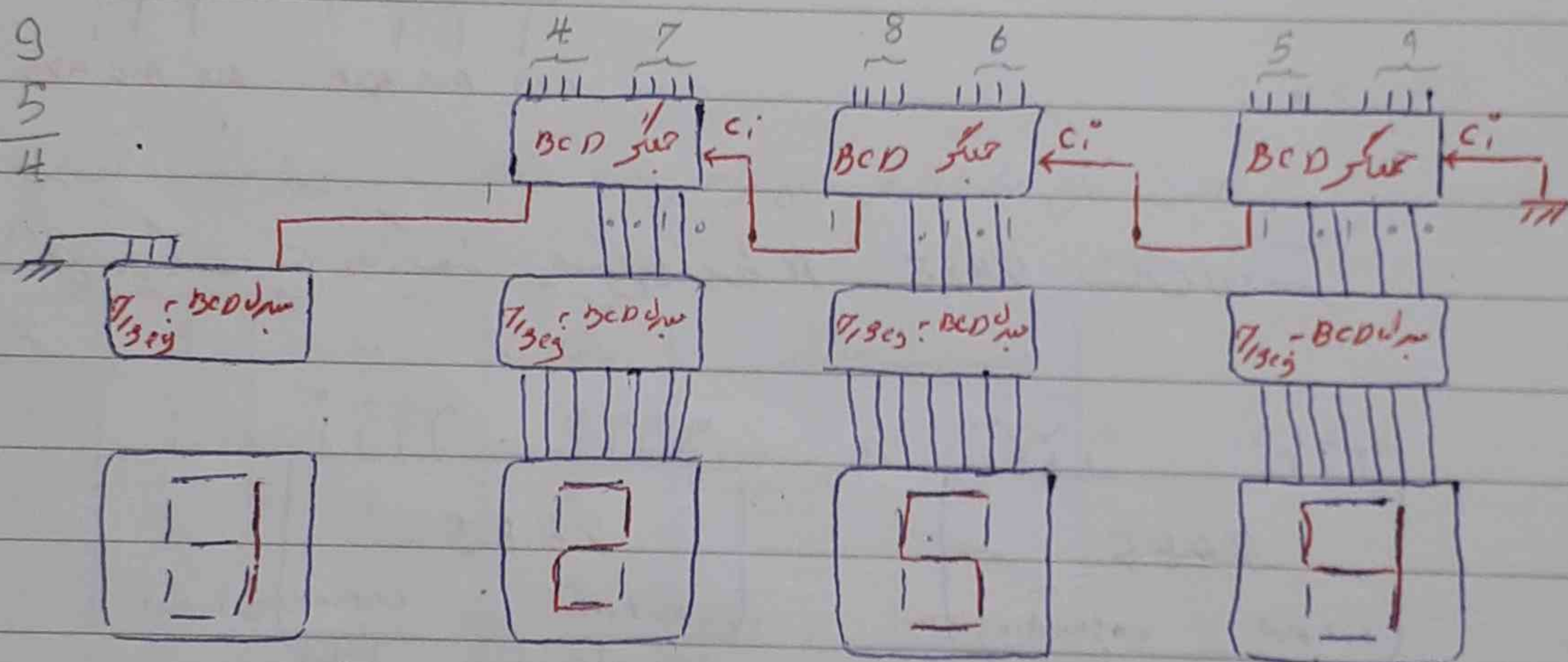
$+ (0110)_2$

تابع خطا $f(s_1, s_2, s_3, s_4, c) = \sum_m (10 - 19) + dc (20 - 31) = s_1 s_2 + s_1 s_3 + c$



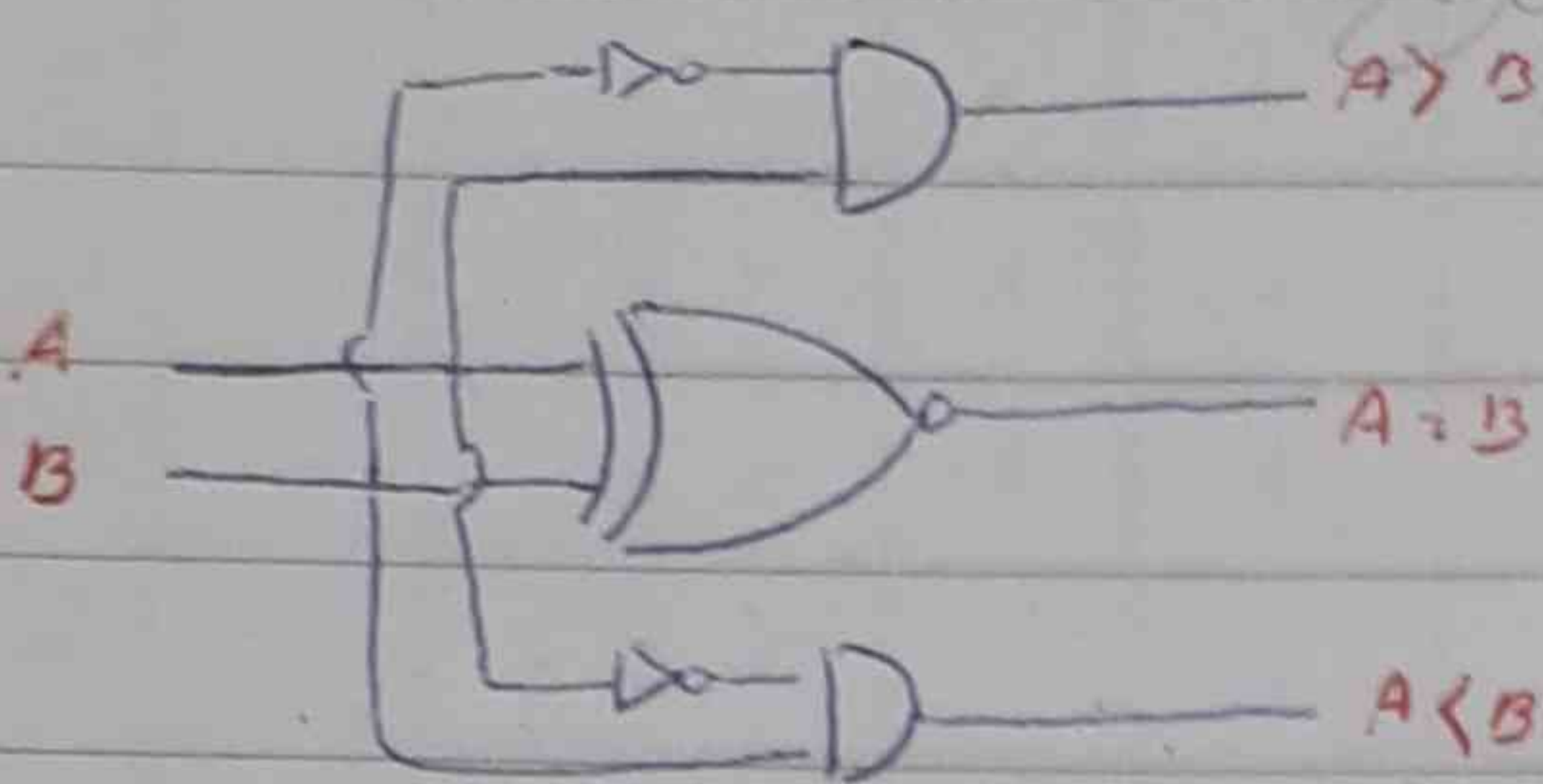


769
485
1254



برای داشتن یک شمارنده BCD، n رقیب به تعداد n شمارنده BCD یک نفر در کنار هم قرار داده و کوی خروجی هر طبقه را به کوی ورودی طبقه بعد وصل نمود

بررسی مدارات مقایسه کننده



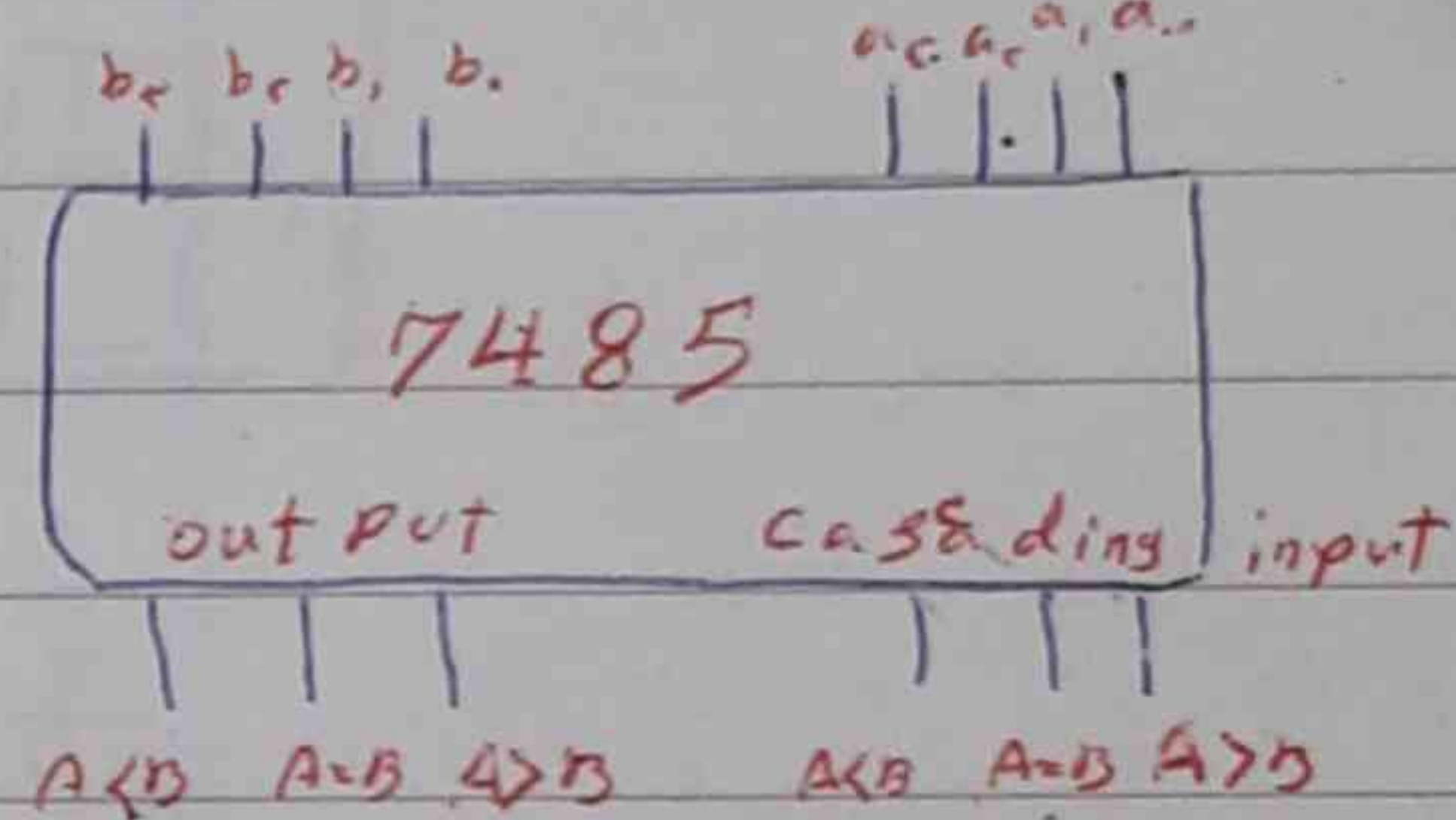
IC 7485 TTL شماره یک مقایسه کننده 4 بیتی می باشد

B	A	$A > B$	$A = B$	$A < B$
0	0	0	1	0
0	1	1	0	0
1	0	0	0	1
1	1	0	1	0

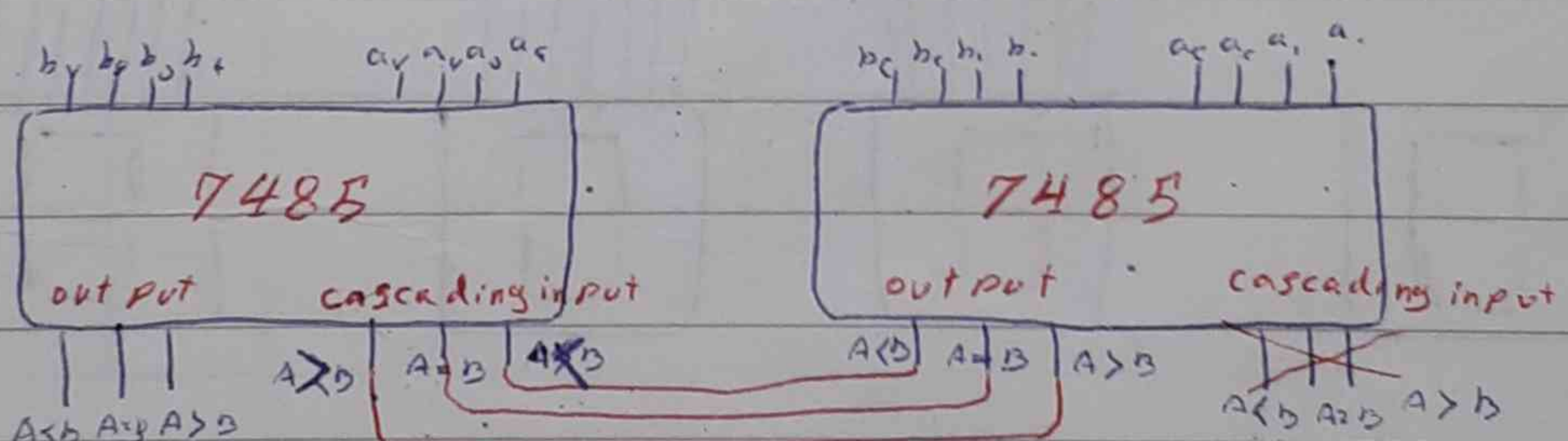
$F(A > B) = A\bar{B}$

$F(A = B) = \bar{A}\bar{B} + AB = A \odot B$

$F(A < B) = \bar{A}B$



مدار شکل زیر یک مقایسه کننده 8 بیتی است که از دو IC 7485 ساخته شده است



مدار شکل زیر یک مقایسه کننده 4 بیتی توسط مدار 7483 است

بررسی شکل 2: دو ترمینال دو عدد متساوی حاصل می شود و کور یک است

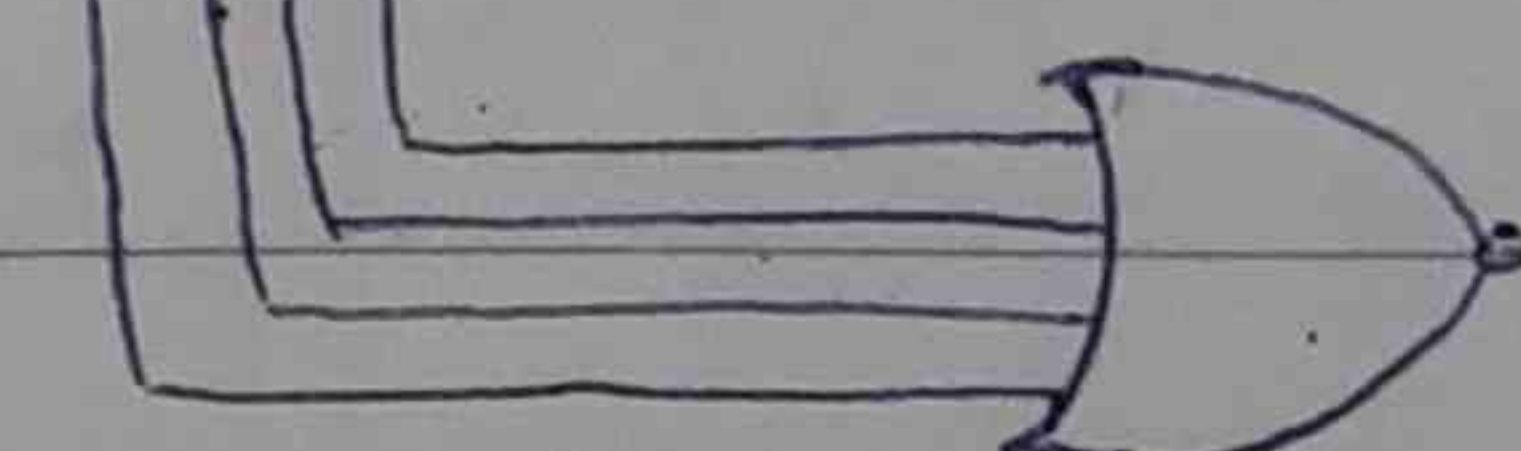
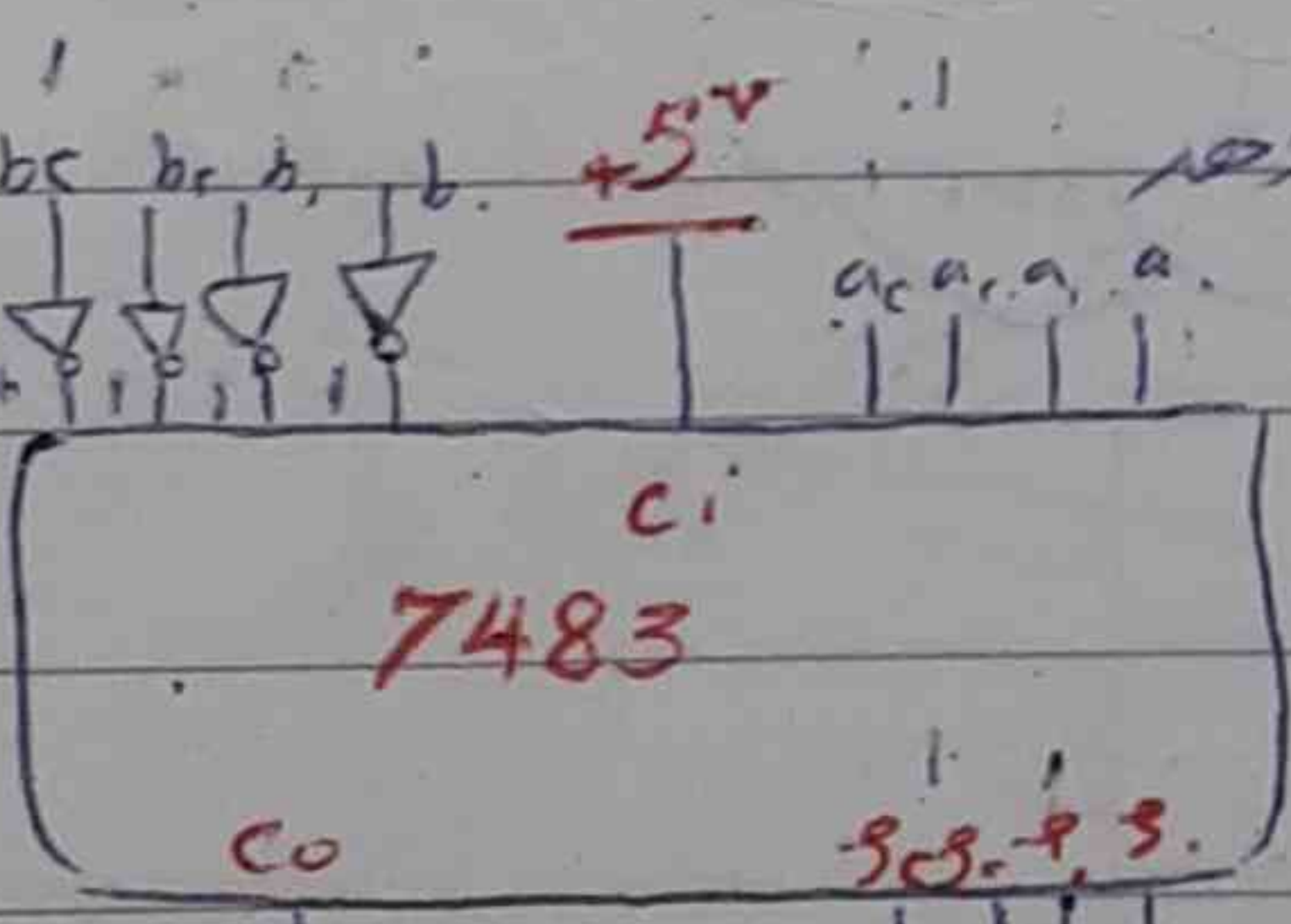
اگر $A > B$ کور داریم

اگر $A < B$ کور نداریم

$A = B$

$A > B$

$A < B$

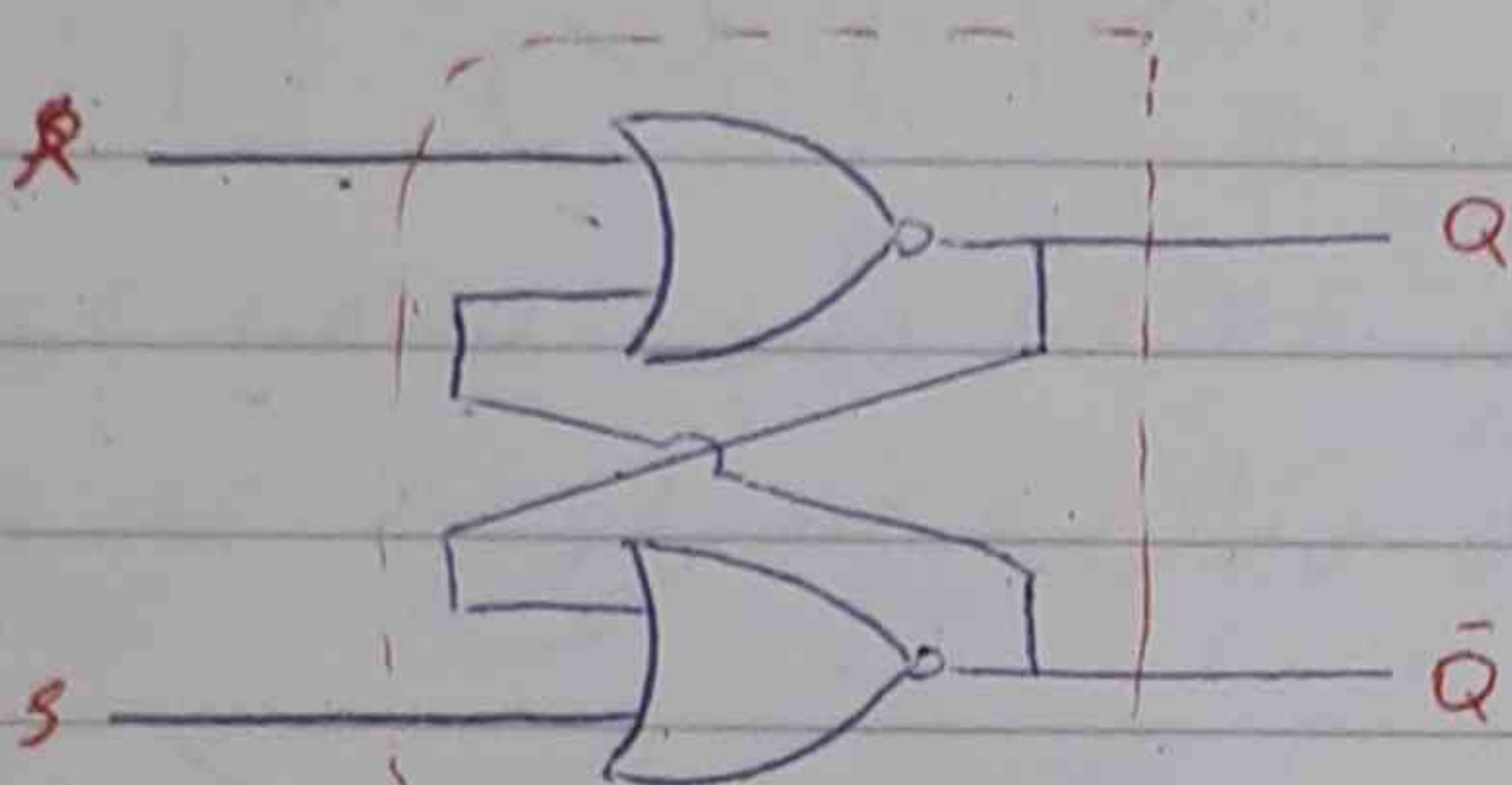


فصل ۴ - مدارات ترتیبی

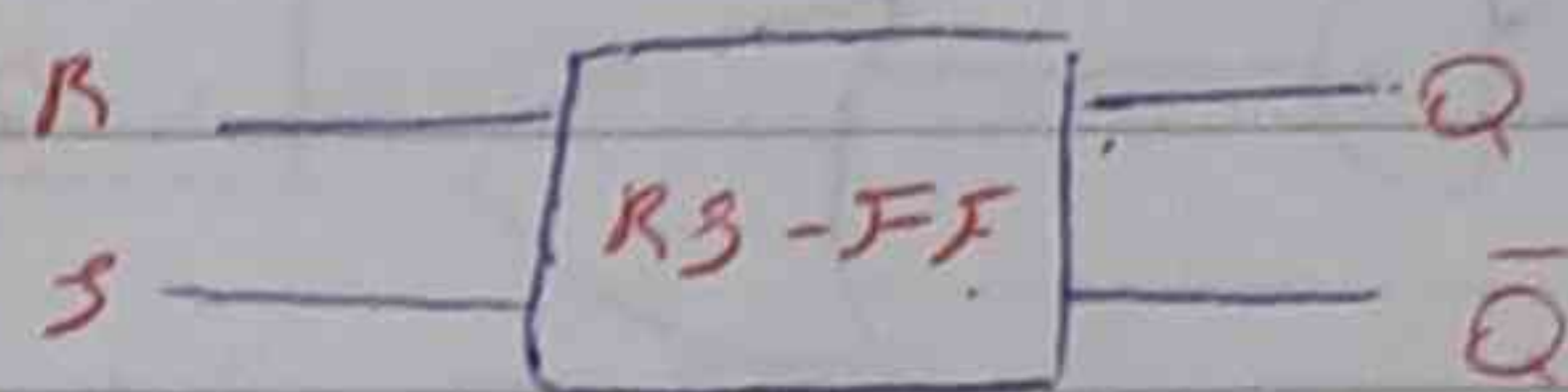
• مداراتی هستند که خروجی آنها در هر لحظه علاوه بر ورودی به حالتی گزیده شده مدار ترتیبی دارد. در حقیقت این مدارات دارای قابلیت ذخیره اطلاعات بود. در این صورت ورودی آنها از بین نمی رود.

عنصر اصلی این مدارات سلول حافظه یا فلیپ فلوپ می باشد.

نکته: یک فلیپ فلوپ دارای ۲ ورودی R (ریست) و S (سِت) و دو خروجی Q و $\bar{Q}$ می باشد که این خروجی ها همیشه نات (NOT) یکدیگرند.



مدار داخلی RS-FF



جدول صحت RS-FF

یعنی در ورودی ها و حالت فعلی مدار داریم و می خواهیم حالت بعدی را بدست آوریم.

ورودی ها	حالت فعلی	حالت بعدی	وضعیت مدار
R	S	Q_{n-1}	Q_n
۰	۰	۰	۰
۰	۰	۱	۱
۰	۱	۰	۱
۰	۱	۱	۱
۱	۰	۰	۰
۱	۰	۱	۰
۱	۱	۰	۰
۱	۱	۱	۰

حالت ذخیره: $Q_n = Q_{n-1}$

حالت سِت (Set)

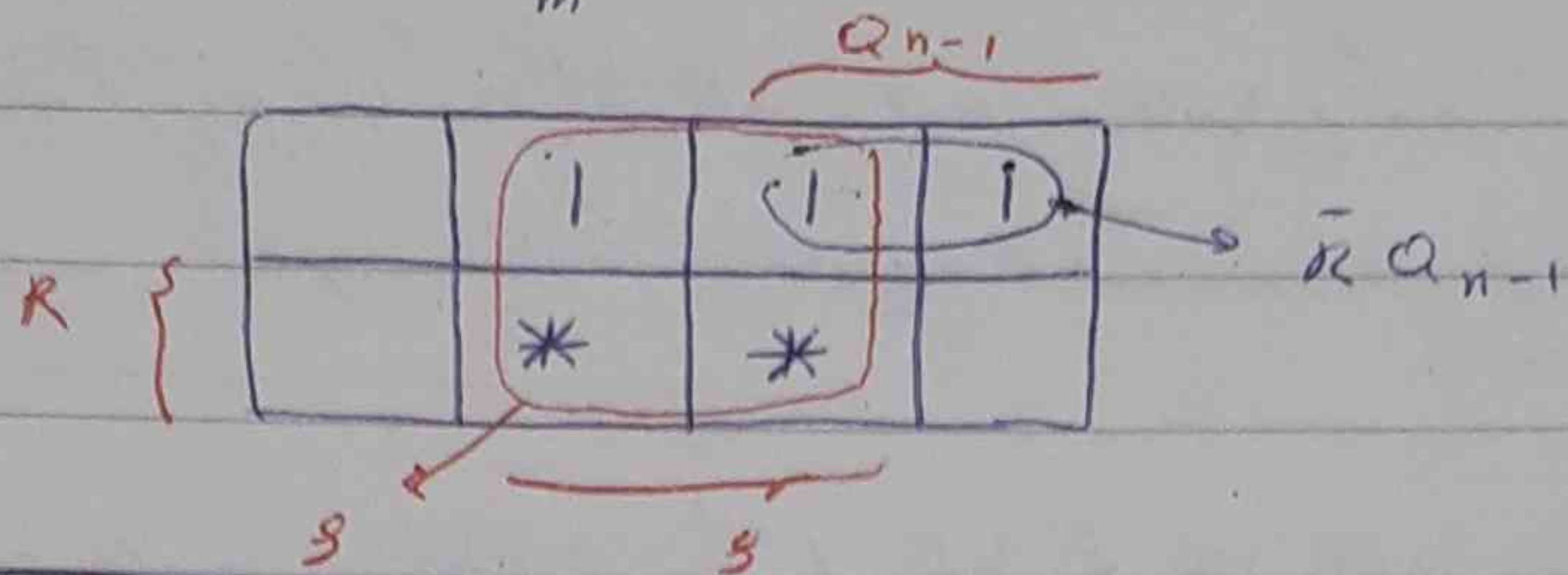
حالت ریست (Reset)

حالت ممنوع (غیر مجاز)

ملاحظه شود اگر $R=S=1$ شود هیچ خروجی ها NOT یکدیگر نیستند و این یک حالت غیر مجاز است. بنابراین باید کاربر کوته این حالت رخ ندهد. بنابراین باید $R=S=0$ یا $R=S \neq 1$ باشد. بنابراین می توان این حالت به عنوان دشت کمر استفاده نمود.

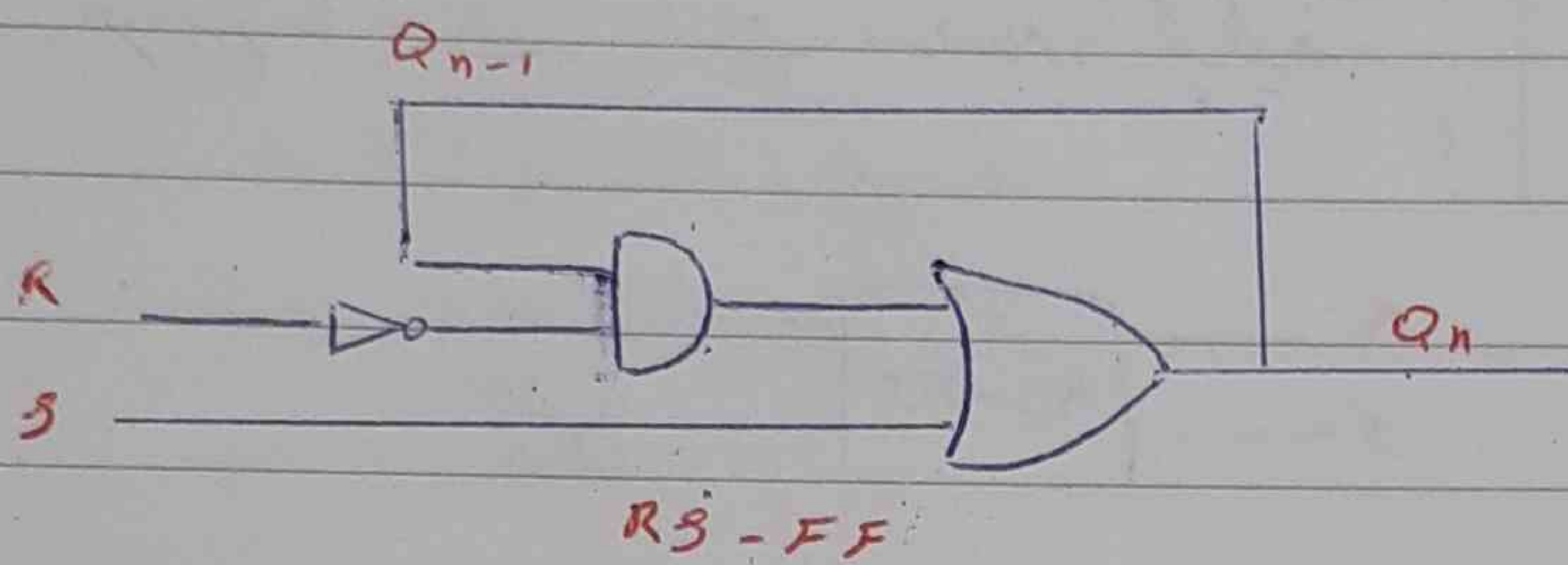
RS - FF مدار

$$Q_n = \sum_m (1, 2, 3) + dc (6, 7)$$



$$\begin{cases} Q_n = S + \bar{R} Q_{n-1} \\ R \cdot S \neq 1 \end{cases}$$

مدار شکل زیر به نوع فلیپ فلوب است

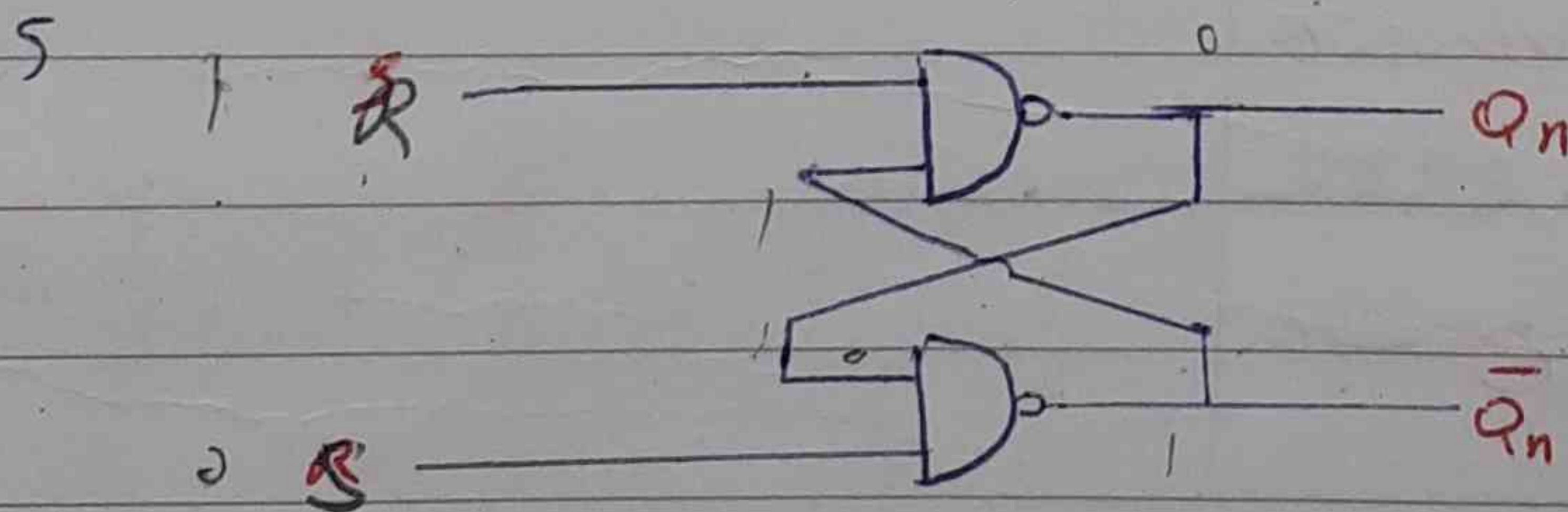


جدول تحریک RS - FF ، معنی حالت فعلی و حالت بعدی را داریم و می خواهیم ورودی را بدست آوریم

Q_n	Q_{n-1}	R	S	R	S
0	0	دفعه	0	*	0
0	1	دفعه	0	1	0
1	0	دفعه	1	0	1
1	1	دفعه	0	0	*

دفعه کردیم

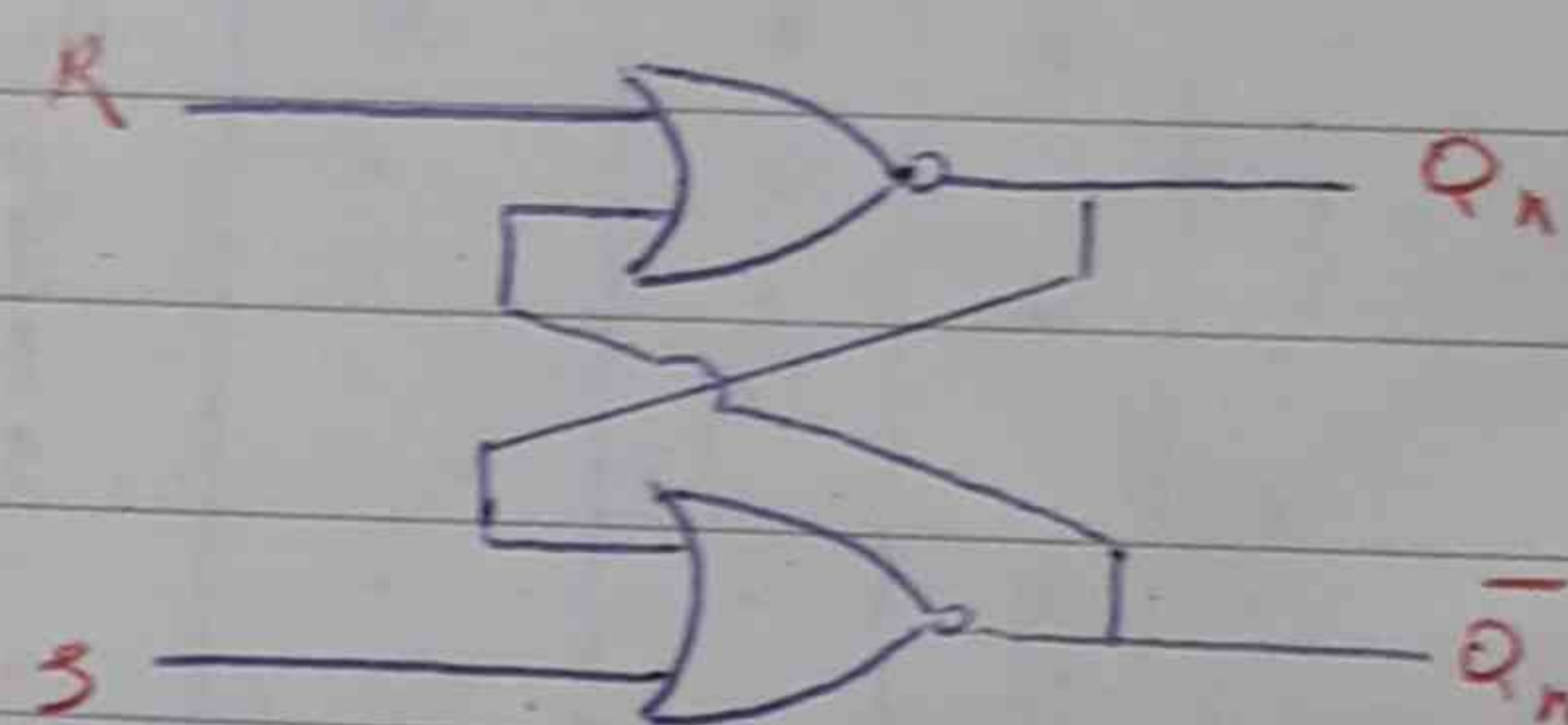
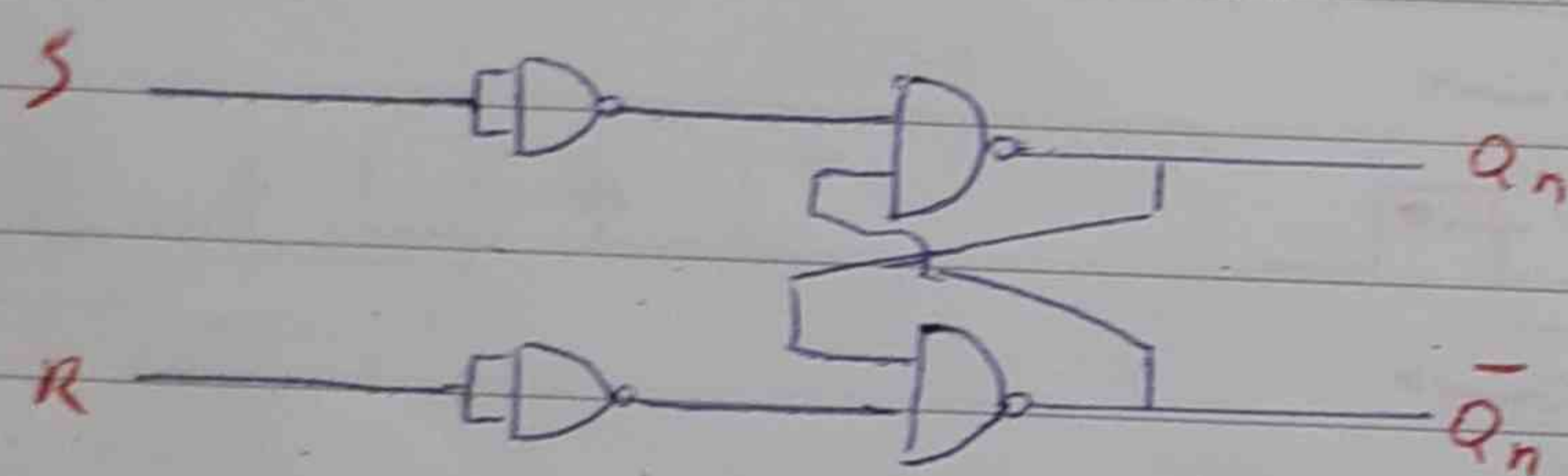
مدار RS - FF می توان با گیت NAND نیز اجرا نمود



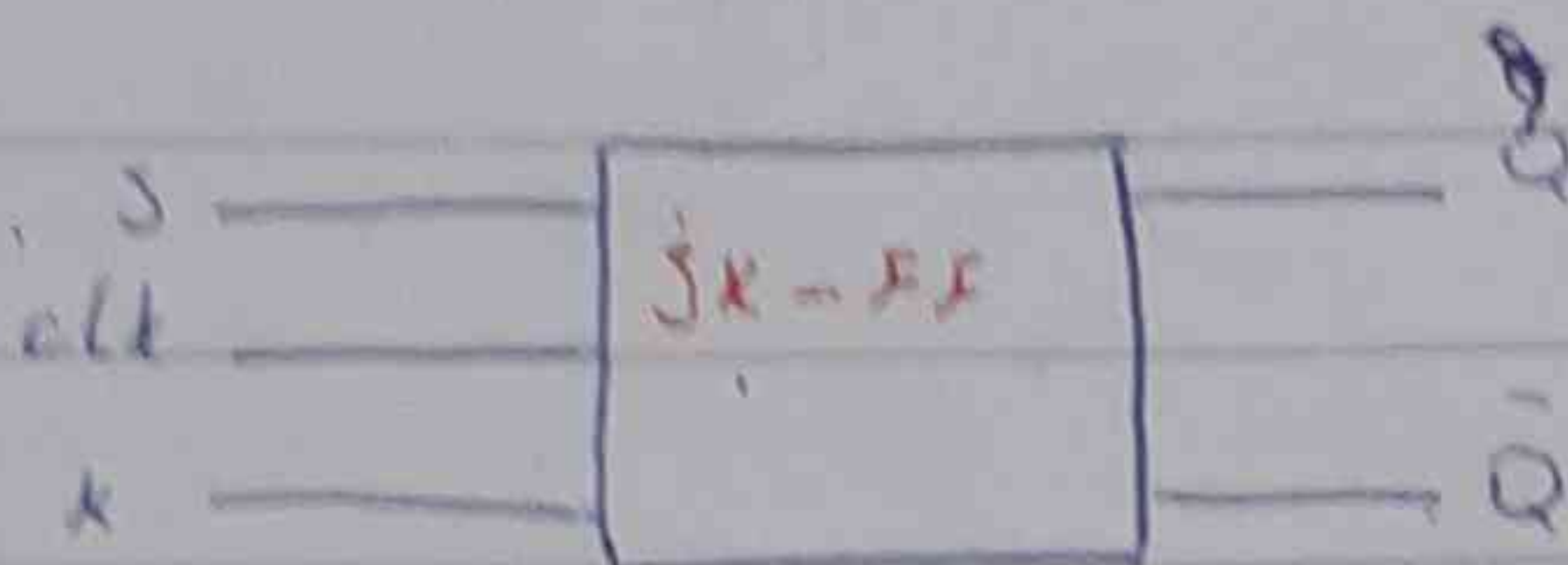
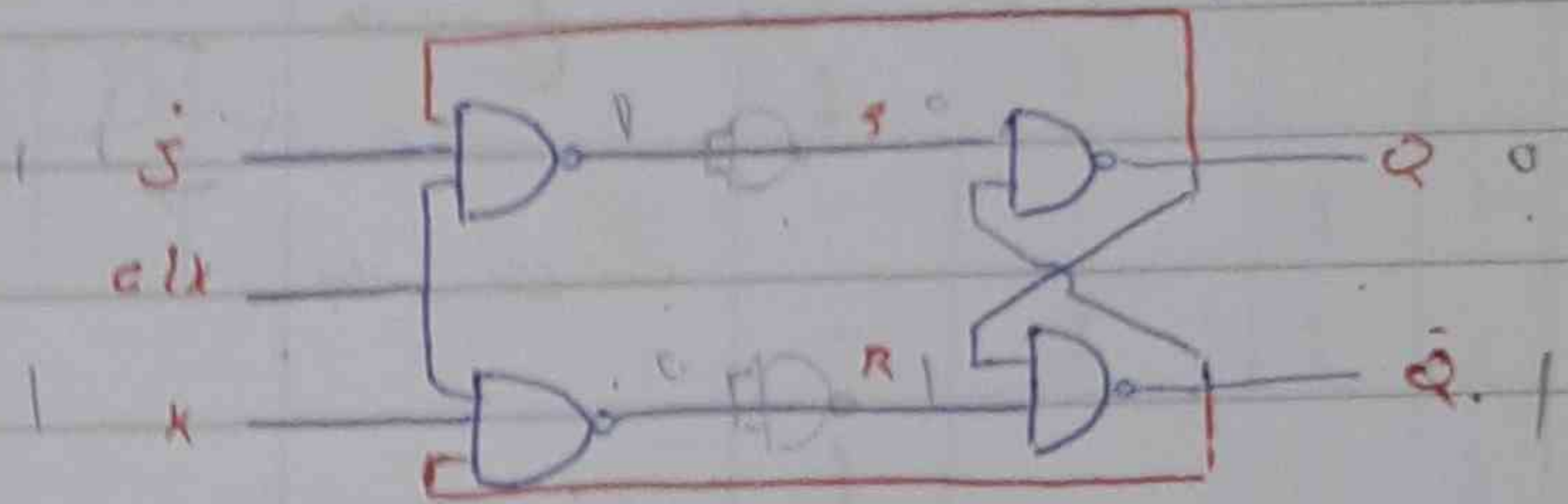
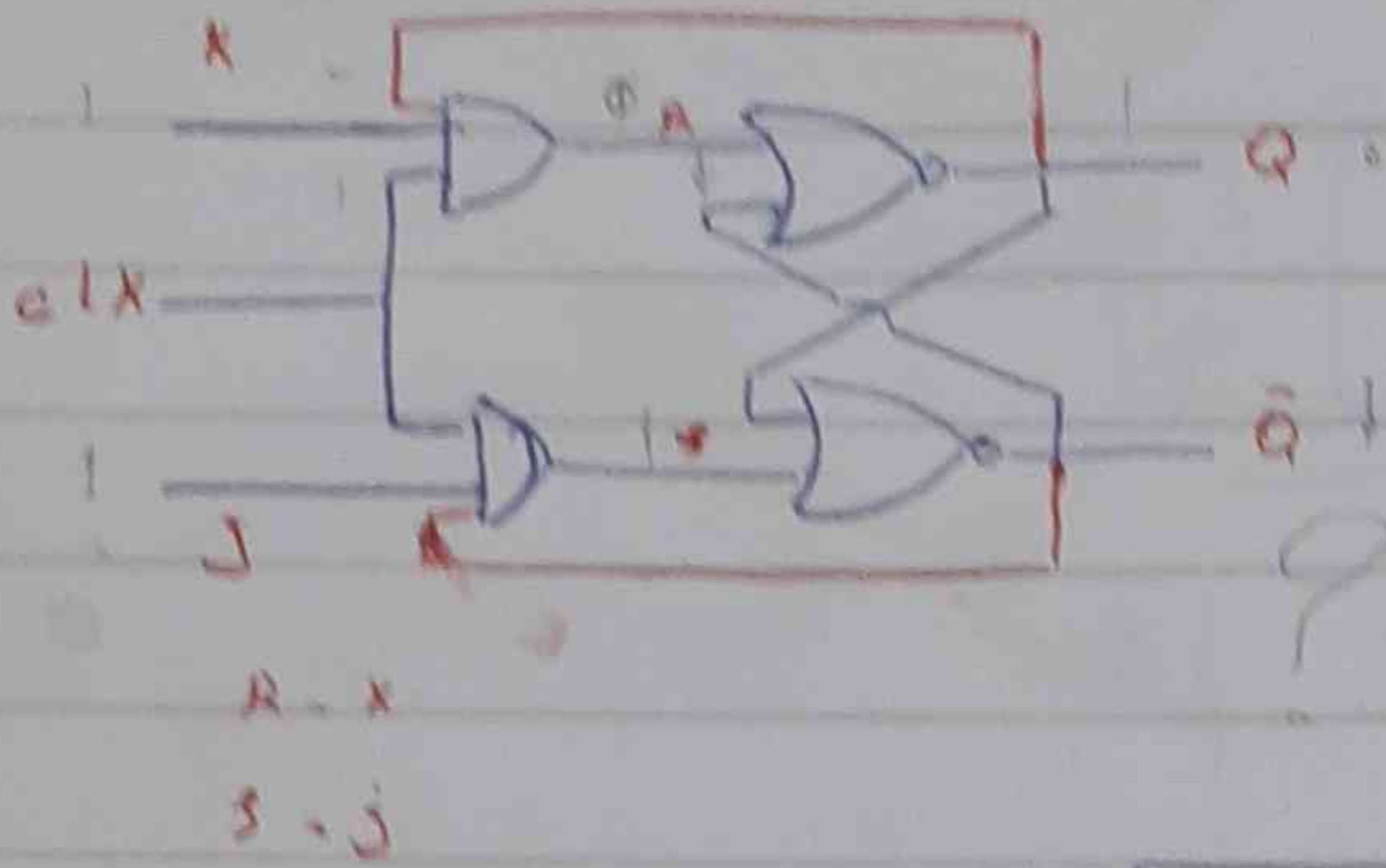
R	S	Q_{n-1}	Q_n	وضعیت مدار
0	0	0	1	حالت ممنوع
0	0	1	1	
0	1	0	0	حالت ریست
0	1	1	0	
1	0	0	1	حالت ست
1	0	1	1	
1	1	0	0	حالت ذخیره
1	1	1	1	

$Q_n = Q_{n-1}$

ملاحظه می شود جدول صحت، معادله مشتق جدول تحریک مدار RS-FF با گیت NAND و NOT و RS-FF با گیت NOR است. برای رفع این مشکل می توان در ورودی های RS-FF با گیت



اصلاح مدار RS - FF و JK - FF



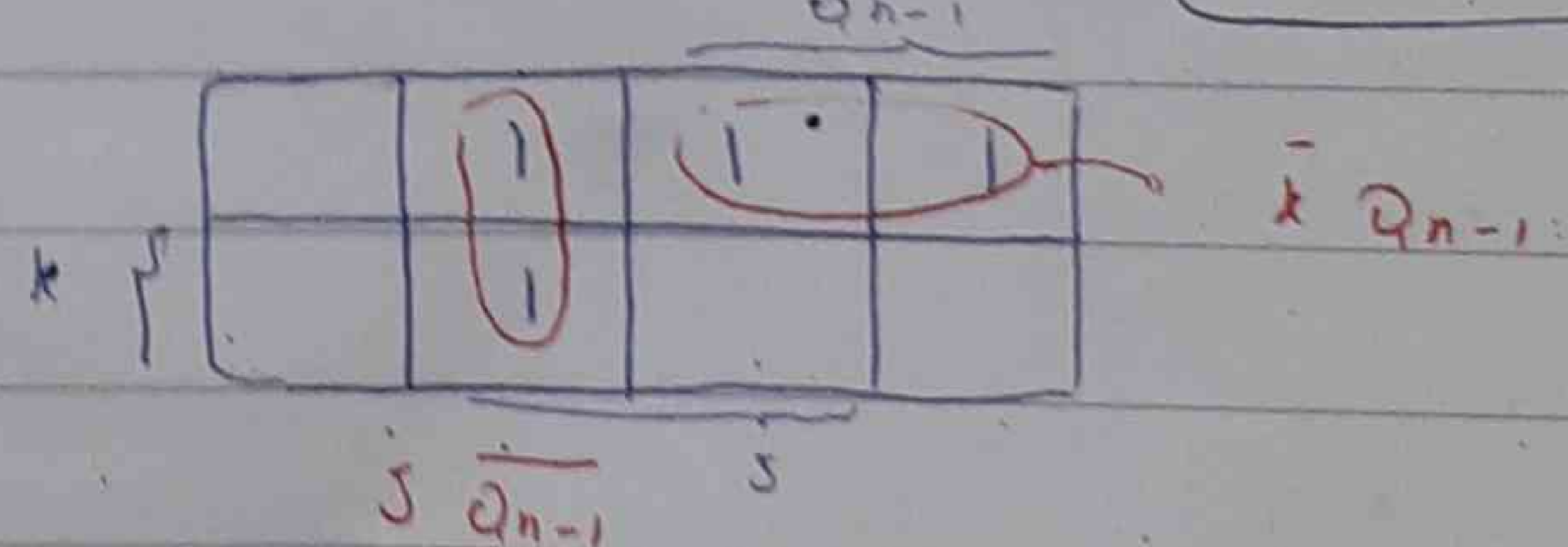
جدول حالت JK - FF. یعنی در دو درگاه و حالت فعلی با دو ورودی و دو خروجی حالت فعلی را می توانیم بدست آوریم

دولت فعلی	Q_n	Q_{n-1}	S	K	clk
حالت ذخیره 1	Q_{n-1}	*	*	*	0
حالت ذخیره 0	0	0	0	0	1
$Q_n = Q_{n-1}$	1	1	0	0	1
حالت ست	1	0	1	0	1
حالت ری ست	0	1	0	1	1
حالت تگ	1	1	1	1	1
$Q_n = \overline{Q_{n-1}}$	0	0	1	1	1

• طراحی می شود JK - FF حالت منع نداریم و یک حالت ناک ایستاده است در حالت ناک حالت
 NOT حالت فعلی است یعنی FF به صورت گیت NOT عمل می کند

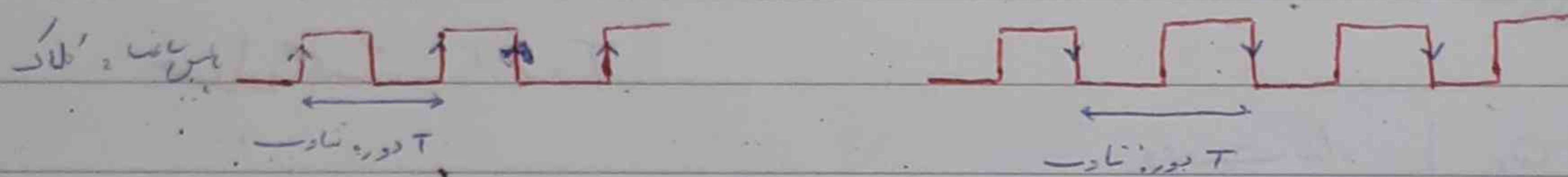
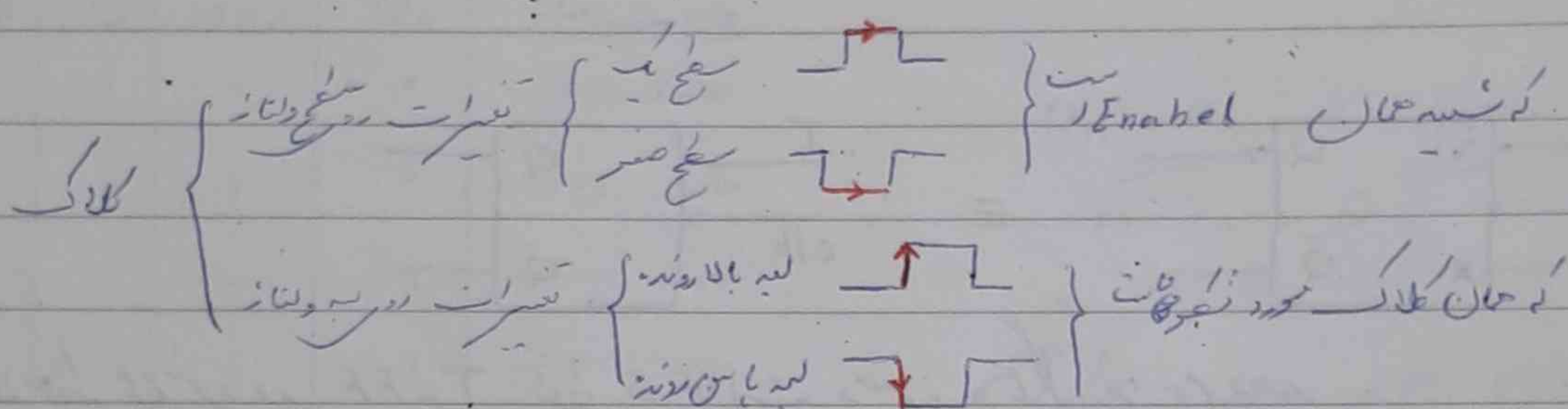
دولت فعلی	S	K
دوره	0	0
ست	1	0
ری ست	0	1
تاک	1	1

$Q_n = \sum_m (1, 0, 1, 0) \cdot Q_{n-1}$



جدول تحریک FF - JK ، یعنی حالت فعلی و حالت بعدی را داریم و می خواهیم ورودی ها را بدست آوریم

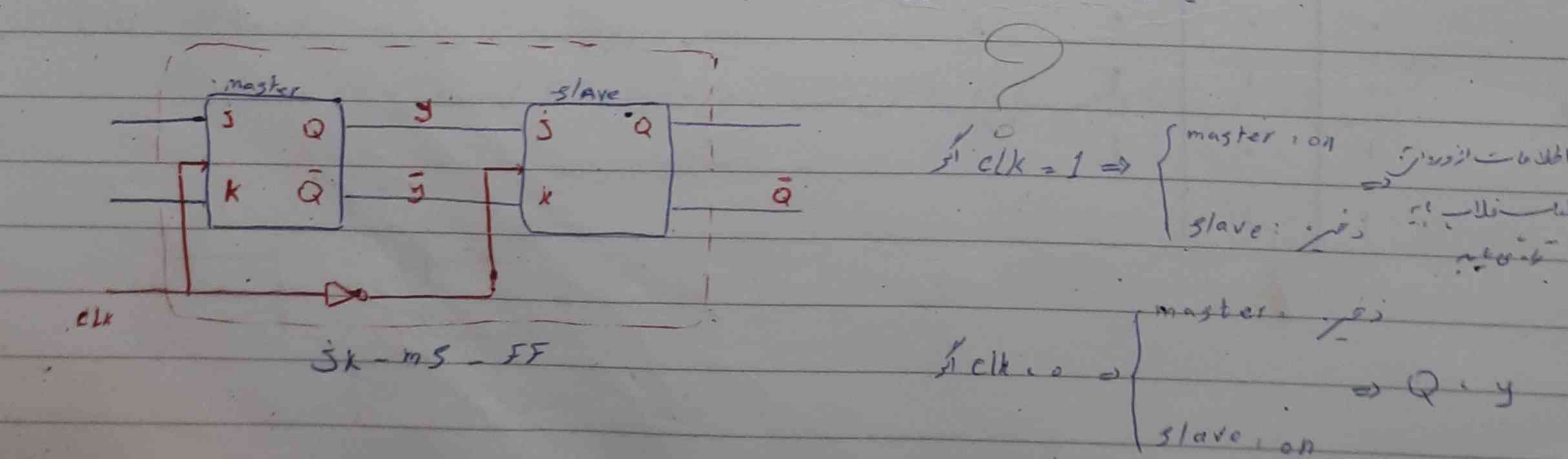
Q_n	Q_{n-1}	J	K	J	K
0	0	دفعه 0	0	0	*
0	1	دفعه 0	1	*	1
1	0	دفعه 1	0	1	*
1	1	دفعه 1	0	*	0



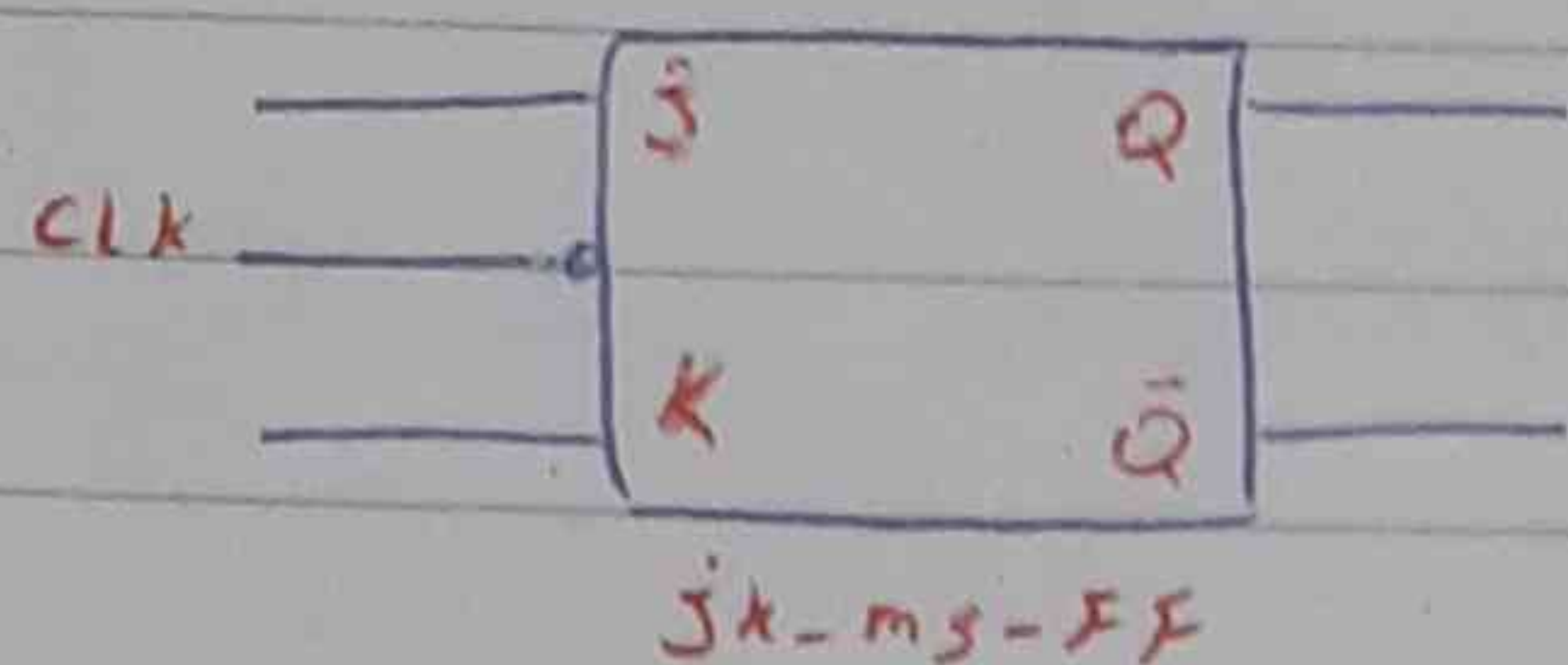
اما هنوز یک عیب در FF - JK وجود دارد و آن این است که اگر $J=K=1$ شود و کلاک نیز در سطح 1 بماند (1 - کلاک) ، از آنجایی که شرایط حالت نامطلوب برقرار است خروجی فلیپ فلوپ با فوگنس زیاد در شرف تغییر می باشد و این می تواند به وقوع بپردازد و تا زمانی که کلاک 1 باقی بماند این نوسان ادامه دارد. بنابراین خروجی فلیپ فلوپ بدستور دیگر نمی تواند به وقوع بپردازد و دیگر عمل نموده

برای رفع این مشکل دو راه حل وجود دارد:

1. کلاک فقط بر روی لبه ها (لبه بالا رونده ، لبه پایین رونده) تغییر کند
2. استفاده از فلیپ فلوپ ماسٹر - اسلیر (master - slave) (JK - MS - FF)

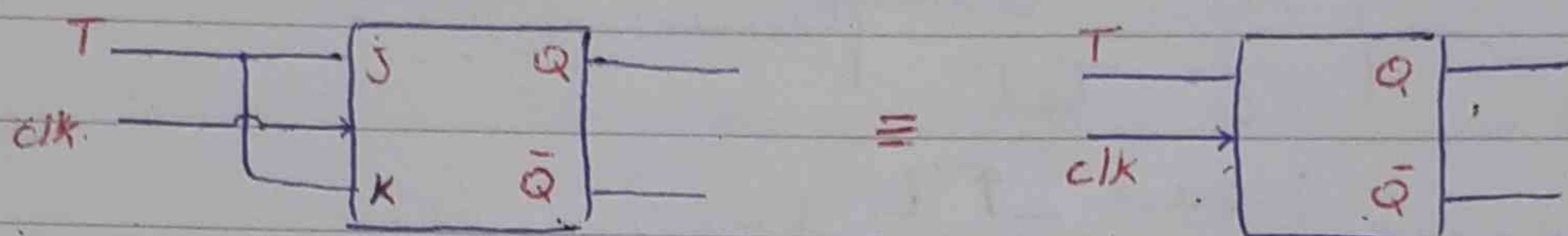


ملاحظه می شود در JK-MS-FF اطلاعات در لبه شیب (پایین رونده) کلاک به خروجی راه می یابد و باید به این دلیل فلاب و فابل باید به پایین رونده نیز گفته می شود



IC و TTL شماره 7476 دارای JK-FF می باشد

برای T-FF اگر در JK-FF هر دو ورودی J و K را هم وصل کنیم T-FF بدست می آید



ملاحظه می شود در T-FF فقط دو حالت ذخیره و تاگل رخ می دهد

جدول صحت T-FF

clk	T	Q_{n-1}	Q_n	وضعیت مدار
0	0	0	0	ذخیره
0	1	1	1	ذخیره
1	0	0	1	تاگل
1	1	1	0	تاگل
0	*	*	Q_{n-1}	ذخیره

$$Q_n = Q_{n-1} \bar{T} + Q_{n-1} T$$

$$= T \oplus Q_{n-1}$$

جدول تحریک T-FF

Q_n	Q_{n-1}	T
0	0	0
0	1	1
1	0	1
1	1	0

نویس $D-FF$. اگر در $JK-FF$ ورودی را not کرد و به K وصل کنیم $D-FF$ بدست می آید

ملاحظه می شود در $D-FF$ فقط دو حالت مست و ریست وجود دارد



ملاحظه می شود در $D-FF$ ورودی قرار گیرد پس از زدن clk به خروجی راه می یابد در حقیقت $D-FF$ یک حافظه یک سانی می باشد

وضعیت مدار	Q_n	Q_{n-1}	D	clk
حالت ریست	0	0	0	1
حالت ریست	0	1	0	1
حالت ریست	1	0	1	1
حالت ریست	1	1	1	1
حالت ذخیره	Q_{n-1}	*	*	0

$$Q_n = \bar{Q}_{n-1} \cdot D + Q_{n-1} \cdot \bar{D} = D(\bar{Q}_{n-1} + Q_{n-1})$$

$$\Rightarrow Q_n = D$$

در DFF ورودی قرار می دهیم در خروجی همان خروجی می گیریم

خود عمل تحریک $D-FF$

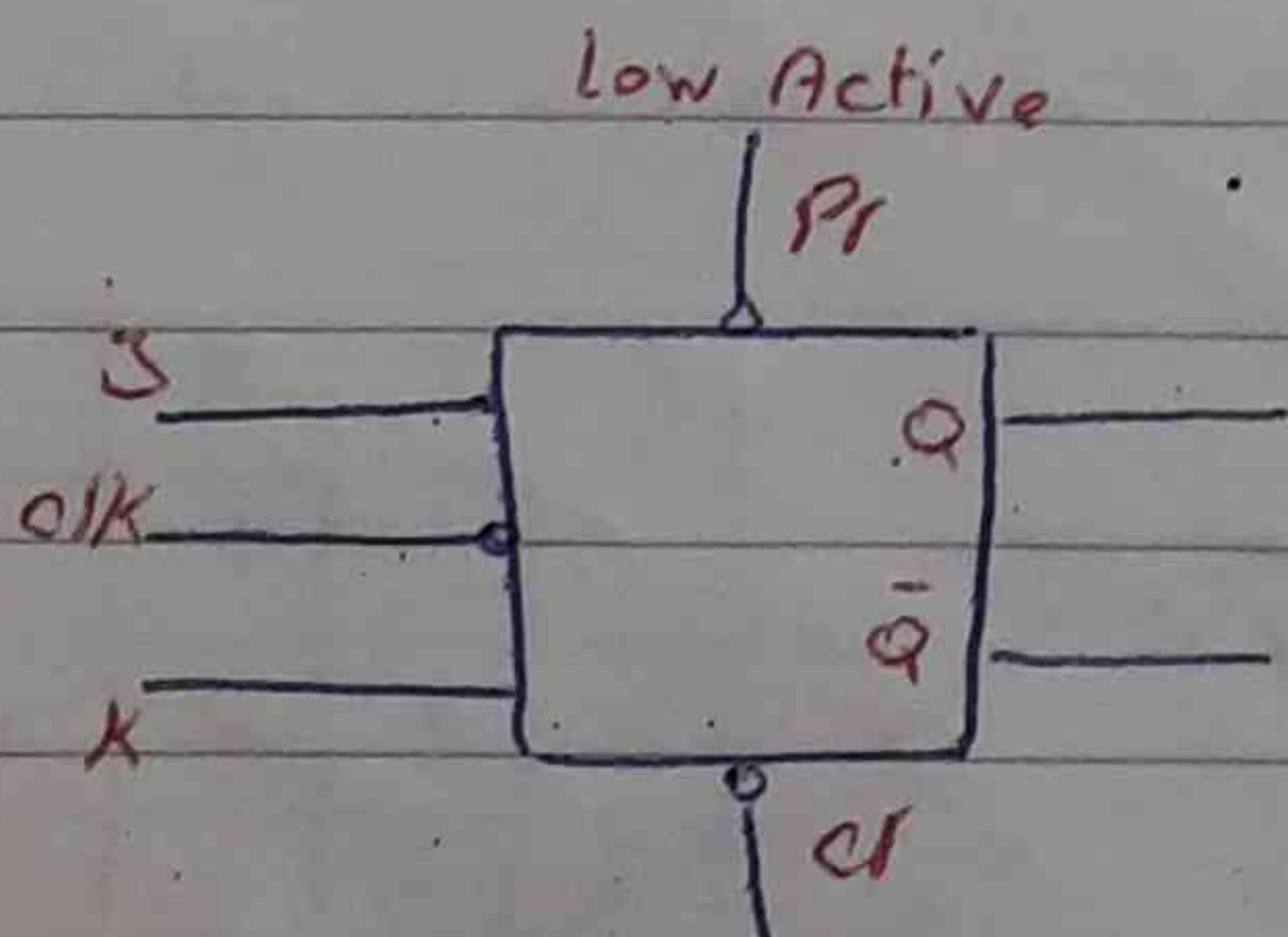
Q_n	Q_{n-1}	D
0	0	0
0	1	0
1	0	1
1	1	1

Jc . TTL شماره 7474 شامل دو عدد $D-FF$ می باشد

ورودی های مستقل Pr و cr

Pr : Pereset $\rightarrow$ ریست کردن
 cr : Clear $\rightarrow$ ریست کردن

به کمک این ورودی ها و مستقل از پاس ساعت می توان FF را ریست یا ریست نکرد



cr	pr	clk	k	j	Q_n
0	0	*	*	*	حالت غیر کار
0	1	*	*	*	ریست 0
1	0	*	*	*	ریست 1
1	1	$\downarrow$	0	0	ذخیره Q_{n-1}
1	1	$\downarrow$	0	1	ریست 1
1	1	$\downarrow$	1	0	ریست 0
1	1	$\downarrow$	1	1	تاکلی $\overline{Q_{n-1}}$
1	1	$\uparrow$	*	*	ذخیره Q_{n-1}

طراحی شمارنده ها: شمارنده ها دارای هسته که در یک محدودیت قرار می گیرد. شمارنده ها به دو نوع می باشند:

۱. شمارنده های سینکرون یا همزمان: در این شمارنده ها clk تمام طبقات به clk اصلی وصل است.

۲. شمارنده های آسنکرون یا غیرهمزمان: در این شمارنده ها طبقه اول کلاک خود را از کلاک اصلی دریافت می دارد. اما بقیه با تمام طبقات بعد، کلاک خود را از خروجی طبقه یا طبقات قبل از خود دریافت می دارند.

• شمارنده ها بر حسب ترتیب شمارش به دو صورت شمارنده استیجی شمار (صعودی) $up\ counter$ و معکوس شمار (نزولی) $Down\ counter$ می باشند.

طراحی شمارنده های منگدون با FF ها

مثال: مطلوب است طرح یک شمارنده BCD مستقیم شمار (صعودی یا up counter) با استفاده از ۴ FF - JK

چون که BCD است و ۴ متغیر داریم پس تعداد ۴ عدد FF - JK نیاز هست

جدول کار مطلوب FF ها

	Q_D	Q_C	Q_B	Q_A	J_A	K_A	J_B	K_B	J_C	K_C	J_D	K_D
0	0	0	0	0	1	*	0	*	0	*	0	*
1	0	0	0	1	*	1	1	*	0	*	0	*
2	0	0	1	0	1	*	*	0	0	*	0	*
3	0	0	1	1	*	1	*	1	1	*	0	*
4	0	1	0	0	1	*	0	*	*	0	0	*
5	0	1	0	1	*	1	1	*	*	0	0	*
6	0	1	1	0	1	*	*	0	*	0	0	*
7	0	1	1	1	*	1	*	1	*	1	1	*
8	1	0	0	0	1	*	0	*	0	*	*	0
9	1	0	0	1	*	1	0	*	0	*	*	1
0	0	0	0	0								

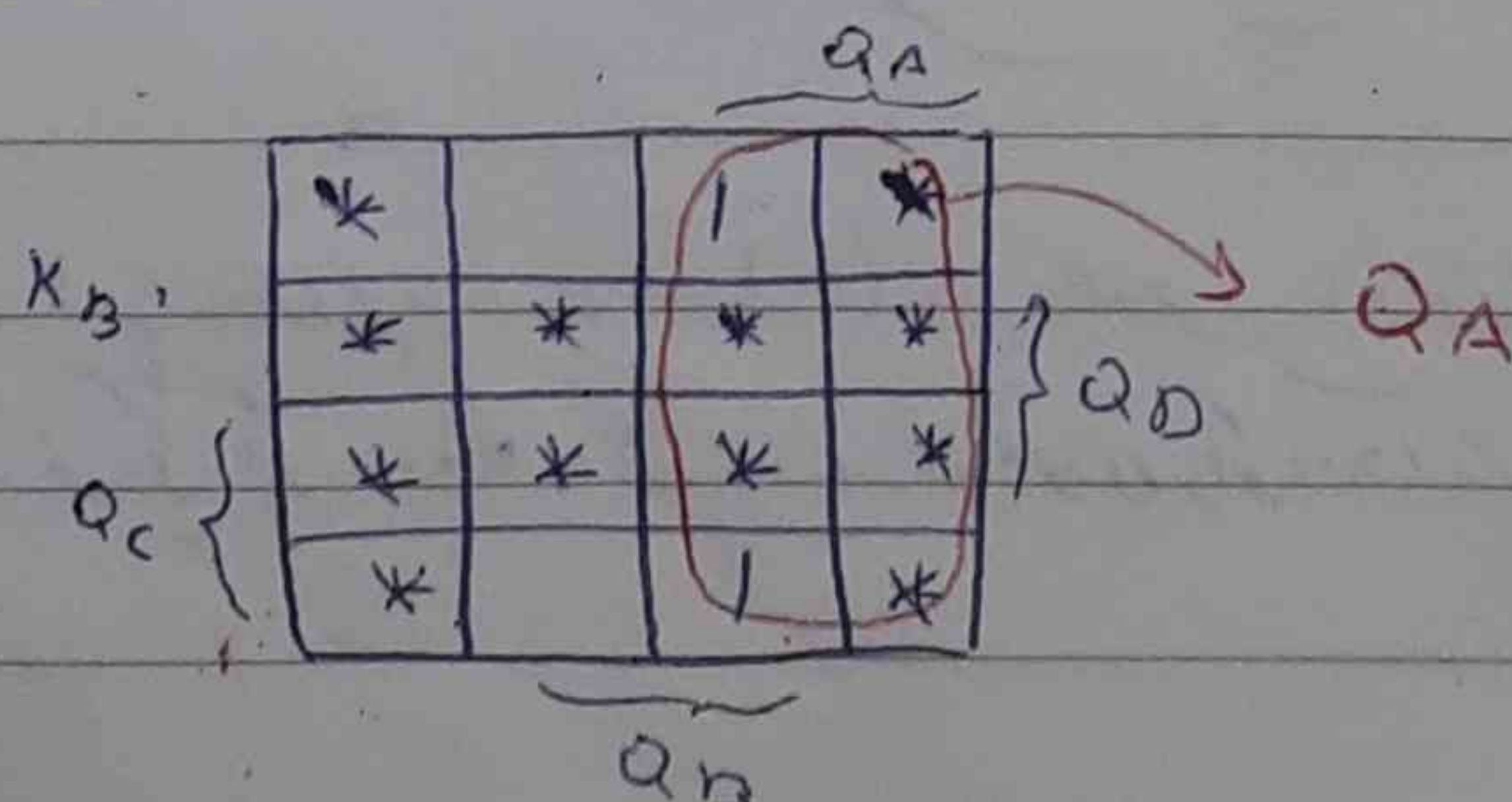
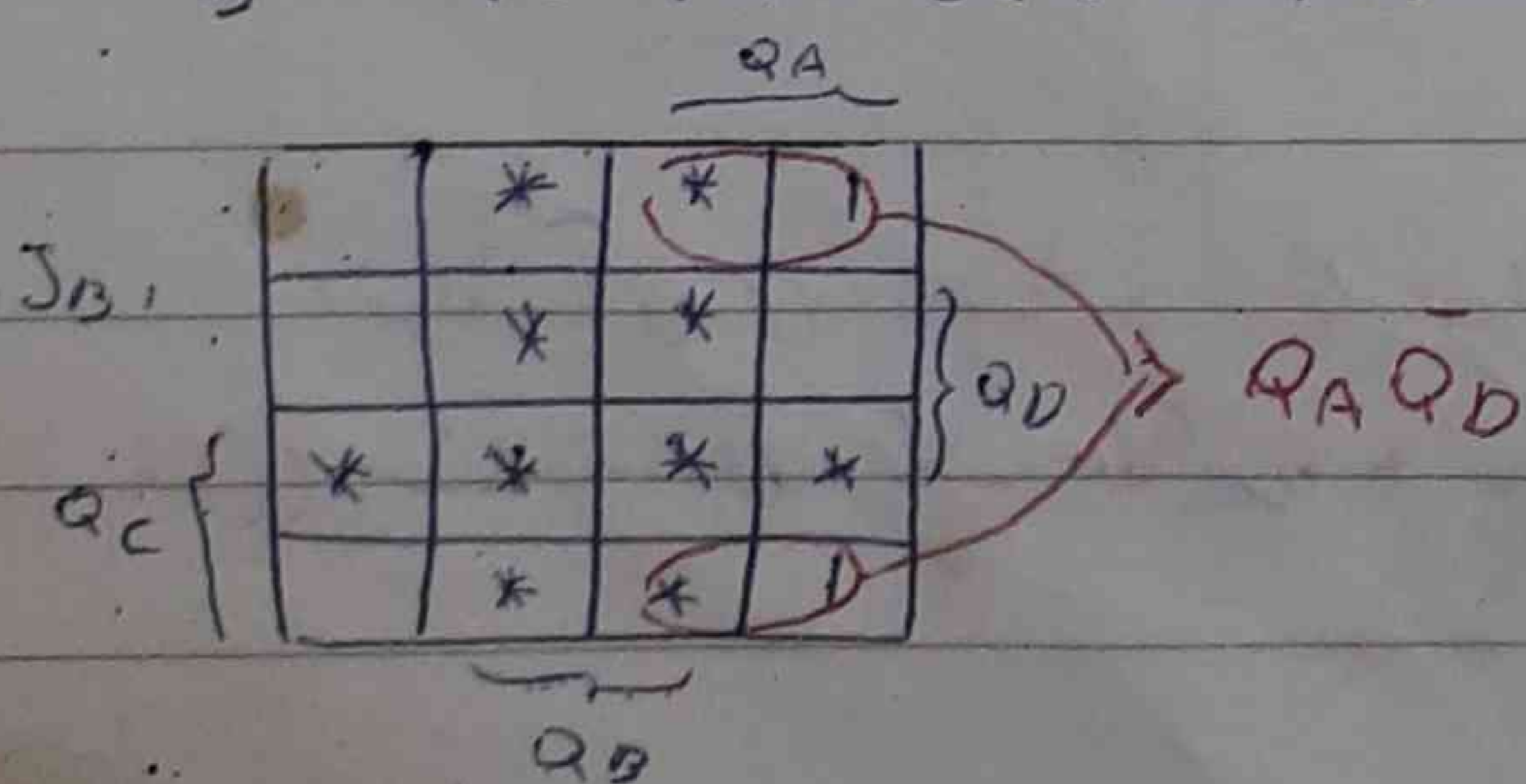
دست نگرانی

جدول ترکیب JK - FF

$$\begin{cases} J_A = \sum_n (0, 2, 4, 6, 8) + dc(1, 3, 5, 7, 9) + dc(10-15) = 1 \\ K_A = \sum_m (1, 3, 5, 7, 9) + dc(0, 2, 4, 6, 8) + dc(10-15) = 1 \end{cases}$$

Q_n	Q_{n-1}	J	K
0	0	0	*
0	1	*	1
1	0	1	*
1	1	*	0

$$\begin{cases} J_B = \sum (1, 5) + dc(3, 7, 9, 11) + dc(10-15) \cdot Q_A \bar{Q}_D \\ K_B = \sum (3, 7) + dc(0, 4, 6, 8, 10, 12) + dc(10-15) = Q_A \end{cases}$$



$$\begin{cases} J_C = m_4 + dc(f, d, y, v) + dc(10-15) = Q_A Q_B \\ K_C = m_5 + dc(0, 1, 2, 3, 1, 9) + dc(10-15) = Q_A Q_B \end{cases}$$

		1	
	*	*	
*	*	*	*
*	*	*	*

$Q_A Q_B$

K_C

*	*	*	*
*	*	*	*
*	*	*	*
		1	

$Q_A Q_B$

$$\begin{cases} J_D = m_9 + dc(A, 9) + dc(10-15) = Q_A Q_B Q_C \\ K_D = m_9 + dc(0, 1, 2, 3, 4, 5, 6, 7) + dc(10-15) = Q_A \end{cases}$$

J_D

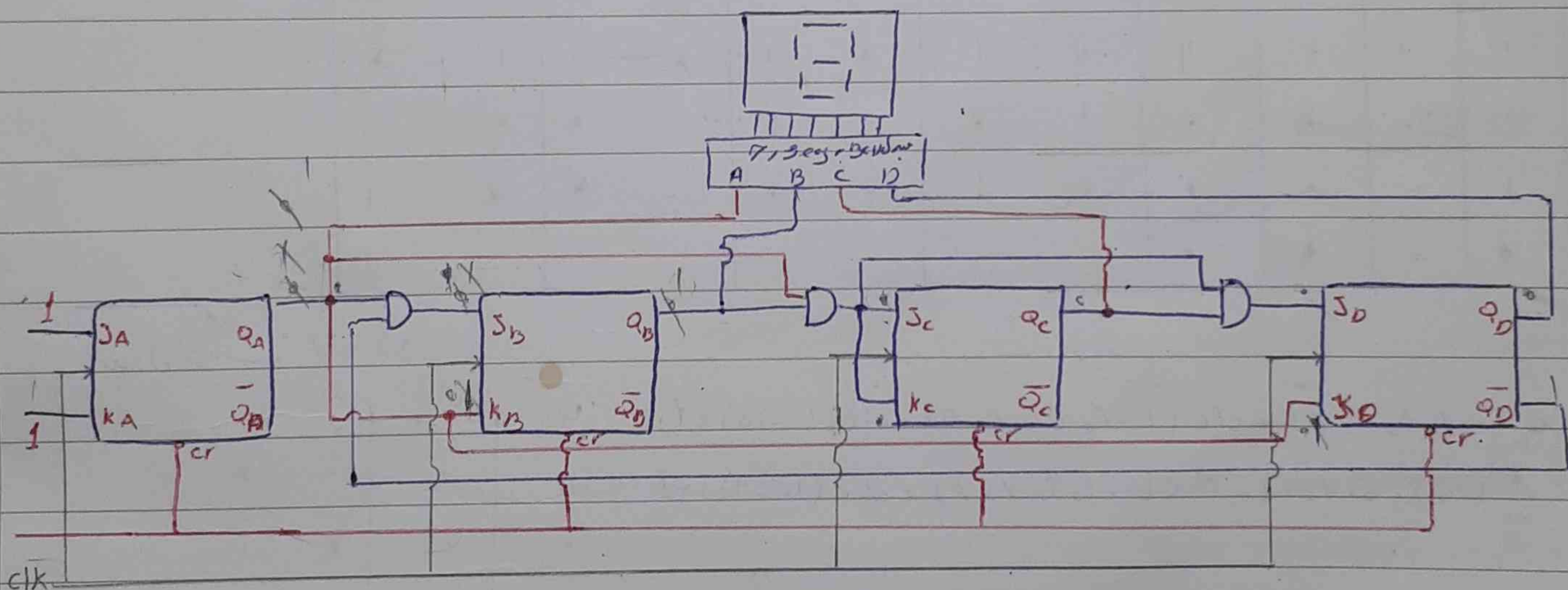
*	*	*	*
*	*	*	*
		1	

$Q_A Q_B Q_C$

K_D

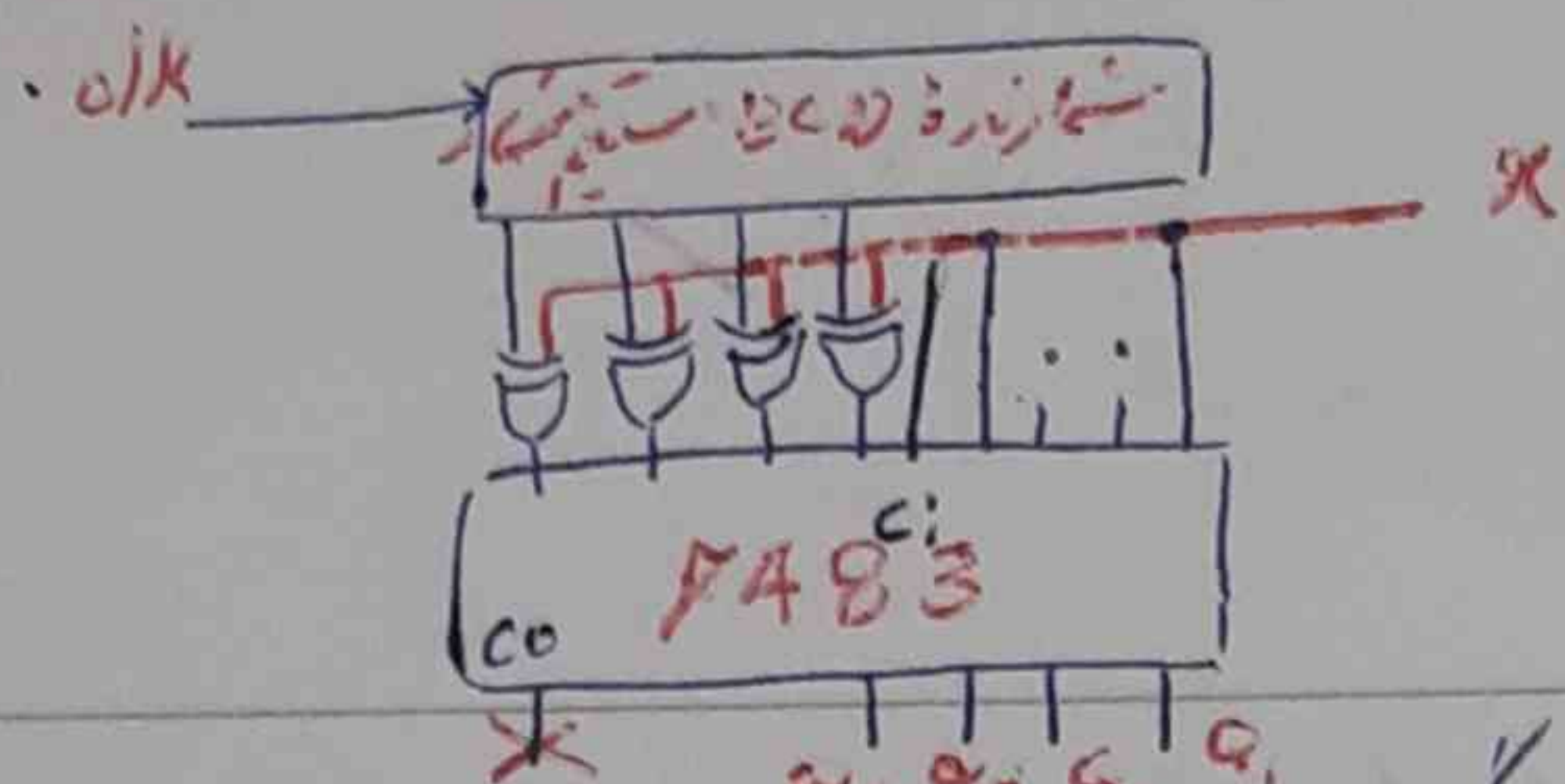
*	*	*	*
	*	*	1
*	*	*	*
*	*	*	*

Q_A



• I_C • TTL شماره 7490 یک شمارنده BCD صدوری باشد

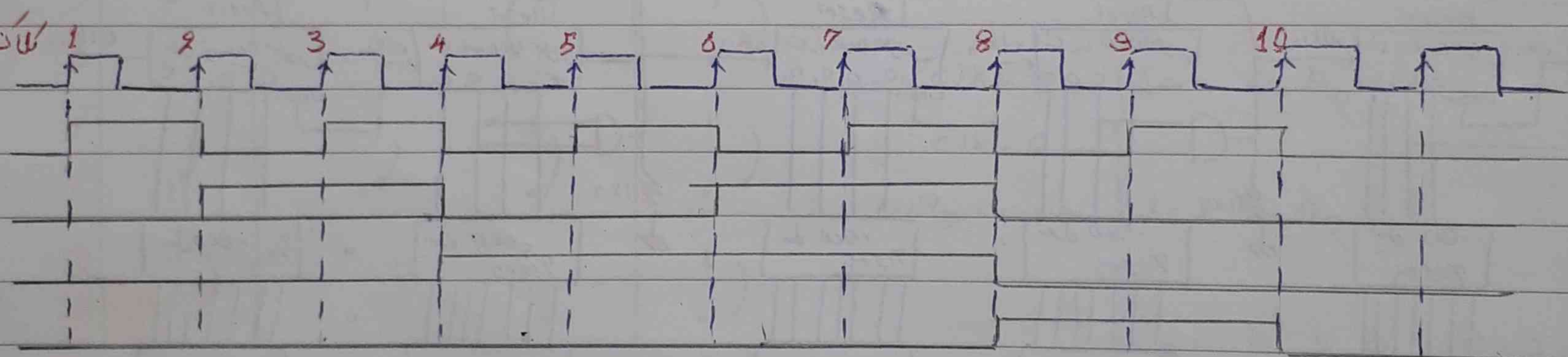
اصولاً آی سی ها شمارنده دارند باید از نام up/down جهت (تعداد) صعود یا نزولی بودن شمارش هست
مثال: شمارنده ای با یک خط کنترل و خروجی باید به طوریکه اگر ۰ باشد شمارنده صعودی و اگر ۱ باشد شمارنده نزولی باشد



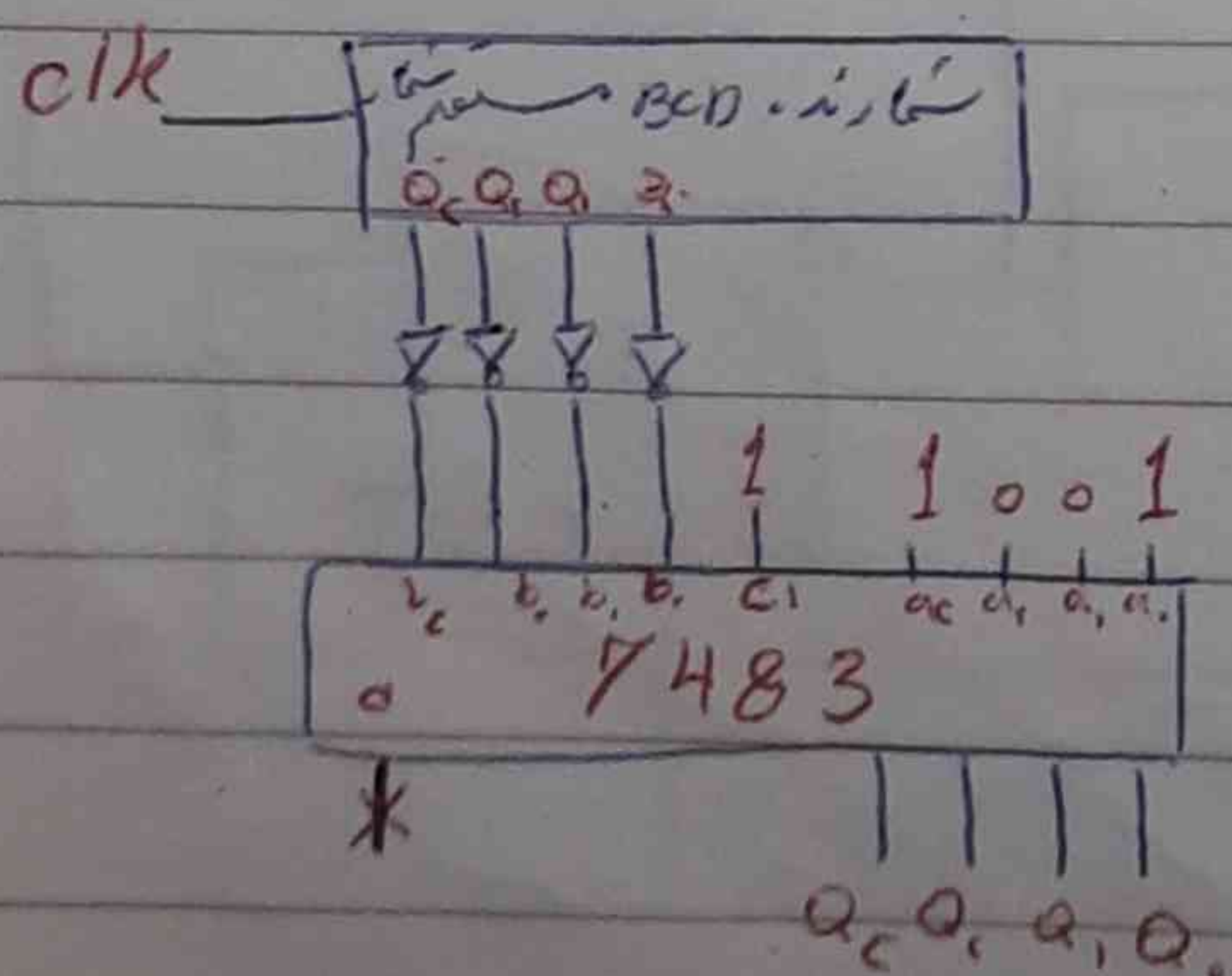
مثال، ترتیب شمارش به صورت قبل را مشخص کنید (رسم با پس دیاگرام) (فرض اولیه تمام FF های بیت عمده)

clk	Q _d	Q _c	Q _b	Q _a
clk 1	0	0	0	1
clk 2	0	0	1	0
clk 3	0	0	1	1
clk 4	0	1	0	0
clk 5	0	1	0	1
clk 6	0	1	1	0
clk 7	0	1	1	1
clk 8	1	0	0	0
clk 9	1	0	0	1

قبل از هر کلاک باید منتظر باشیم - کشیم



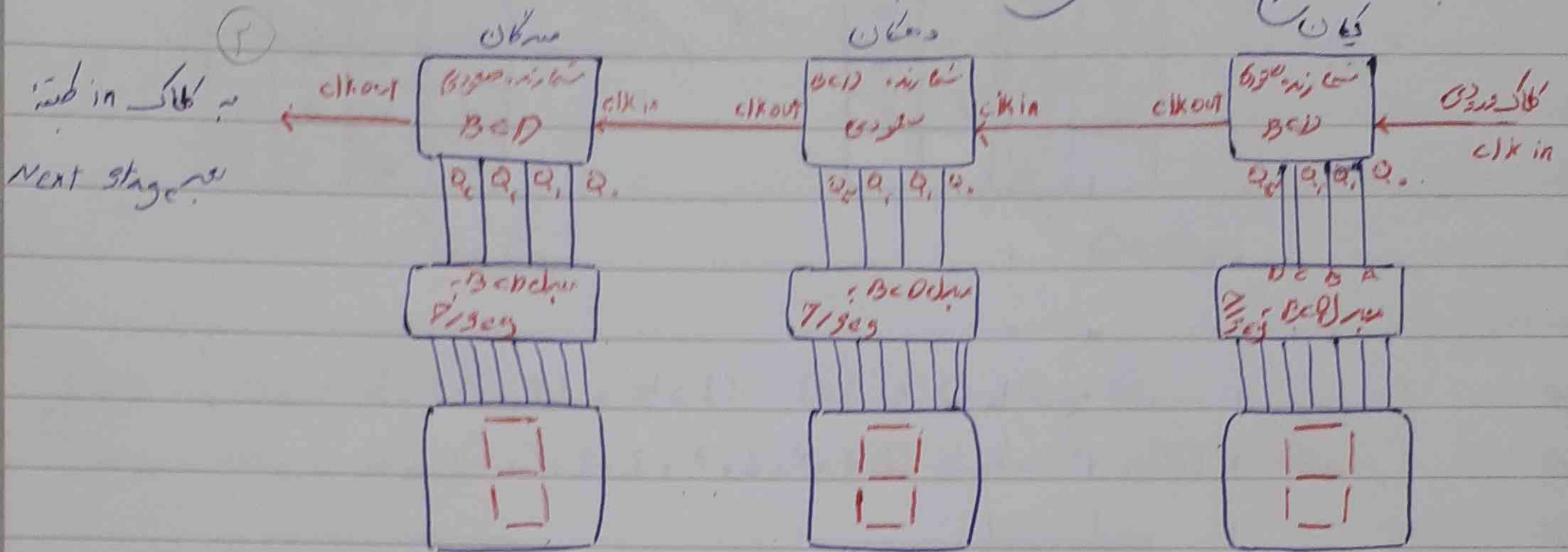
طراحی شمارنده های اسکالون. در این شمارنده ها طبقه اول کلاک خود را از کلاک اصلی می گیرد اما برخی با تمام طبقات به کلاک خود را از خروجی طبقه طبقات قبل از خود دریافت می دارند



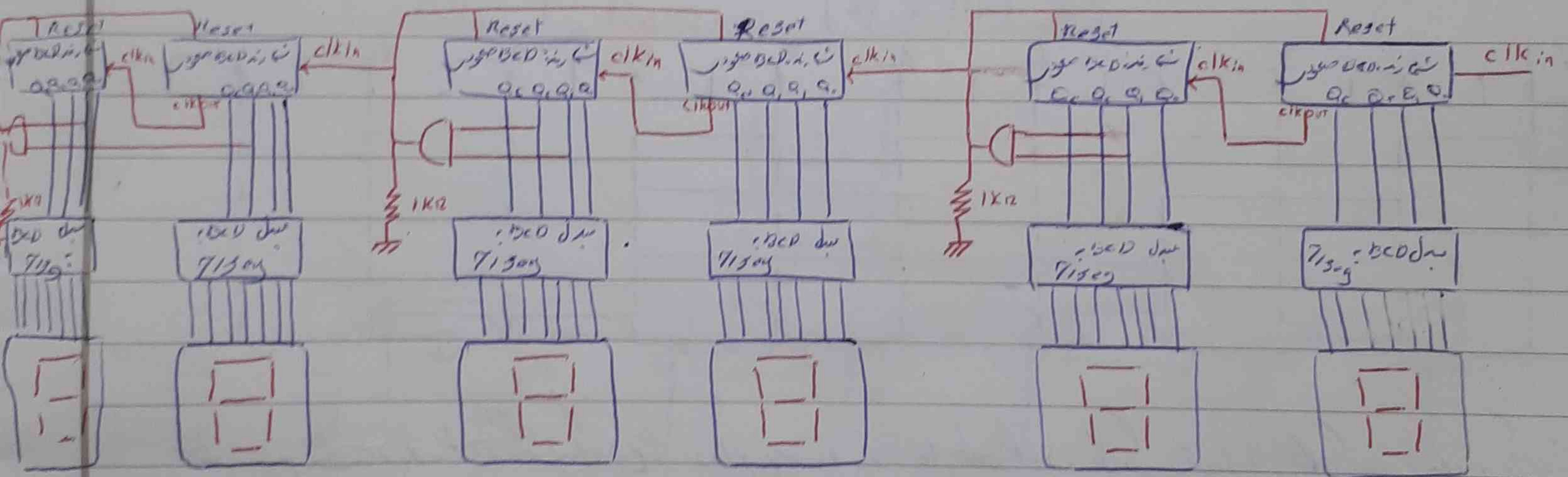
مثال) مطلوب است طرح یک شمارنده BCD
مکروس شمار با استفاده از یک شمارنده BCD
منتظر شمار

نکته: اصولاً شمارنده های BCD علاوه بر گات در درون تراشه های گات هم وجود دارند

مثال: مطلوب است طرح شمارنده از گات 999 شمار



• طرح مدار ساعت:



ادامه آسنگون

در شمارنده های آسنگون هم تغییر وضعیت داشتن به در خروجی طبق لطافت قابل ملاحظه باشد
رونده وجود داشته باشد

نکته: طراحی شمارنده های آسنگون ۱ مرحله ساده سازی در جدول کارنو شمارنده های آسنگون می باشد

مثال: مطلوب است طرح یک شمارنده BCD مستقیم شمار آسنگون با استفاده از FF-K

	Q_D	Q_C	Q_B	Q_A
0	0	0	0	0
1	0	0	1	1
2	0	0	1	0
3	0	1	1	0
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	0	0

کلان اصلی

$$\begin{cases} J_A = 1 \\ K_A = 1 \end{cases}$$

$clk = Q_A$

$$\begin{cases} J_B = \overline{Q_A} \overline{Q_D} = \overline{Q_D} \\ K_B = 1 \end{cases}$$

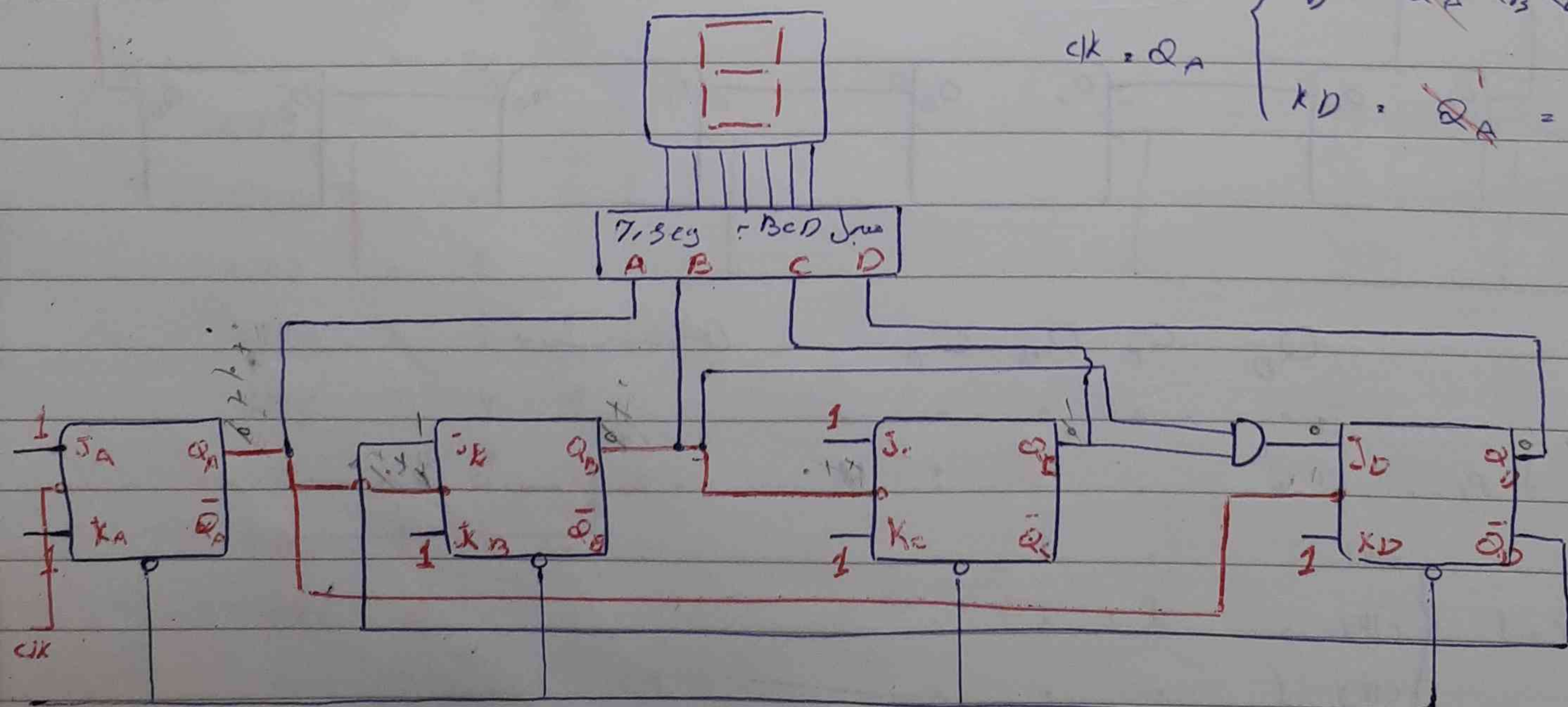
$clk = Q_A$

$$\begin{cases} J_C = \overline{Q_A} \overline{Q_D} = 1 \\ K_C = \overline{Q_A} \overline{Q_D} = 1 \end{cases}$$

اما اولویت با Q_D است

$clk = Q_A$

$$\begin{cases} J_D = \overline{Q_A} \overline{Q_B} \overline{Q_C} = \overline{Q_B} \overline{Q_C} \\ K_D = \overline{Q_A} = 1 \end{cases}$$



clear

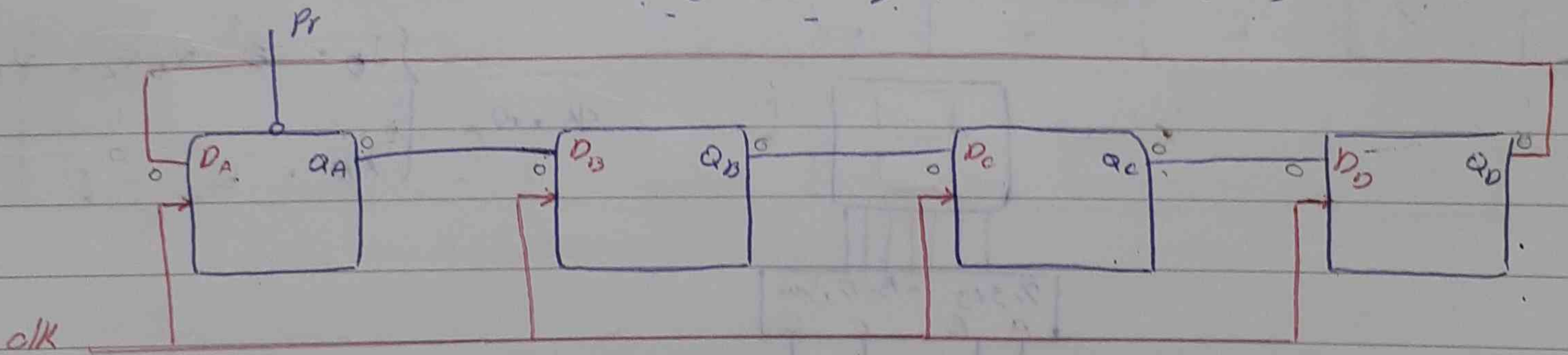
رسم پارسه دیاگرام

فصل اولی نام ۶۶ ریاست

قبل از هر کلاک مدار تست کیه

	Q_D	Q_C	Q_B	Q_A
	.	.	.	.
clk1	.	.	.	1
clk2	.	.	1	.
clk3	.	.	1	1
clk4	.	1	.	.
clk5	.	1	.	1
clk6	.	1	1	.
clk7	.	1	1	1
clk8	1	.	.	.
clk9	1	.	.	1
clk10	.	.	.	.

شماره حلوی (رنگ کانتر (Ring-counter) شماره شایسته هر کلاک از خروجی هر آن
است و هر کلاک از طبقه به طبقه می‌باشد



ترتیب نمایش

Q_D Q_C Q_B Q_A

Pr فعال

.

.

.

1

1 → 2 → 4 → 8

Pr غیر فعال

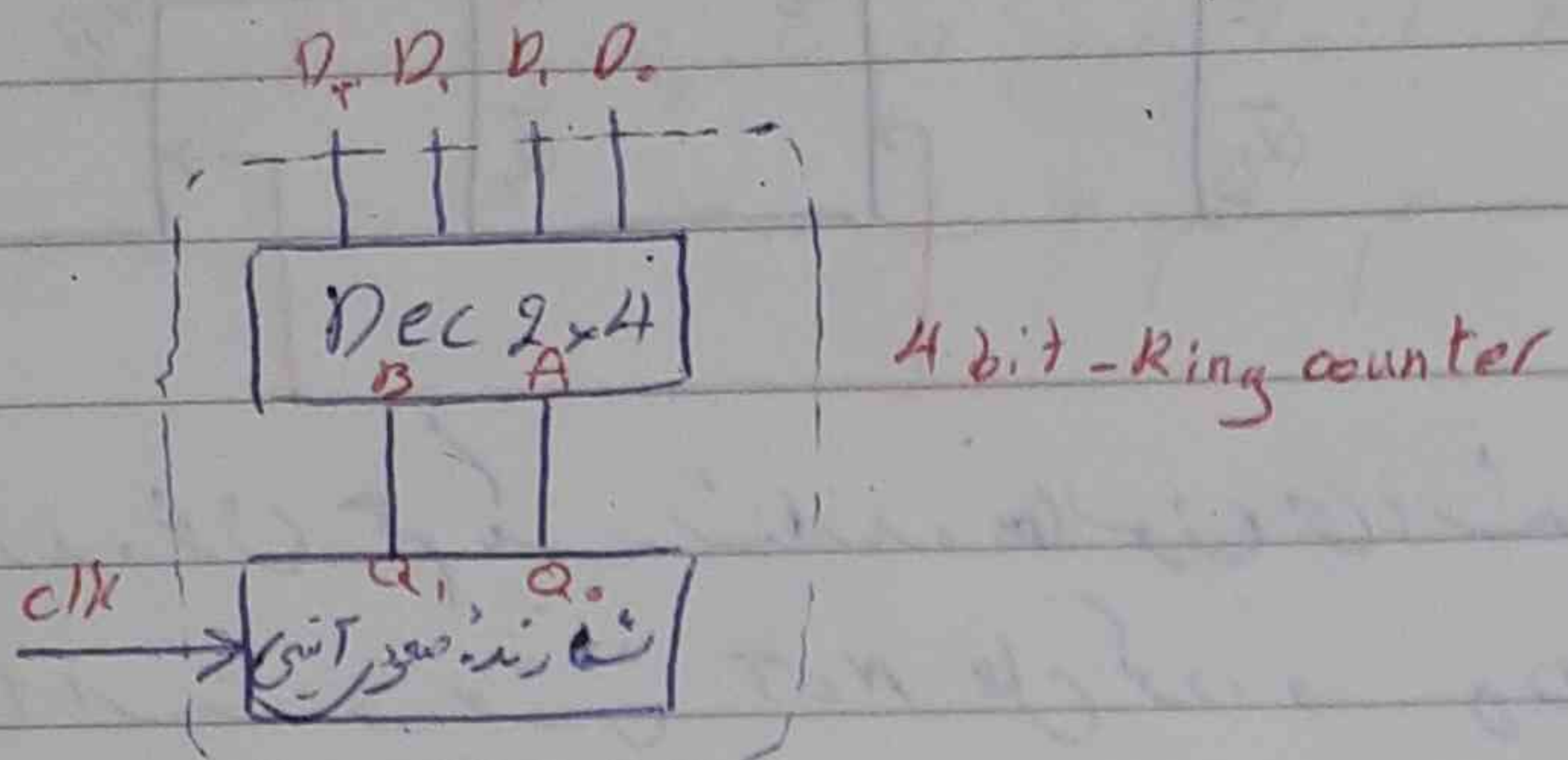
clk1

clk2

clk3

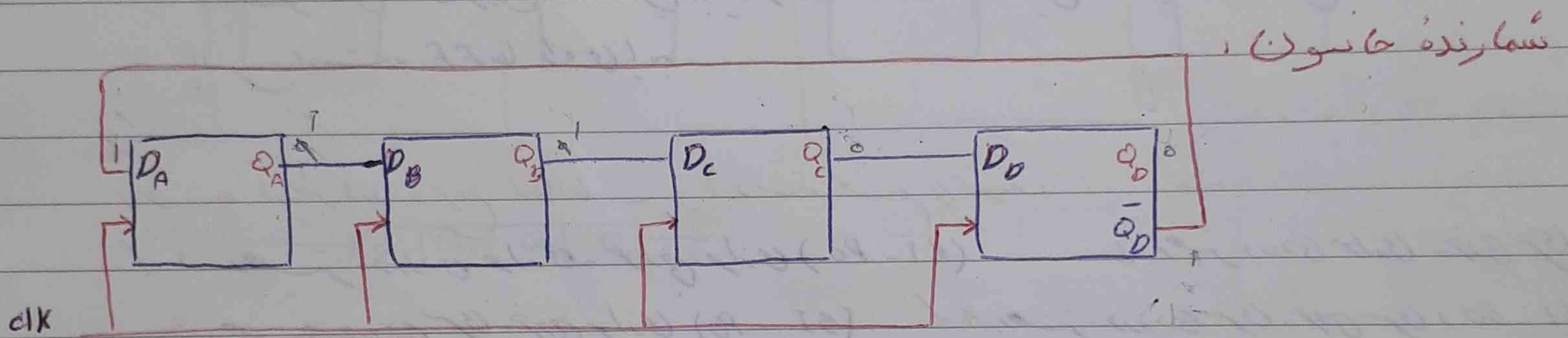
clk4

• **انواع کانتر:** اینترالین تواریک شماره: صعودی n بیتی و یک دکلر $n \times 2^n$ حالت



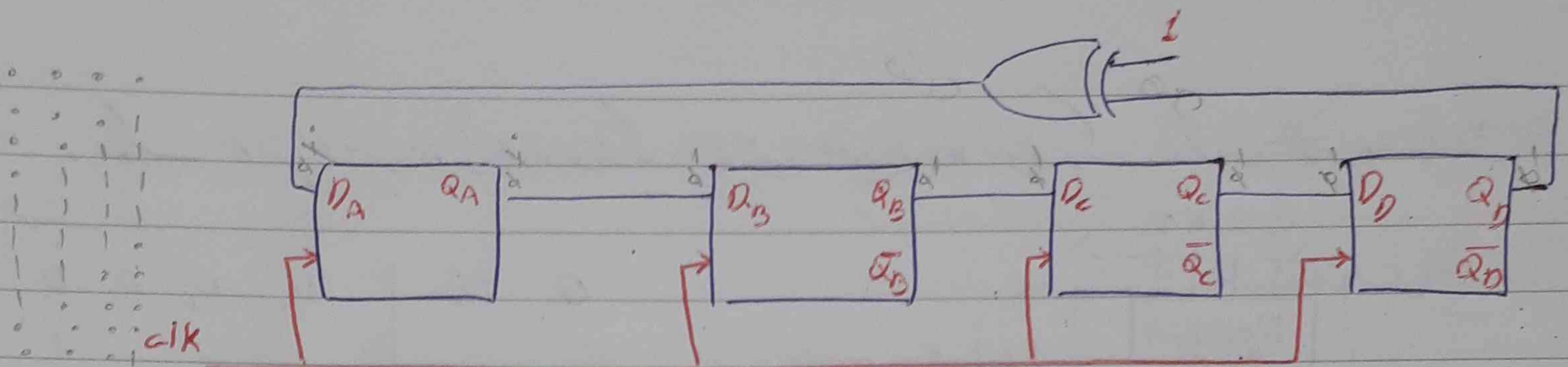
	Q_3	Q_2	D_3	D_2	D_1	D_0
	•	•	•	•	•	1
clk1	•	1	•	•	1	•
clk2	1	•	•	1	•	•
clk3	1	1	1	•	•	•
clk4	•	•	•	•	•	1

1 → 2 → 4 → 8



	Q_D	Q_C	Q_B	Q_A
	•	•	•	•
clk1	•	•	•	1
clk2	•	•	1	1
clk3	•	1	1	1
clk4	1	1	1	1
clk5	1	1	1	•
clk6	1	1	•	•
clk7	1	•	•	•
clk8	•	•	•	•
clk9	•	•	•	1

ترتیب شمارش
• → 1 → 3 → 7 → 15 → 14 → 12 → 8



شماره فوق هم یک شماره هاسون می باشد. بالنگه از Q_D به Q_A رفته (با XOR یک ورودی آن 1 است در بخش NOT عمل کرده و Q_D به Q_A تبدیل می گاه

رجیسترها یا ثبت ها (حافظه موقت) مداراتی هستند با قابلیت ذخیره اطلاعات

در حقیقت D-FF یک رجیستر استی گایانه

• رجیسترها به دو نوعند: 1. رجیسترهای سنگین: در این رجیسترها اطلاعات از طریق ورودی های اصلی و

بازدن CLK به FF ها راه می یابند

2. رجیسترهای آسنگین: در این رجیسترها اطلاعات از طریق ورودی های مستقیم P_r و C_r و مستقیم از

پالس ساعت به FF ها راه می یابند

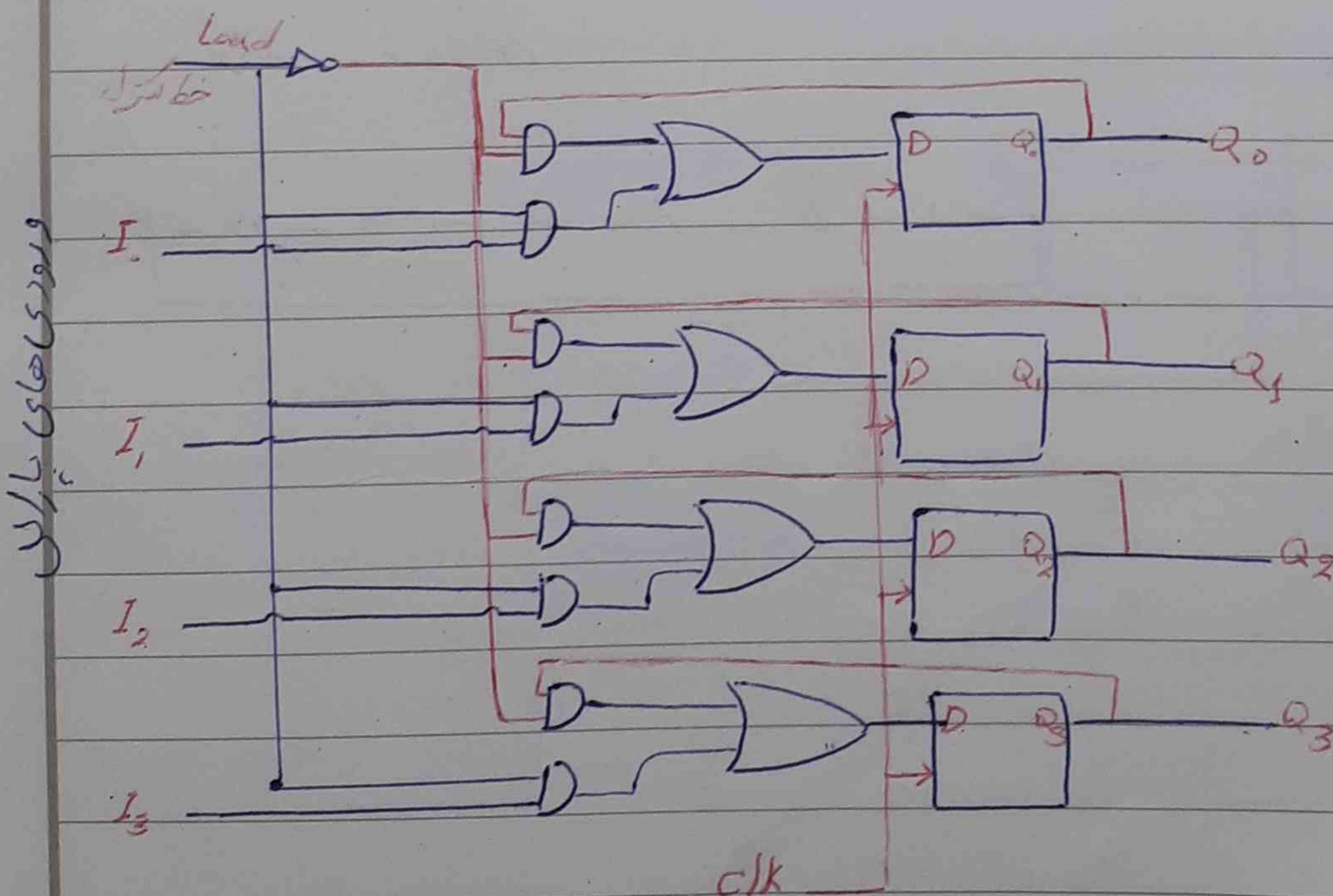
رجیسترها از نظر ورود و خروج اطلاعات به 4 دسته تقسیم می شوند:

2. رجیستر ورودی موازی - خروجی سری (SI - SO) $(P_I - P_O)$

1. رجیستر ورودی موازی - خروجی موازی $(P_I - P_O)$

3. رجیستر ورودی سری - خروجی موازی $(SI - PO)$ 4. رجیستر ورودی سری - خروجی سری $(SI - SO)$ (ثبت رجیستر)

رجیستر $P_I - P_O$ سنگین



فردی های پارالل

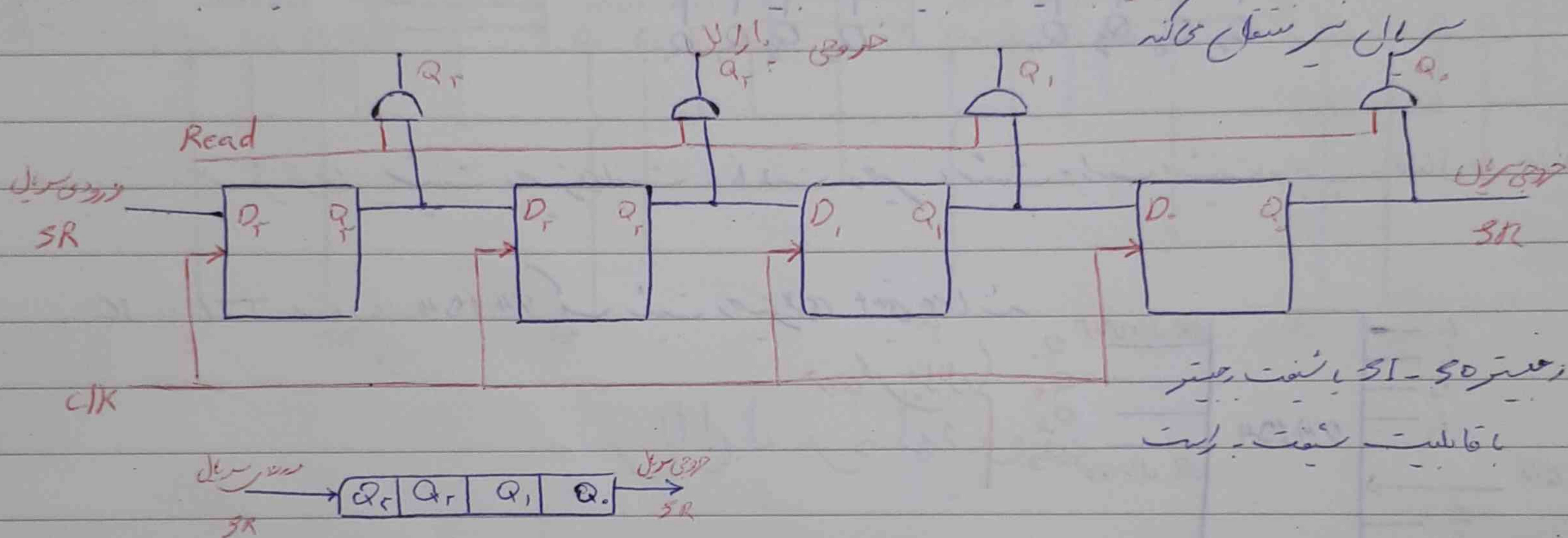
ورودی های پارالل

وضعیت مدار	Load	clk
$WR, RD, P_I - P_O$	1	↓
ذخیره latch, RD	0	↓
ذخیره latch, RD	*	↓

• مدار شکل فوق یک رجیستر $PI-P_0$ سکون نشان می دهد. در این مدار اگر خط $load$ مساوی 1 باشد اطلاعات از پایانه های ورودی I_0, I_1, I_2, I_3 بازنویسی clk به پایانه های خروجی Q_0, Q_1, Q_2, Q_3 منتقل می گردد. حال اگر خط $load$ مساوی صفر شود اطلاعاتی نبود اگر چه clk هم به رژیم رجیستر در حالت $latch$ (دفعه) باقی می ماند.

• $IC, TTL, 74374$ یک رجیستر یا $latch$ 8 بیتی $PI-P_0$ است.

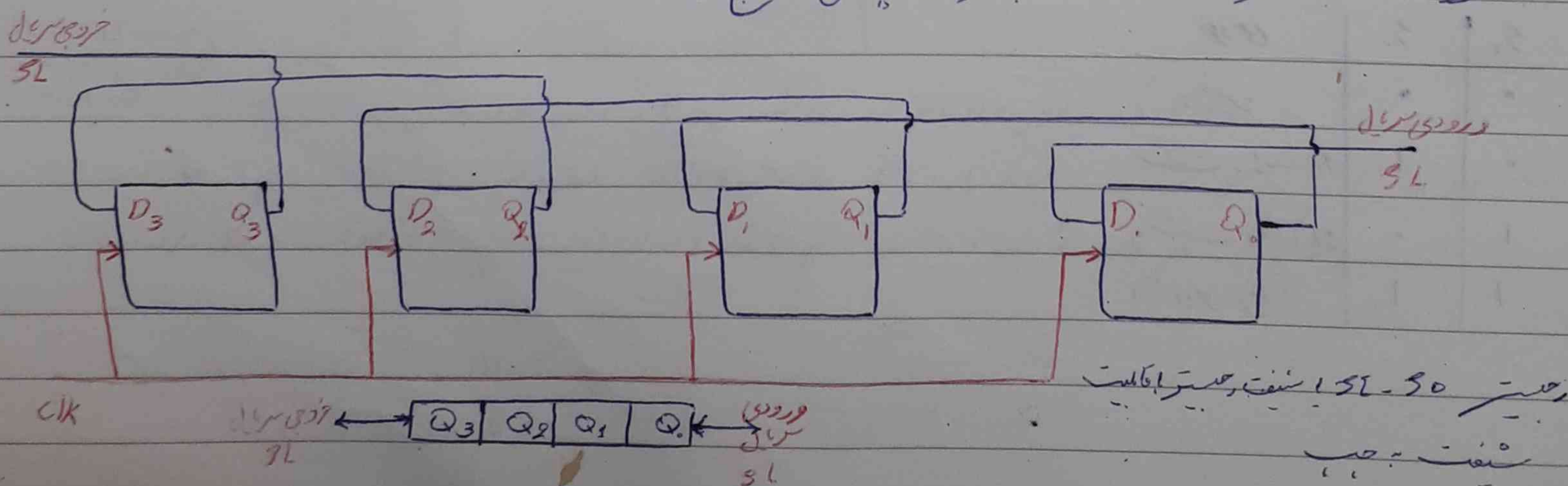
بررسی رجیستر $50-51$ با شیفتر رجیستر، رجیستری است که اطلاعات را به صورت سریال قبول کرده و به صورت



رجیستر $50-51$ با شیفتر رجیستر
با قابلیت شیفتر است

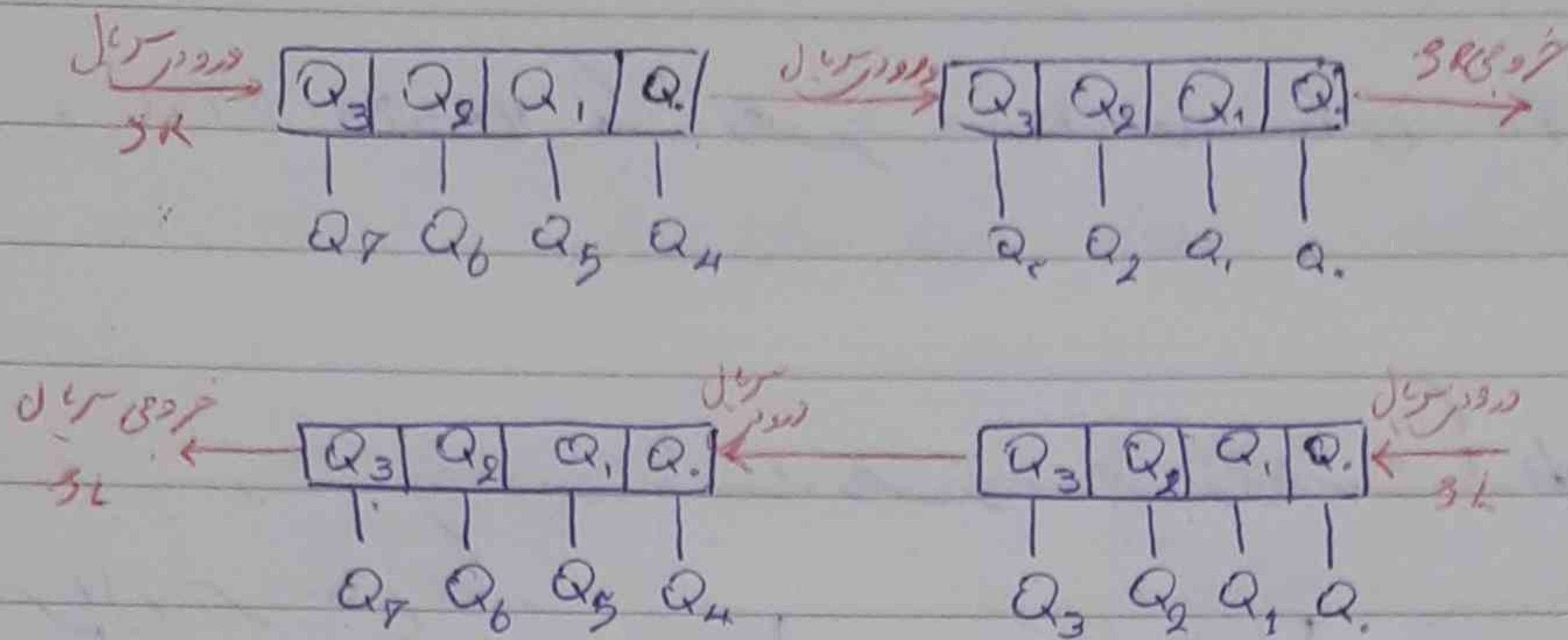
• در این مدار بازنویسی 4 گلاک اطلاعات از پایانه ورودی سریال به FF چهار می باشد بازنویسی 4 گلاک دیگر می توان خروج اطلاعات از پایانه خروجی سریال، 4 بیت اطلاعات بعدی را از پایانه ورودی به رجیستر وارد نمود.

• در مورد خروجی بار لای اعتبار 4 گلاک اطلاعات از پایانه ورودی سریال به EF راه می باشد. حال اگر خط $load$ شود اطلاعات به صورت بار لای خارج می شود.



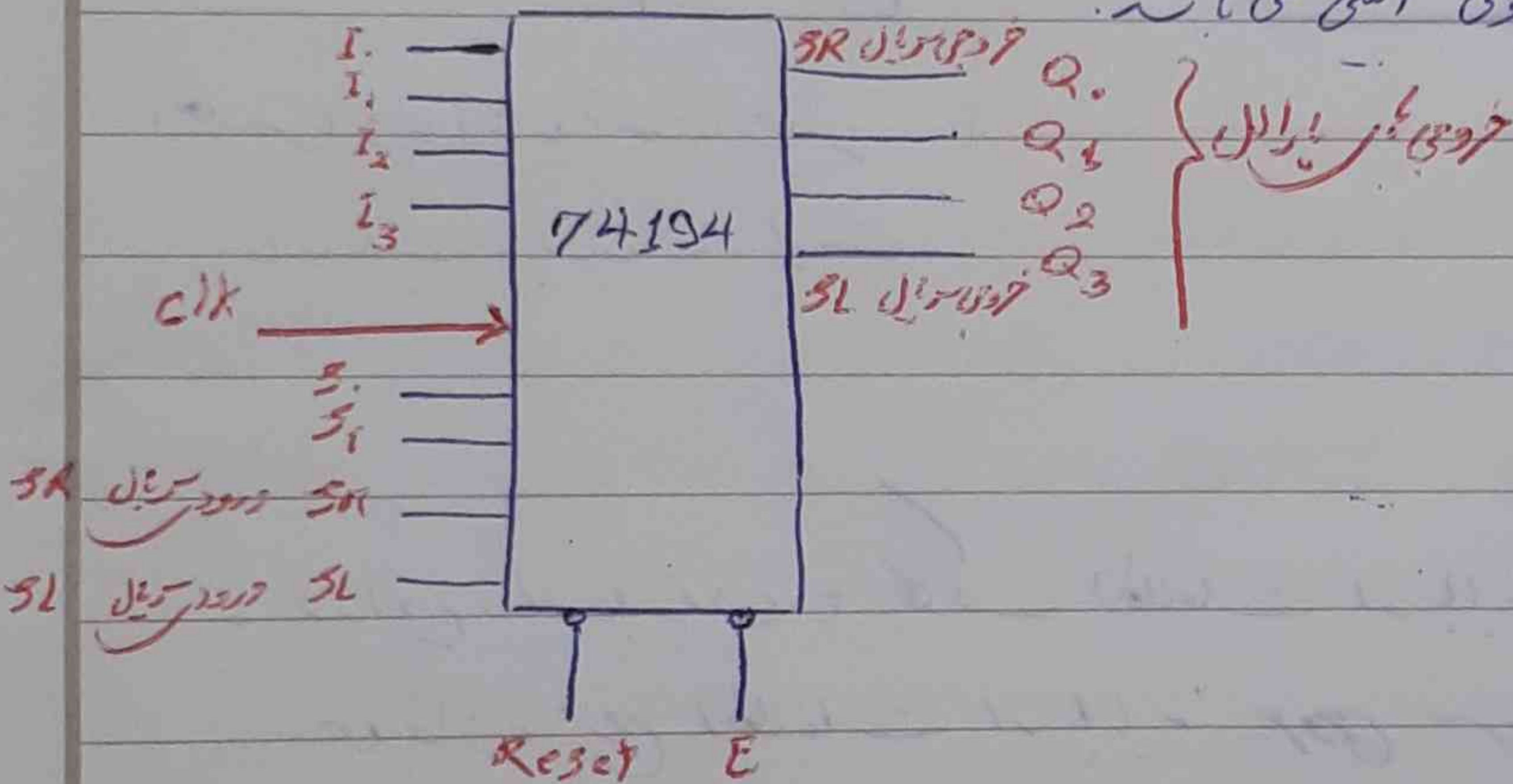
رجیستر $50-51$ با شیفتر رجیستر با قابلیت
شیفتر

نکته: برای افزایش ظرفیت شیفترها باید باینه خروجی هر طبقه را به باینه ورودی سریال طبقه بعد وصل نمود
 شیفترها عموماً تجزیه باینه های ورودی به شیفتر راست و شیفتر چپ می باشند و در حقیقت کمترین سریال
 بیت خروجی سریال SR دو برابرش ترین بیت خروجی سریال SL می باشد



شیفتر عمومی: شیفتر عمومی است با قابلیت ذخیره، شیفتر راست، شیفتر چپ و انتقال موازی اطلاعات

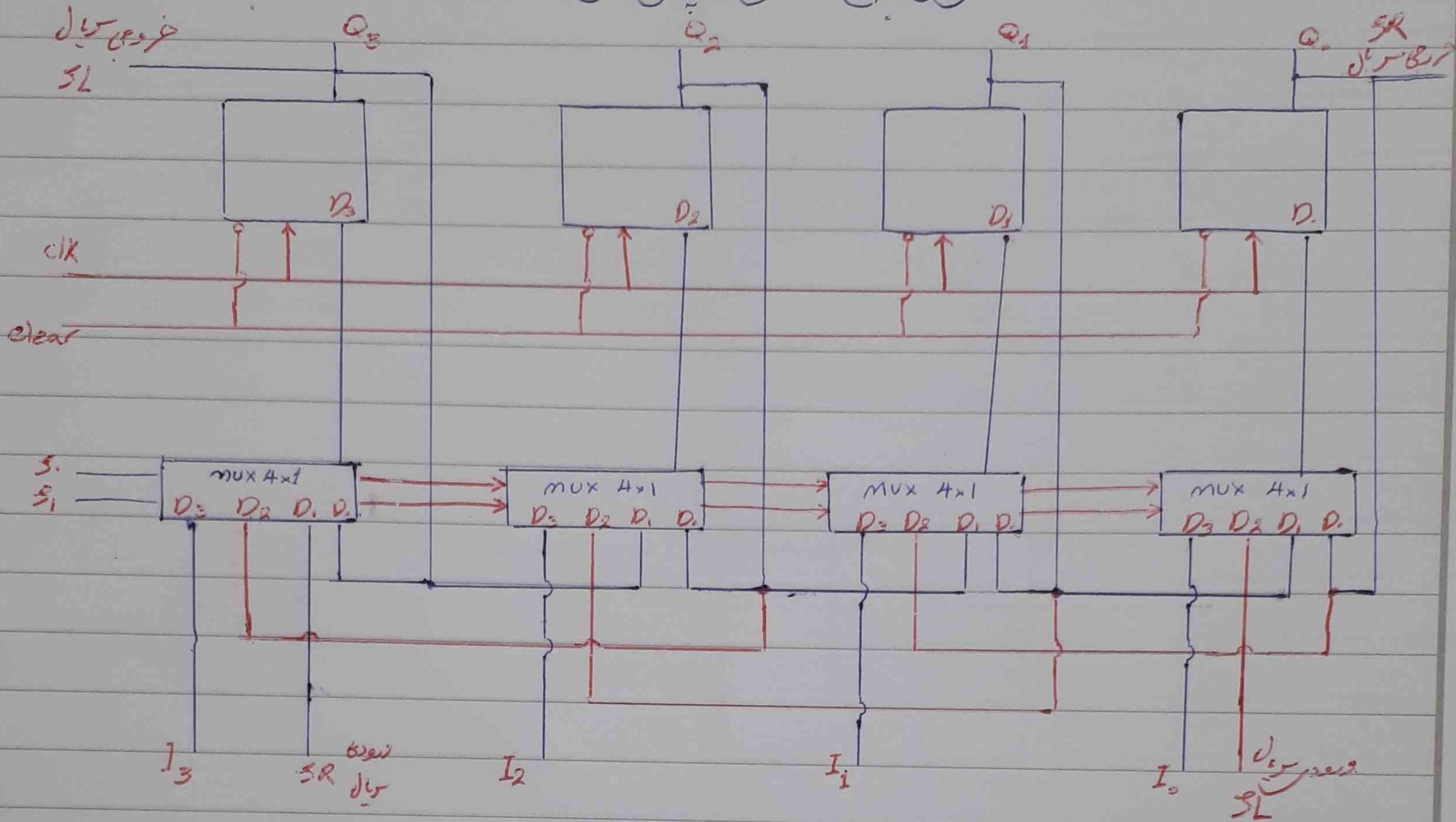
IC، TTL شماره 74194 یک شیفتر عمومی 4 بیتی می باشد.



IC، TTL شماره 74299 یک شیفتر عمومی 8 بیتی می باشد.

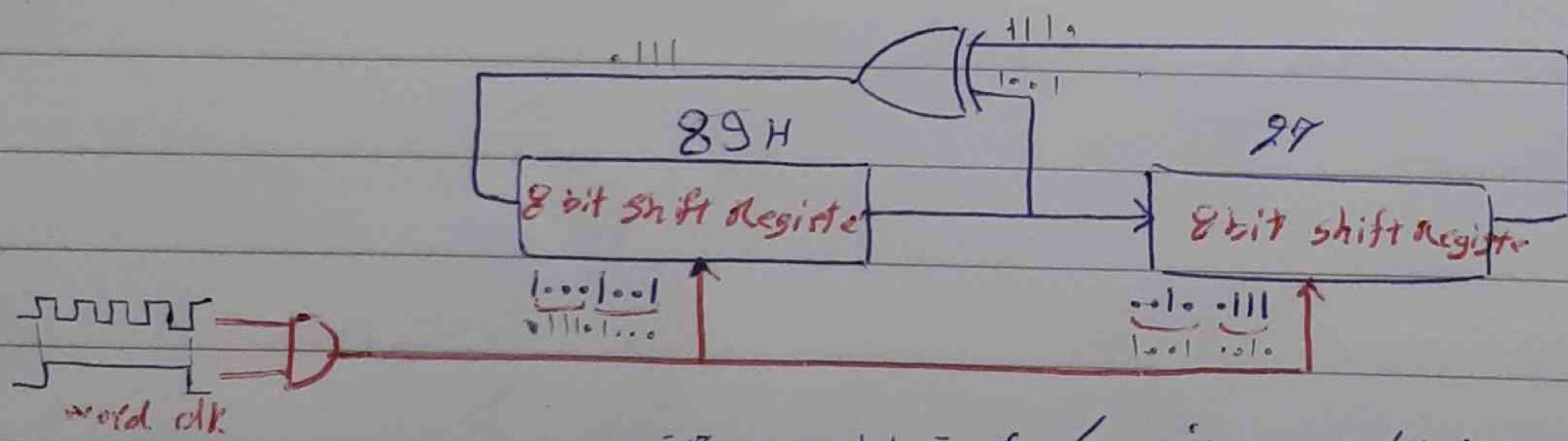
خروجی	S ₀	S ₁
ذخیره	0	0
شیفتر به راست	1	0
شیفتر به چپ	0	1
انتقال موازی اطلاعات	1	1

خروجی های پارالل



ورودی های پارالل

نمونه سوال: مقدار زدن کلاک ها اعداد 89، 27 به چه اعدادی تبدیل می شود



از AND کلاک ها، 4 کلاک به Shift Register زده می شود که 4 بیت اول هر دو رجیستر

از رجیستر خارج و در گیت XOR وارد و نتیجه وارد Shift Register اول می شود (به عنوان 4 بیت دوم) چهار بیت اول Shift رجیستر اول هم وارد Shift رجیستر دوم می شود (به عنوان 4 بیت دوم) که نتیجه عملیات به شکل زیر است

11101000
E8

00010111
07